



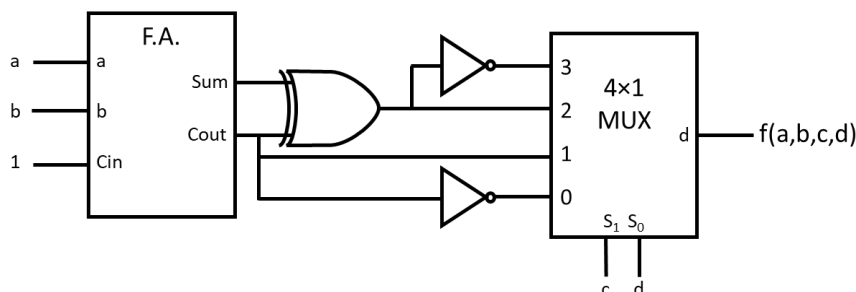
مدارهای منطقی

نام و نام خانوادگی:

آزمون پایان ترم - تیر ۱۴۰۱

شماره دانشجویی:

زمان آزمون: ۱۲۰ دقیقه

۱- (۲ نمره) در مدار شکل زیر $f(a,b,c,d)$ را به صورت ضرب حاصل جمع‌ها (POS) ساده کنید.

حل: اگر ورودی‌های مالتی‌پلکسر را I_0 و I_1 و I_2 و I_3 بنامیم، جدول درستی زیر (سمت چپ) به دست می‌آید و بعد می‌توانیم جدول سمت راست را بر مبنای آن بسازیم.

a	b	\setminus	C	S	I_0	I_1	I_2	I_3
۰	۰	۱	۰	۱	۱	۰	۱	۰
۰	۱	۱	۱	۰	۰	۱	۱	۰
۱	۰	۱	۱	۰	۰	۱	۱	۰
۱	۱	۱	۱	۱	۰	۱	۰	۱

c	d	a	b	شماره مینترم‌ها
۰	۰	۰	۰	۰
۰	۱	۰	۱	۵
		۱	۰	۹
		۱	۱	۱۳
۱	۰	۰	۰	۲
		۰	۱	۶
		۱	۰	۱۰
۱	۱	۱	۱	۱۵

در نتیجه، داریم:

$$f(a,b,c,d) = \sum m(0,2,5,6,9,10,13,15) = \prod M(1,3,4,7,8,11,12,14)$$

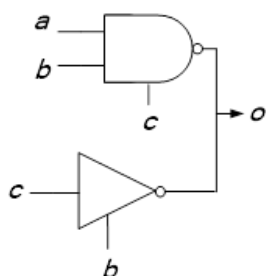
$$f(a,b,c,d) = (a + b + d')(b + c' + d')(a + c' + d')(b' + c + d)(a' + c + d)(a' + b' + d)$$

هر کدام از جملات جواب نهایی ۰,۲۵ نمره دارد و ۰,۵ نمره هم برای راه‌حل. یعنی اگر کسی روش کارش درست بوده حتی اگر به جواب درست نرسیده باشد ۰,۵ نمره می‌گیرد.

اگر شماره مین‌ترم‌ها یا ماکسترم‌ها را درست نوشته اما ساده نکرده یعنی جدول کارنو نکشیده، فقط ۱ نمره بگیرد.

اگر به صورت POS ساده کرده باشند و بقیه موارد درست باشد ۱,۵ نمره بگیرد.

۲- (۲ نمره) در مدار زیر گیت‌های NOT و NAND به شکل سه‌حالتی (tri-state) عمل می‌کنند. کدام تابع توسط این مدار پیاده‌سازی می‌شود؟ توجه کنید مدار ورودی‌های غیرمجاز هم دارد.



ab		c			
c	ab	00	01	11	10
		d			d
0		d			d
1			d	0	

حل: این مدار دارای مقادیری از ورودی است که اگر به مدار اعمال شوند باعث بروز conflict خواهند شد یا باعث قطعی خروجی خواهند شد. لذا این مقادیر باید به عنوان ورودی ممنوعه برای مدار در نظر گرفته شوند. از طرفی خروجی مربوط به ورودی ممنوعه don't care است (اگر قرار نیست یک ورودی به مدار اعمال شود مهم نیست که خروجی مربوط به آن چه باشد). بنابراین اگر بخواهیم یک جدول کارنو برای این مدار ترسیم کنیم مطابق شکل زیر خواهد بود که عبارت $\bar{b} + \bar{c}$ را به ما می‌دهد.

هر DC که نگذاشته باشند کسر ۰,۵ نمره. اگر هیچکدام از DCها را نگذارند به جواب $(ab)'c + bc'$ می‌رسند که فقط ۰,۵ نمره دارد. اگر DCها را درست گذاشته باشند و اشتباه ساده کرده باشند ۱,۵ نمره.

Q	a	b	Q+
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

۳- (۲ نمره) جدول حالت مقابل را با استفاده از JK-FF و کمترین گیت ممکن طراحی و رسم کنید. a و b ورودی‌های مدار هستند و Q خروجی فلیپ‌فلاپ است.

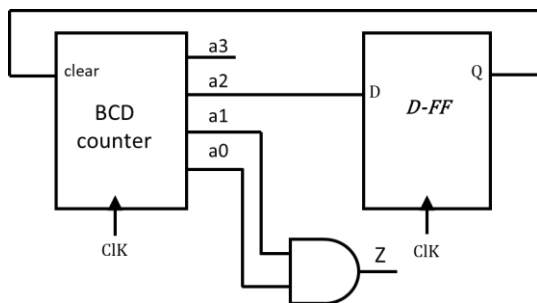
Q	a	b	Q+	J	K
0	0	0	1	1	X
0	0	1	1	1	X
0	1	0	0	0	X
0	1	1	1	1	X
1	0	0	1	X	0
1	0	1	0	X	1
1	1	0	0	X	1
1	1	1	1	X	0

حل: با توجه به جدول مقابل، و با استفاده از جدول کارنو به دست می‌آید:

$$J = a' + b$$

$$K = a'b + ab' = a \oplus b$$

یک نمره برای J و یک نمره برای K. اگر هر کدام را ساده نکرده بودند ۰,۲۵ نمره کم کنیم. اگر هم راه را درست رفته بودند اما در پر کردن یک یا چند خط از جدول اشتباه کرده بود طوری که به جواب درست نرسیده بود (به شرط این که راه خودش درست باشد، یعنی بنا به جدولی که پر کرده به جواب درست رسیده) بسته به تعداد خطی که اشتباه پر کرده ۰,۲۵ یا ۰,۵ یا ۰,۷۵ نمره از او کم کنیم. اگر جدول را به کلی اشتباه پر کرده بود اما J و K را بر مبنای همان اشتباه خودش درست به دست آورده بود ۱ نمره بگیرد.



Clock Edge	a2	a3	a1	a0	Q	Z
1 st	0	0	0	0	0	0
2 nd	0	0	0	1	0	0
3 rd	0	0	1	0	0	0
4 th	0	0	1	1	0	1
5 th	0	1	0	0	0	0
6 th	0	1	0	1	1	0
7 th	0	0	0	0	1	0
8 th	0	0	0	0	0	0

۴- (۳ نمره) در مدار شکل مقابل سیگنال پاک کننده (CLR) به طور همگام (سنکرون) با CLK عمل می کند. (دقت کنید CLR به صورت active high عمل می کند.) خروجی فرکانس CLK را بر چه عددی تقسیم می کند؟
با رسم یک جدول مقادیر Z و خروجی های شمارنده را نشان دهید و بر مبنای آن جواب مسئله را بنویسید.

حل: مطابق جدول مقابل، در لبه هشتم دقیقاً مقادیر با لبه اول یکی است و لذا دوره تناوب ۷ پالس است (یعنی در هر ۷ پالس، خروجی یک بار یک می شود). توجه شود که زمانی که Q و در نتیجه CLR یک می شود در پالس بعدی خروجی شمارنده صفر خواهد شد چون سیگنال پاک کننده همگام است.

اگر بدون رسم جدول یا توضیح قانع کننده پاسخ داده باشند، فقط ۱ نمره بگیرند.

اگر در شمارش اشتباه کرده باشند ۰.۵ نمره از شان کم شود.

اگر هر کدام از موارد زیر را رعایت نکرده باشند ۰.۵ نمره از شان کم شود:

۱. Z همزمان با a0 و a1 یک می شود (در همان clock)

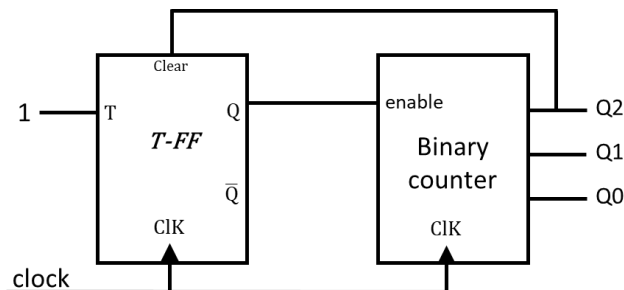
۲. Q یک clock بعد از یک شدن a2 یک می شود.

۳. خروجی شمارنده یک clock بعد از یک شدن clear صفر می شود.

۴. Q در دو clock متوالی یک است، بنابراین خروجی شمارنده در دو clock متوالی صفر خواهد شد.

اگر هر کدام از موارد ۲ یا را نفهمیده باشند، مورد ۴ را هم نخواهند فهمید بنابراین فقط نمره نفهمیدن مورد ۲ و/یا ۳ از شان کم شود.

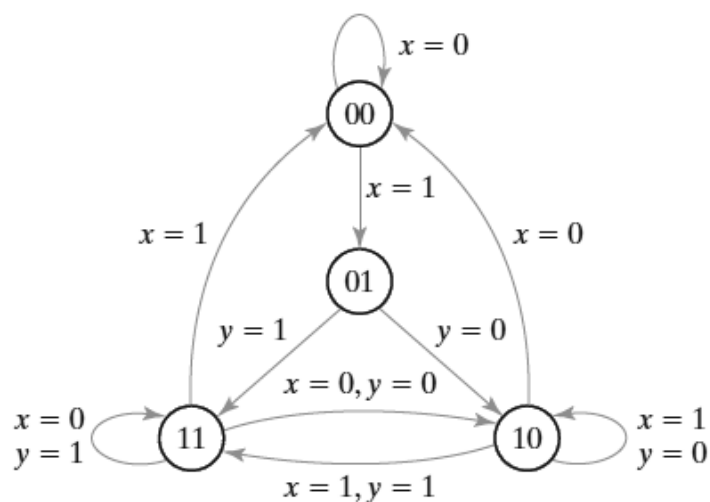
اگر اصلاً clear را در نظر نگرفته باشند فقط ۱ نمره بگیرند. پاسخی که در این حالت می دهند باید ۴ باشد.



۵- (۳ نمره) در مدار شکل مقابل یک بودن سیگنال ناهمگام clear خروجی FF را مستقل از ورودی آن و پالس ساعت صفر نگه می دارد. به فرض آن که در لحظه اول خروجی های FF و شمارنده صفر باشند، خروجی شمارنده را برای تمام پالس های بعدی ساعت به دست آورید. حل:

0→0→1→1→2→2→3→3→4→↓
↑←

اگر حواسشان نباشد که هر حالتی دو بار تکرار می شود ۱ نمره کم شود و اگر حواسشان نباشد که وقتی خروجی به ۴ می رسند همان جا می ماند ۱ نمره کم شود.



۶- (۵ نمره) نمودار حالت شکل مقابل را با روش‌های زیر طرح کنید و شکل کامل مدار را رسم کنید. مدار باید در ابتدا از حالت 00 شروع به کار کند.

الف- با روش one-hot (یک FF برای هر حالت)

ب- با استفاده از D-FF و مولتی پلکسر

ج- اگر بخواهیم مدار را با استفاده از D-FF و ROM طرح کنیم، اندازه ROM را بنویسید. برای این بند

نیازی به رسم شکل یا طرح مدار نیست. (۴، ۰ نمره)

حافظه دارای $2^4 = 16$ کلمه دو بیتی خواهد بود.

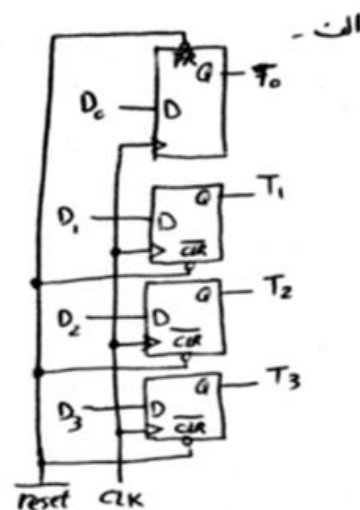
الف- هر عددی ۱/۴ نمره
رسم شکل ۱/۲ نمره
reset ۱/۳ نمره
ب- شکل ۱/۳ نمره
هر عددی mux ۱/۴ نمره
reset ۱/۴ نمره
ج- ۱/۴ نمره

$$D_0 = T_0 \bar{x} + T_1 \bar{x} + T_3 x$$

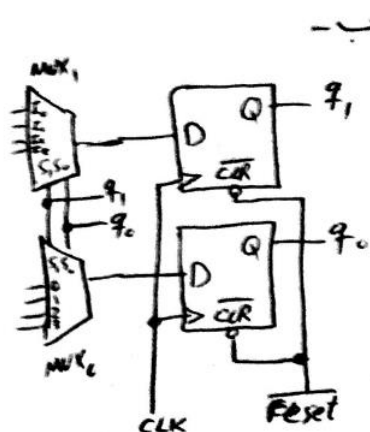
$$D_1 = T_0 x$$

$$D_2 = T_1 \bar{y} + T_2 x \bar{y} + T_3 \bar{x} \bar{y}$$

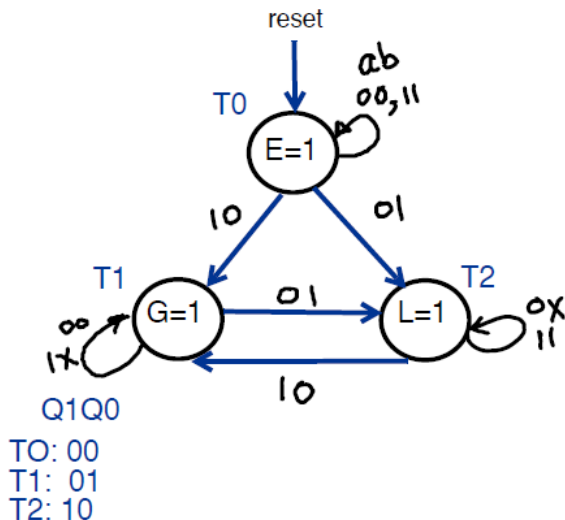
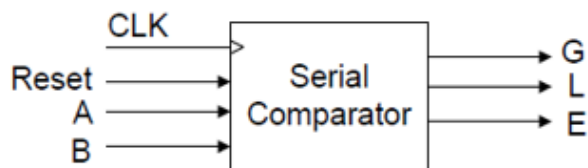
$$D_3 = T_1 y + T_2 x y + T_3 \bar{x} y$$



P.S. $q_1 q_0$	input cond.	N.S. $q_1^+ q_0^+$	MUXes Inputs MUX ₁ MUX ₀
00	\bar{x}	00	$I_0 = 0$ $I_0 = x$
00	x	01	
01	\bar{y}	10	$I_1 = 1$ $I_1 = y$
01	y	11	
10	\bar{x}	00	$I_2 = x \bar{y} + x y$ $I_2 = x y$
10	$x \bar{y}$	10	
10	$x y$	11	$= x$
11	x	00	$I_3 = \bar{x} \bar{y} + \bar{x} y$ $I_3 = \bar{x} y$
11	$\bar{x} \bar{y}$	10	$\bar{x} y$
11	$\bar{x} y$	11	$= \bar{x}$



۷- (۳ نمره) شکل زیر یک مقایسه کننده ترتیبی را نشان می‌دهد که می‌تواند دو عدد A و B را با طول دلخواه n مقایسه کند. دو عدد A و B از بیت کم‌ارزش (LSB) به صورت بیت به وارد مقایسه کننده می‌شوند. ورودی Reset به صورت ناهمگام (asynchronous) مدار را به حالت اولیه می‌برد. نمودار حالت این مدار را رسم کنید و آن را با استفاده از T-FF بسازید.



ab	00	01	11	10
00	0	1	0	0
01	0	1	0	0
11	X	X	X	X
10	0	0	0	1

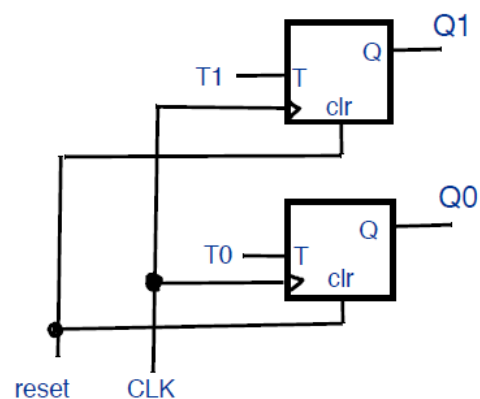
$$T1 = a'bQ1' + ab'Q1$$

ab	00	01	11	10
00	0	0	0	1
01	0	1	0	0
11	X	X	X	X
10	0	0	0	1

$$T0 = Q0a'b + Q0'ab'$$

$$E = Q1'Q0' \quad G = Q1'Q0 \quad L = Q1Q0'$$

Q1Q0ab	Q1Q0	T1	T0
0000	00	0	0
0001	10	1	0
0010	01	0	1
0011	00	0	0
0100	01	0	0
0101	10	1	1
0110	01	0	0
0111	01	0	0
1000	10	0	0
1001	10	0	0
1010	01	1	1
1011	10	0	0
1100	xx	x	x
1101	xx	x	x
1110	xx	x	x
1111	xx	x	x



۱. نمره برای رسم درست نمودار حالت و ۱ نمره برای محاسبه درست ورودی T-FF ها، سه تا ۰,۲۵ برای هر کدام از خروجی ها و ۰,۲۵ برای شکل کلی مدار.

اگر به جای روش عادی از روشی مشابه one-hot استفاده کرده باشند به این شکل که برای هر حالت یک T-ff گرفته باشند و معادله ورودی آنها را به دست آورده باشند، اشکالی ندارد (نمره ای کم نشود)

اگر بدون در نظر گرفتن اینکه یکی از ترکیبات Q1Q0 را نیاز نداریم و می توانیم don't care بگیریم مسئله را حل کردند ۰,۲۵ نمره از شان کم شود.

اگر ۴ حالت در نظر گرفته باشند (یک حالت اولیه و بقیه برای سه حالت دیگر) ۰,۲۵ کم شود.

اگر در نمودار حالت بعد از رفتن به حالت های G یا L با دیدن ۰۰ یا ۱۱ در ورودی دوباره به حالت E برگردند، ۰,۵ نمره از شان کم شود.