

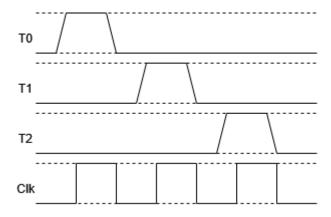
حل تمرین اختیاری یک

۱- توصیف RTL زیر را در نظر بگیرید:

T0: $A \leftarrow A + B$ T1: $C \leftarrow C XOR D$ T1: $B \leftarrow C + 0x01$

T2: $A \leftarrow A + C$

فرض كنيد مقادير T0 تا T2 به شكل زير همراه با پالس ساعت تغيير كنند:



چنانچه مقادیر اولیه چهار ثبات به شکل زیر باشد، مقادیر چهار ثبات را پس از هر پالس ساعت مشخص کنید.

A=0xF2 B=0xFF C=0xB9 D=0xEA

پاسخ:

در اولین لبه بالارونده عملیات دستور اول اجرا می شود و داریم:

A=0xF1 B=0Xff C=0xB9 D=0xEA

در کلاک بعدی عملیات دو سطر بعدی همزمان اجرا میشوند:

A=0xF1 B=0xBA C=0x53 D=0xEA

در لبه آخر، عملیات سطر بعدی اجرا میشود:

A=0x44 B=0xBA C=0x53 D=0xEA

۲- توصیف RTL داده شده را یک بار با مالتی پلکسر و یک بار با بافر سه حالته محقق کنید. فرض کنید که ثباتها
هشت بیتی هستند و در هر زمان فقط یکی از چهار سیگنال T0 تا T3، فعال خواهد بود.

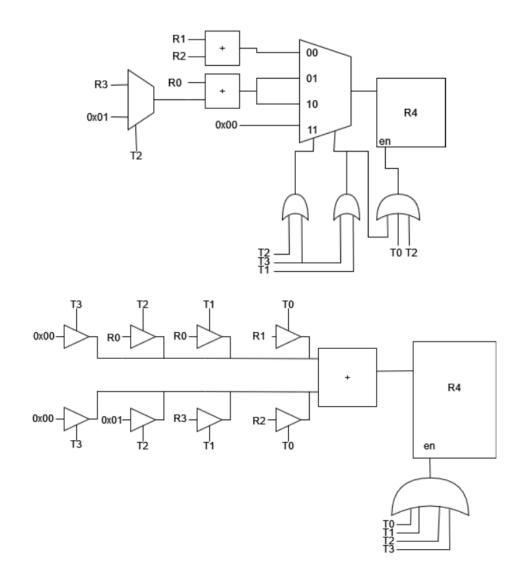
T0: R4 \leftarrow R1 + R2

T1: $R4 \leftarrow R3 + R0$

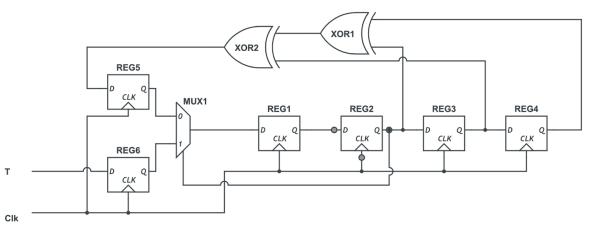
T2: R4 \leftarrow R0 + 0x01

T3: R4 \leftarrow 0x00

پاسخ:



۳- کد RTL مدار زیر را بنویسید.



پاسخ:

R2: R1 \leftarrow R6, R2 \leftarrow R1, R3 \leftarrow R2, R4 \leftarrow R3, R5 \leftarrow R3 xor (R2 xor R4), R6 \leftarrow T \sim R2: R1 \leftarrow R5, R2 \leftarrow R1, R3 \leftarrow R2, R4 \leftarrow R3, R5 \leftarrow R3 xor (R2 xor R4), R6 \leftarrow T

۴- فرض کنید مداری با دو ثبات هشت بیتی R0 و R1 داریم که با ورودی سه بیتی R3 مطابق جدول زیر عمل کند:

S2	S1	S0	operation
0	0	0	R1 ← R0 + R1<<1
0	0	1	R1 ← R0 + R1
0	1	0	R1 ← R1 + 0x01
0	1	1	R1 ← R1 << 1
1	×	×	R1 ← 0x00

ابتدا توصیف RTL این مدار را بنویسید و سپس فقط با یک جمع کننده هشت بیتی و گیتهای پایه مدار آن را طراحی کنید.

باسخ:

```
\sims2.\sims1.\sims0: R1 \leftarrow R0 + R1<<1 \sims2.\sims1.s0: R1 \leftarrow R0 + R1 \sims2.s1.\sims0: R1 \leftarrow R1 + 0x01 \sims2.s1.s0: R1 \leftarrow R1<<1 \sims2: R1 \leftarrow 0x00
```

