نيمسال اول ۱۴۰۲–۱۴۰۱



آخرین مهلت تحویل ساعت ۲۴ روز دوشنبه ۲۶ دی

حل تمرین یک

مهلت تحویل امتیازی ساعت ۲۴ روز دوشنبه ۱۶ آبان

#### به موارد زیر توجه کنید:

- ۱- حتما نام و شماره دانشجویی خود را روی پاسخنامه بنویسید.
- ۲- کل پاسخ تمرینات را در قالب یک فایل pdf با شماره دانشجویی خود نام گذاری کرده در سامانه CW بارگذاری کنید.
  - ۳- این تمرین ۱۰۰ نمره دارد که معادل ۰٫۵ نمره از نمره کلی درس است.
    - ۴- تحویل این تمرین در تاریخ «تحویل امتیازی» ۰٫۱ نمرهٔ اضافه دارد.
  - ۵- در صورت مشاهده هر گونه مشابهت نامتعارف هر دو (یا چند) نفر کل نمره این تمرین را از دست خواهند داد.

### ۱- (۱۰ نمره) چهار ثبات هشتبیتی R2 ،R2 ،R2 وR3 مقادیر زیر را دارند:

R0=00011000

R1=1111110

R2=00000000

R3=10011011

## بعد از اجرای متوالی دستورات زیر مقادیر ثباتها را محاسبه کنید.

 $R2 \leftarrow R1$  and R3,  $R3 \leftarrow R1 + 0x1$ 

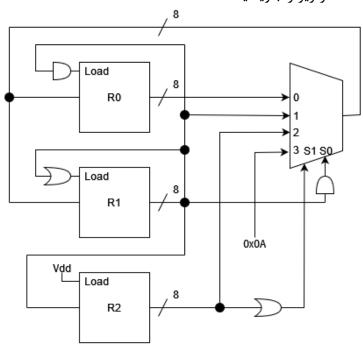
 $R2 \leftarrow R2 \text{ xor } R0, R0 \leftarrow R2$ 

R1 ← R3 - R1

پاسخ:

R0=10011010 R1=00000001 R2=10000010 R3=11111111

# ۲- (۳۰ نمره) توصیف RTL مدار زیر را بنویسید:



مقصود از گیتی که یک باس n بیتی را ورودی می گیرد، این است که گیت n ورودی دارد و میان تمامی مقادیر باس، عملیات بیتی مانند AND انجام می شود.

پاسخ: میدانیم اگر همهٔ بیتهای ثبات R یک باشد، and یک باشد، R یک باشد. همینطور اگر همهٔ بیتهای آن یک خواهد شد. همینطور اگر همهٔ بیتهای ثبات R صفر باشد، or همه بیتهای آن صفر خواهد شد. برای مثال دو خط S0 و S1 به شرطی یک میشوند که به ترتیب R1==0 و R1==0 باشد. بقیه شرطها را هم با همین استدلال میتوانیم به دست بیاوریم. بنابراین توصیف مدار را میتوانیم به این صورت بنویسیم:

```
(R1!=0) \cdot (R1!=0xFF) \cdot (R2==0) : R1 \leftarrow R0

(R1==0xFF) \cdot (R2==0) : R0 \leftarrow R1

(R1!=0) \cdot (R1!=0xFF) \cdot (R2!=0) : R1 \leftarrow R2

(R1==0xFF) \cdot (R2!=0) : R0 \leftarrow 0x0A

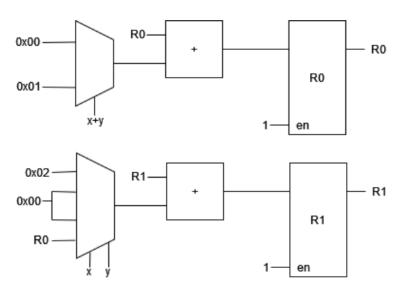
(R1=0xFF) \cdot (R2!=0) : R1 \leftarrow 0x0A

R2 \leftarrow R1
```

۳- (۳۰ نمره) سه سیگنال ورودی x و y را در نظر بگیرید. برای دو ثبات هشت بیتی R و R، نمودار بلوکی توصیف زیر را رسم کنید:

```
x \oplus y: R0 \leftarrow R0 + 0x01, R1 \leftarrow R1
x.y: R0 \leftarrow R0 + 0x01, R1 \leftarrow R0 + R1
(x+y)': R0 \leftarrow R0, R1 \leftarrow R1 + 0x02
```

دقت کنید که + در شرطها (سمتِ چپِ علامت دو نقطه) یای منطقی و در سمتِ راست جمعِ حسابی است. پاسخ:



۴- (۳۰ نمره) با استفاده از حداقل تعداد گذرگاه و مالتی پلکسر مداری برای ثباتهای R1، R2، R1 و R4 طراحی کنید که سه دستور زیر را انجام دهد.

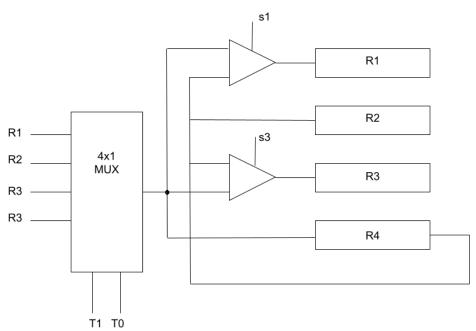
فرض کنید ثباتها دارای enable هستند.

```
T_0.\sim T_1: R2 \leftarrow R4, R4 \leftarrow R2
 \sim T_0.\sim T_1: R1 \leftarrow R4, R2 \leftarrow R4, R3 \leftarrow R1
 T_1: R1 \leftarrow R3, R3 \leftarrow R4
```

#### پاسخ:

میبینیم که در هر خط دو ثبات مبدا داریم، بنابراین باید دو گذرگاه داشته باشیم. یکی از این ثباتها که در همه خطها مشترک است R4 است، بنابراین یکی از گذرگاهها فقط از R4 ورودی می گیرد. ورودی گذرگاه دیگر بسته به شرایط متغیر است، بنابراین به یک مولتی پلکسر ۴ به ۱ نیاز داریم که مقادیر یکی از ثباتهای R1 و R2 و R3 و را روی گذرگاه قرار بدهد.

از طرف دیگر میبینیم که R2 فقط از R4 ورودی میگیرد و R4 هم فقط از R2 ورودی میگیرد، بنابراین ورودیهای این دو ثبات نیازی به mux ندارند. اما دو ثبات R1 و R3 از دو جا ورودی میگیرند، پس آنها در ورودی خود نیاز به mux دارند.



مقادیر کنترلی در شکل عبارتند از:

S1=T0'T1' S3=T1 Load(R1)=T0'T1'+T1=T1+T0' Load(R2)=T0T1'+T0'T1'=T1' Load(R3)=T0'T1'+T1=T1+T0' Load(R4)=T0T1'+T0'T1'=T1'