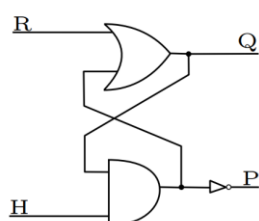




سوالات اصلی:

(۱) مدار شکل زیر را در نظر بگیرید. جدول مشخصه آن را رسم کنید و معادلات مشخصه را برای هر یک از خروجی‌های مدار به دست آورید.



R	H	Q^+	P^+
0	0	P'	1
0	1	نوسانی	نوسانی
1	0	1	0
1	1	1	Q'



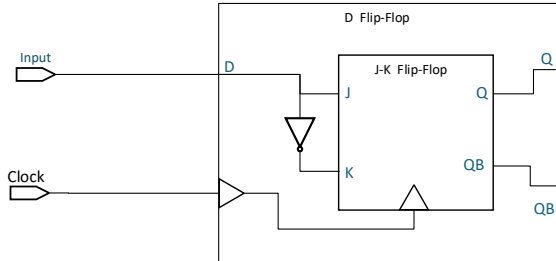
$$Q^+ = R + H'P'$$

$$P^+ = R' + HQ'$$

پاسخ

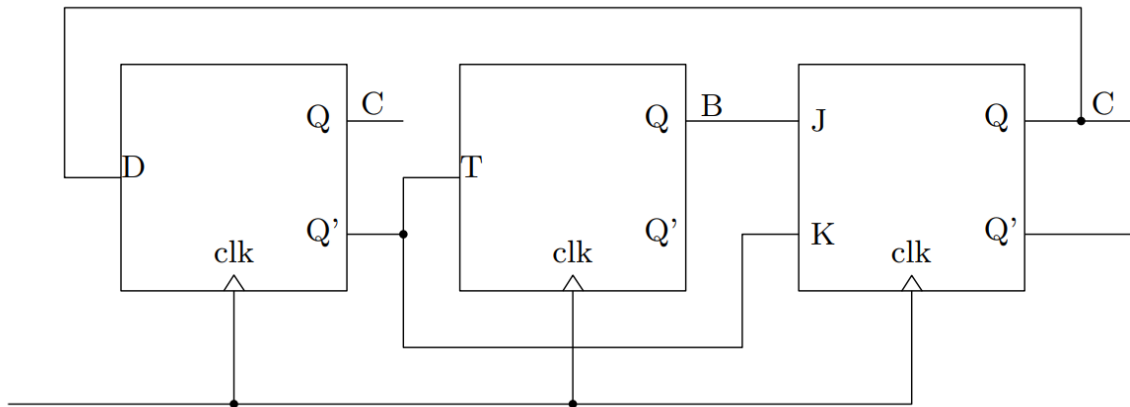
(۴)

با استفاده از فلیپ فلاپ JK یک فلیپ فلاپ D بسازید.



(۵)

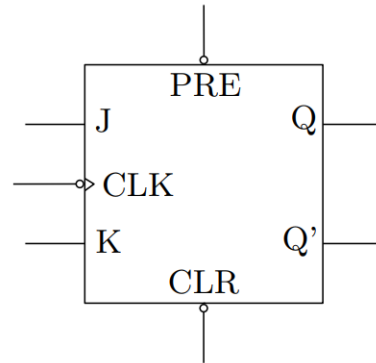
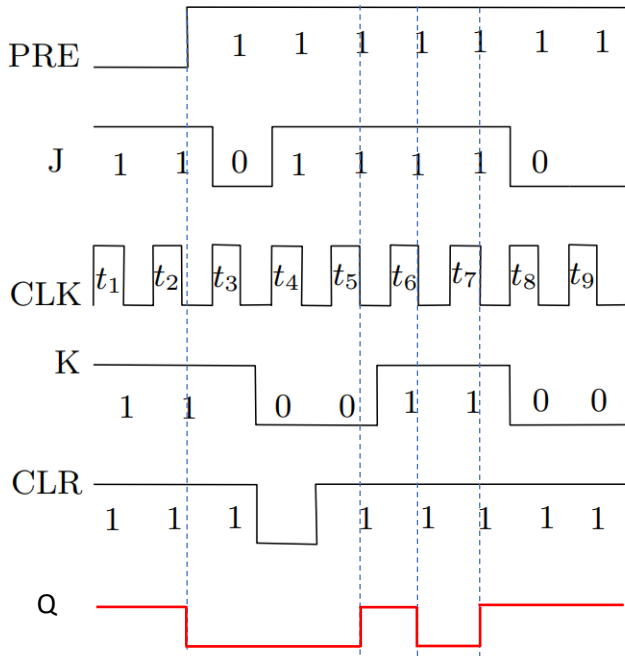
در مدار شکل زیر، اگر در پالس ساعت اول، خروجی فلیپ فلاپ ها به صورت $ABC=000$ باشد، در پالس ساعت چهارم (سه کلاک بعد)، خروجی های ABC را تعیین کنید.



حالت قبلی			حالت جدید		
A	B	C	A	B	C
0	0	0	0	1	0
0	1	0	0	0	1
0	0	1	1	1	0

در شکل زیر، شکل موج خروجی سیگنال های Q و Q' را رسم کنید

(۶)

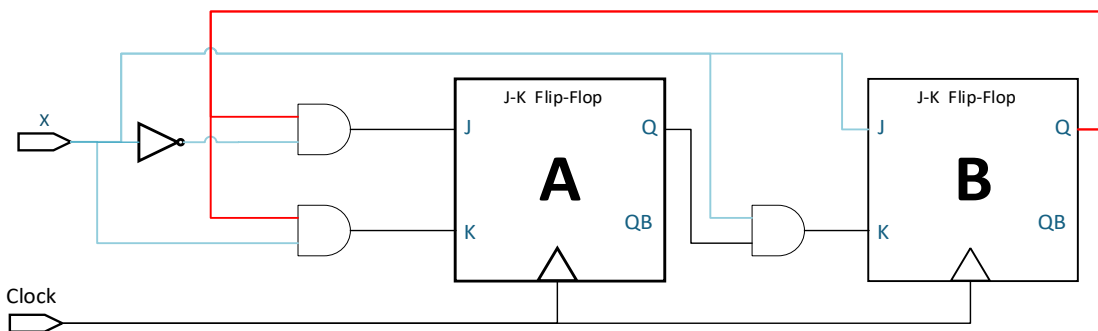


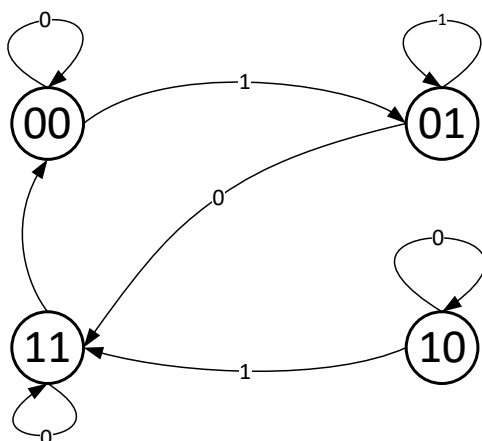
مدار ترتیبی سنکرونی دارای دو فلیپ فلاپ JK به نامهای A و B است. اگر معادلات ورودی فلیپ فلاپها به صورت زیر باشد، مدار و دیاگرام حالت این مدار را رسم کنید.

۷

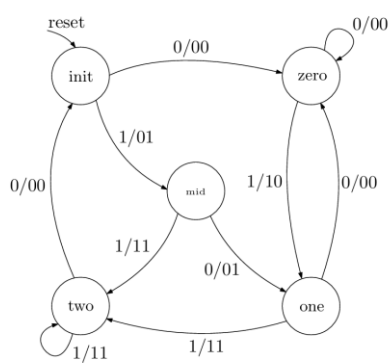
$$J_A = Bx', \quad K_A = Bx$$

$$J_B = x, \quad K_B = Ax$$





در شکل زیر، دیاگرام حالت یک مدار که دارای ورودی تک بیتی و خروجی دو بیتی است رسم شده است:



(الف) نوع این ماشین حالت را تعیین کنید.

(ب) با در نظر گرفتن جدول زیر، جدول حالت این مدار را رسم کنید.

State	Encoding		
Name	S_2	S_1	S_0
init	1	1	1
mid	1	0	0
zero	0	0	0
one	0	0	1
two	0	1	0

(الف)

میلی

(ب)

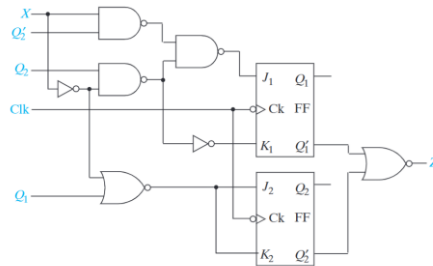
S_2	S_1	S_0	input	S_2^+	S_1^+	S_0^+	O_1	O_2
1	1	1	0	0	0	0	0	0
1	1	1	1	1	0	0	0	1
1	0	0	0	0	0	1	0	1
1	0	0	1	0	1	0	1	1
0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	1	1	0
0	0	1	0	0	0	0	0	0
0	0	1	1	0	1	0	1	1
0	1	0	0	1	1	1	0	0
0	1	0	1	0	1	0	1	1

مسئله ۱۳.۳۰ و ۱۳.۲۰ از کتاب Roth

۹

سوال ۱۳.۲۰)

Consider the circuit shown.



- (a) Construct a transition table and state graph for the following circuit. Is the circuit a Mealy or Moore circuit? Does the circuit have any unused states? Assume 00 is the initial state.

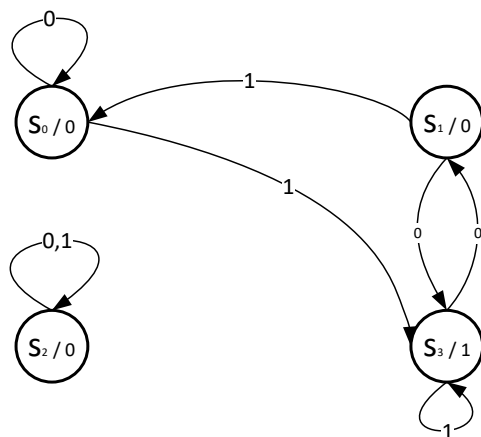
$$\left. \begin{aligned} J_1 &= ((XQ_2)')(X'Q_2)')' = XQ_2' + X'Q_2 \\ K_1 &= ((X'Q_2)')' = X'Q_2 \end{aligned} \right\} \begin{aligned} Q^+ &= K_1'Q_1 + J_1Q_1' \\ Q^+ &= X'Q_2Q_1 + XQ_2'Q_1' + X'Q_2Q_1' \end{aligned}$$

$$\left. \begin{aligned} J_2 &= (X' + Q_1)' = XQ_1' \\ K_2 &= (X' + Q_1)' = XQ_1' \end{aligned} \right\} \begin{aligned} Q^+ &= K_2'Q_2 + J_2Q_2' \\ Q^+ &= X'Q_2 + Q_1Q_2 + XQ_1'Q_2' \end{aligned}$$

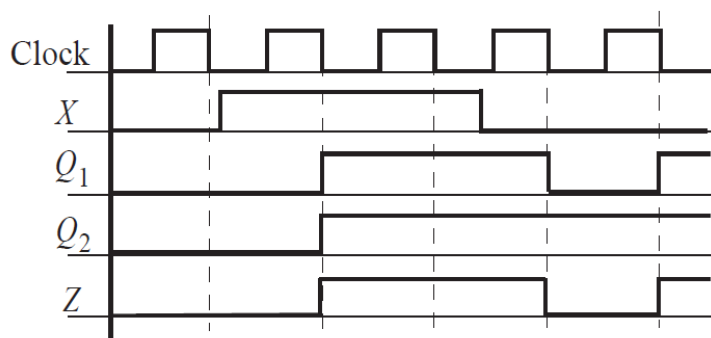
$$Z = (Q_1' + Q_2')' = Q_1Q_2$$

X	Q_1	Q_2	Q_1^+	Q_2^+	Z
0	0	0	0	0	0
0	0	1	1	1	0
0	1	0	1	0	0
0	1	1	0	1	1
1	0	0	1	1	0
1	0	1	0	0	0

1	1	0	1	0	0
1	1	1	1	1	1



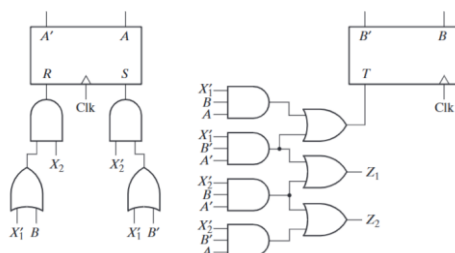
(b) Draw a timing diagram for the input sequence $X = 01100$.



(c) What is the output sequence for the input sequence?

$Z = 001101$

سوال ۱۳.۳۰



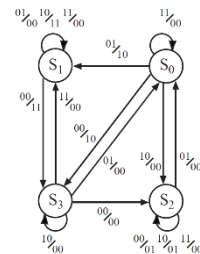
(a) For the following sequential circuit, write the next-state equations for flip-flops A and B.

$$\begin{aligned}
 R &= X_2' (X_1' + B) \\
 S &= X_2' (X_1' + B') \\
 A^+ &= A[(X_2') (X_1' + B)]' + X_2' (X_1' + B') \\
 &= A (X_2' + X_1 B') + X_2' X_1' + X_2' B' \\
 A^+ &= A X_2' + A X_1 B' + X_2' X_1' + X_2' B'
 \end{aligned}$$

$$\begin{aligned}
 T &= X_1' B A + X_1' B' A' \\
 B^+ &= B T' + B' T \\
 &= B (X_1' B A + X_1' B' A')' B' (X_1' B A + X_1' B' A')' \\
 &= B [(X_1' B A)' (X_1' B' A')'] + X_1' B' A' \\
 &= B [(X_1 + B' + A') (X_1 + B + A)] + X_1' B' A' \\
 &= (B X_1 + B A') (X_1 + B + A) + X_1' B' A' \\
 &= B X_1 + B X_1 + B X_1 A + B A' X_1 + B A' + X_1' B' A' \\
 &= X_1 B (1 + 1 + A + A') + A' (B + X_1' B) \\
 &= X_1 B + A' B + X_1' A'
 \end{aligned}$$

(b) Using these equations, find the transition table and draw the state graph.

State	Present State AB	$A^+ B^+$				$Z_1 Z_2$			
		$X_1' X_2 =$ 00	01	10	11	$X_1' X_2 =$ 00	01	10	11
S_0	00	11	01	10	00	10	10	00	00
S_1	01	11	01	01	01	11	00	11	00
S_2	10	10	00	10	10	01	00	01	00
S_3	11	10	00	11	01	00	00	00	00



سوالات امتیازی

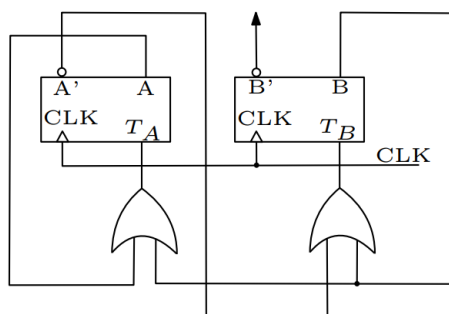
با رسم شکل موج، حداکثر فرکانس کاری مدار زیر را با در نظر گرفتن مفروضات زیر به دست آورید.

Flip-Flop propagation delay = 5 ns

Hold time = 3ns

Setup time = 3ns


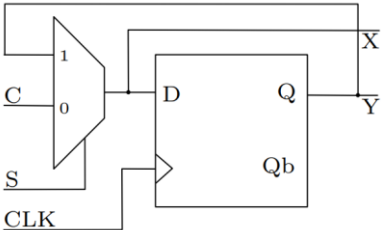
OR propagation delay = 2ns



$$frequency = \frac{1}{T}$$

For a flip-flop to flip-flop, the minimum time domain is equal to $t_{cq} + t_{setup} + t_{pd}$.

$$Minimum_T = t_{cq} + t_{setup} + t_{pd} = 5 + 3 + 2 = 10ns \Rightarrow frequency = 100 MHz$$

	
<p>ماژول وریلاگی به صورت رفتاری طراحی کنید که توصیف کننده مدار زیر باشد. ورودی‌های این مدار، S و C و CLK هستند، همچنین خروجی‌های آن X و Y هستند. کد شما باید درست، واضح و کوتاه باشد.</p> 	۲
<pre> Module DLD (Input S, Input C, Input CLK, Output X, Output reg Y); assign X = S ? Y : C ; always @(Posedge CLK) Y <= X; End module; </pre>	