



## مدارهای منطقی

پاییز ۱۴۰۳

استاد: دکتر صدیقی، دکتر صاحب‌الزمانی

تدریس یاران: رضا آدینه پور، مرتضی عادل‌خانی

مهلت ارسال: ۱۵ آبان

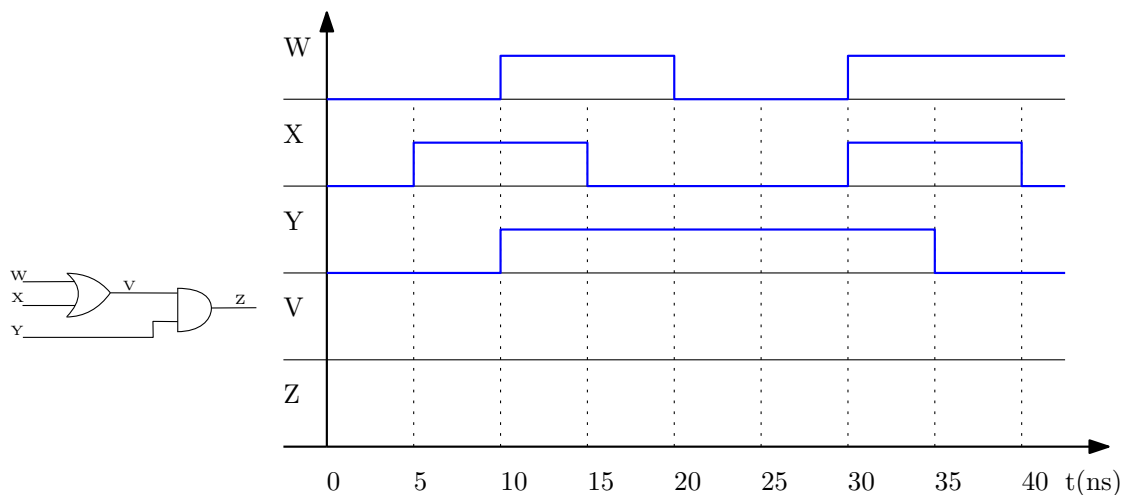
مدارهای ترکیبی و حسابی

تمرین سوم

- مهلت ارسال پاسخ تا ساعت ۲۳:۵۹ روز مشخص شده است. برای انجام تمرین زمان کافی اختصاص داده شده است. انجام آن را به هیچ وجه به روزهای پایانی موکول نکنید.
- سوالات خود را از طریق ایمیل‌های [adinepour@aut.ac.ir](mailto:adinepour@aut.ac.ir) و [madelkhani@aut.ac.ir](mailto:madelkhani@aut.ac.ir) و یا در کلاس حل تمرین از تدریس یاران بپرسید.
- صرفاً تمرین آپلود شده در سامانه **courses** تصحیح می‌شوند.
- حتماً در نام‌گذاری فایل‌های آپلودی خود از قالب  $\{HWx\}_{STD\_Number}_{Name}$  تبعیت کنید.
- پاسخ‌های ارسالی منحصرراً باید حاصل تلاش‌های فردی شما باشد. در صورت استفاده از منابع خارجی یا هم‌فکری، حتماً این موارد را ذکر کنید.
- در صورت مشاهده هرگونه تقلب، نمره ۳ سری تمرین برای تمام افراد شرکت‌کننده، صفر لحاظ خواهد شد.

## سوالات اختیاری

۱. دیاگرام زمانی داده شده را برای مدار زیر تکمیل کنید. فرض شود هر دو گیت تاخیر انتشاری<sup>۱</sup> برابر با ۵ نانوثانیه دارند.



۲. توابع زیر را به کمک جدول کارنو ساده کنید.

(a)  $f(a, b, c, d) = \sum m(1, 4, 5, 8, 9, 13)$

(b)  $f(a, b, c, d) = \prod M(0, 1, 3, 6, 7)$

(c)  $f(a, b, c, d, e) = \prod M(0, 3, 6, 9, 11, 19, 20, 24, 25, 26, 27, 28, 29, 30) \cdot \prod D(1, 2, 12, 13)$

<sup>۱</sup> Propagation Delay

$$(d) f(a, b, c, d) = a'c' + a'b' + acd' + bc'd$$

۳. برای توابع زیر، ساده ترین فرم SOP را با استفاده از روش Quine McCluskey به دست آورید.

$$(a) f(a, b, c, d) = \sum m(9, 12, 13, 15) + \sum d(1, 4, 5, 7, 8, 11, 14)$$

$$(b) f(a, b, c, d) = \sum m(2, 3, 4, 7, 9, 11, 12, 13, 14) + \sum d(1, 10, 15)$$

۴. سوالات ۱۹.۵، ۲۹.۵، ۳۲.۵ از کتاب Roth

### سوالات اصلی (۴۰۵ نمره)

۱. (۴۰ نمره) برای توابع زیر، ساده ترین فرم SOP را با استفاده از روش Quine McCluskey به دست آورید.

$$(a) f(a, b, c, d) = \sum m(0, 1, 5, 6, 8, 9, 11, 13) + \sum d(7, 10, 12)$$

$$(b) f(a, b, c, d) = \sum m(3, 4, 6, 7, 8, 9, 11, 13, 14) + \sum d(2, 5, 15)$$

۲. (۲۵ نمره)

برای نمایش هر یک از اعداد مبنای ۱۰ زیر در مبنای ۲ و BCD چند بیت نیاز است؟ دلیل خود را بنویسید.

$$(a) (832)_{10}$$

$$(b) (1023)_{10}$$

$$(c) (8192)_{10}$$

۳. (۲۰ نمره)

اعداد بدون علامت<sup>۲</sup> زیر را به مبنای ۱۰ تبدیل کنید.

$$(a) (00111010110)_2$$

$$(b) (1001110.011)_2$$

$$(c) (355.411)_8$$

$$(d) (FAB1.CD7)_{16}$$

۴. (۳۰ نمره)

تمام اعداد زیر، ۸ بیتی و در سیستم مکمل<sup>۳</sup> ۲ هستند. عملیات خواسته شده را برای هر یک به صورت مستقیم (بدون تبدیل مبنا) انجام دهید.

$$(a) 00001011 + 01011110$$

$$(b) 100 - 110000$$

$$(c) 1101100 \times 10001000$$

۵. (۴۰ نمره) موارد خواسته شده را انجام دهید:

(آ) با استفاده از جدول کارنو، تابع زیر را ساده کنید و سپس مدار تمام NAND تابع ساده شده را رسم کنید.

$$f(a, b, c, d) = a' \cdot b' \cdot c \cdot d' + a' \cdot b \cdot c' + b \cdot c \cdot d + a' \cdot c \cdot d' + b' \cdot c \cdot d' + a \cdot b' \cdot c$$

(ب) با استفاده از جدول کارنو، تابع زیر را ساده کنید و سپس مدار تمام NOR تابع ساده شده را رسم کنید.

$$f(a, b, c, d) = a' \cdot b' \cdot c' + a' \cdot b' \cdot c + a \cdot b' + b' \cdot c' \cdot d + b' \cdot c \cdot d'$$

<sup>۱</sup>Unsigned

<sup>۲</sup>Two's Complement

۶. (۶۰ نمره)

توابع زیر را در نظر بگیرید:

(a)  $f(x, y, z) = x \cdot y' + x' \cdot z$

(b)  $f(w, x, y, z) = \prod M(0, 1, 3, 5, 6, 7, 8, 9, 14, 15)$

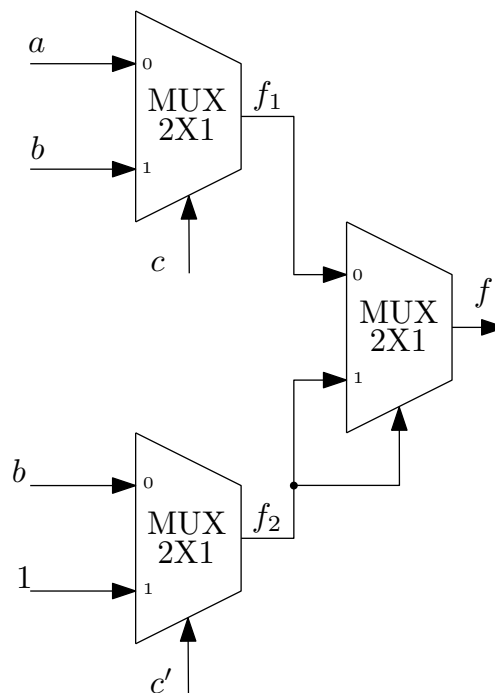
(آ) توابع را با استفاده از یک Decoder با خروجی فعال-بالا<sup>۴</sup> و یک گیت OR طراحی کنید.

(ب) توابع را با استفاده از یک Decoder با خروجی فعال-پایین<sup>۵</sup> و یک گیت AND طراحی کنید.

(ج) توابع را با استفاده از کوچکترین Multiplexer ممکن طراحی کنید.

۷. (۴۰ نمره)

خروجی  $f$  در مدار زیر را به ساده‌ترین فرم SOP بنویسید.



۸. (۳۰ نمره) برای مدار داده‌شده:

$$f(a, b, c, d) = \sum m(1, 3, 4, 5, 10, 11, 14, 15)$$

(آ) شکل موج خروجی را رسم کنید. (تاخیر گیت‌های یک ورودی، دو ورودی و سه ورودی به ترتیب ۳ و ۴ و ۵ نانوثانیه می‌باشد)

(ب) با ذکر دلیل تعیین کنید که آیا مدار گلیچ می‌گیرد یا خیر.

۹. (۳۰ نمره) تابع زیر را با استفاده از کمترین تعداد مالتی‌پلکسرهای ۲ به ۱ پیاده‌سازی کنید.

$$f(a, b, c, d) = \sum m((0, 2, 3, 4, 5, 6, 8, 9, 13, 14) + d(5, 11, 14))$$

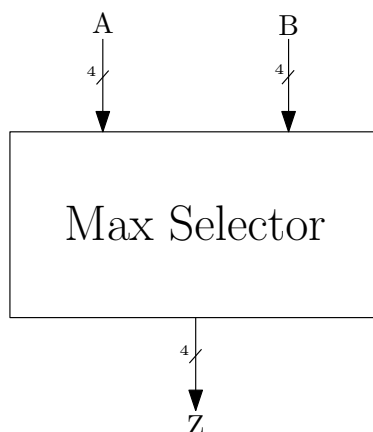
۱۰. (۹۰ نمره) مسائل ۸.۶، ۸.۹ و ۷.۲۴ از کتاب Roth

<sup>۴</sup>Active High

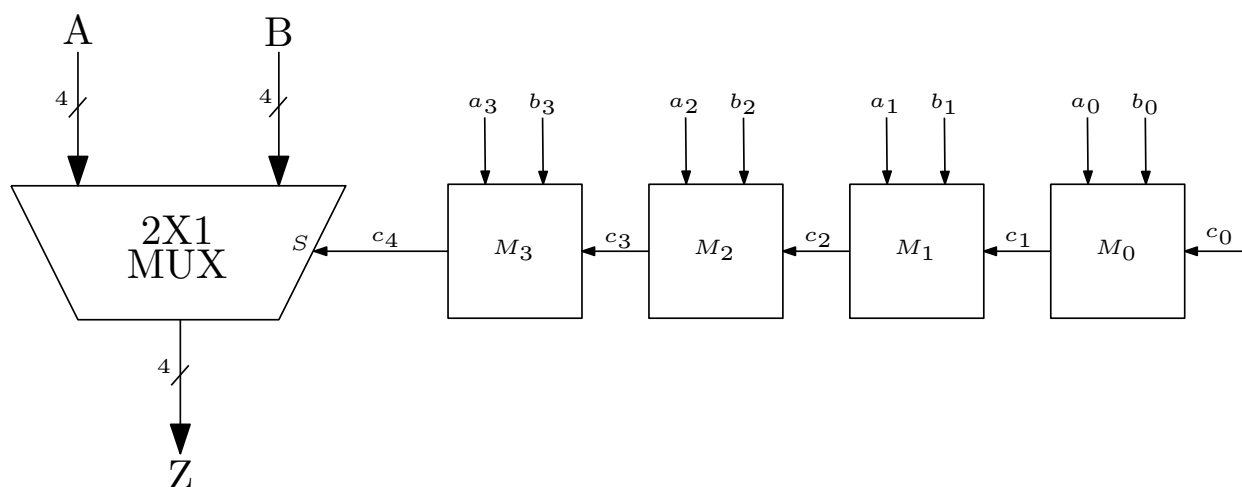
<sup>۵</sup>Active Low

۱. (۲۵ نمره)

مدار شکل زیر، ماکزیمم گیر نام دارد. ورودی این مدار دو عدد بدون علامت<sup>۶</sup> ۴ بیتی است. خروجی مدار  $Z = A$  است اگر  $A \geq B$  باشد و اگر  $A < B$  باشد، خروجی برابر است با  $Z = B$



(آ) مدار ماکزیمم گیر را به صورت زیر طراحی کنید. بلوک‌های  $M_i$  یکسان هستند و یک خط آن‌ها را با داده‌هایی که از راست به چپ در جریان است به هم متصل می‌کند. یک طراحی را با فرض آنکه  $C_0 = 0$  و دیگری را با فرض  $C_0 = 1$  انجام دهید.



(ب) چه رابطه‌ای میان مدار طراحی شده در قسمت قبل (آ) و مدار جمع‌کنند/تفریق‌کننده برقرار است؟ (توضیح دهید)

(ج) یک طراحی جایگزین مطابق با شکل زیر را از مدار ماکزیمم گیر در نظر بگیرید که در آن جریان داده‌ها از چپ به راست مطابق شکل است. آیا می‌توان مدار را به این شکل طراحی کرد؟ اگر پاسخ‌تان بله است، طراحی را کامل کنید. اگر نه، توضیح دهید که چرا نه و مدار برای عملکرد درست چه تغییراتی را لازم دارد؟

<sup>۶</sup>Unsigned

