

Recibido: 03 de febrero de 2011
Aceptado: 11 de marzo de 2011**DESIGN AND IMPLEMENTATION OF ANTIALIASING FILTERS FOR
VOLTAGE AND CURRENT HARMONICS ACQUISITION IN A FAP****DISEÑO E IMPLEMENTACIÓN DE FILTROS ANTIALIASING PARA LA
ADQUISICIÓN DE ARMÓNICOS DE CORRIENTE Y TENSIÓN EN UN FAP****MSc. Fabián Jiménez López*, MSc. Pedro Fabian Cárdenas****

* Universidad Santo Tomás, Tunja.

Calle 19, No. 11 – 64, Centro, Tunja, Colombia. E-mail: fjimenez@ustatunja.edu.co

** Universidad Nacional de Colombia, Bogotá.

Cra. 30 No. 45-03, Edificio 453, Bogotá, Colombia. E-mail: pfcardenash@unal.edu.co

Abstract: Instrumentation equipment used to acquire voltage and current variables, have been an important alternative for the detection of harmonic content in AC networks. This paper presents the design and implementation of the insulation and conditioning cards for sensors that measures voltage and current signals, with emphasis on the design procedure of Antialiasing filters, its importance and its application to harmonic control in a Active Power Filter (APF).

Keywords: Harmonic Detection, Instrumentation Systems, Antialiasing Filters, Acquisition Systems.

Resumen: Los equipos de instrumentación utilizados para la adquisición de variables de tensión y corriente, han sido una alternativa importante para la detección de contenido armónico en redes de alimentación de corriente alterna. Estas variables se utilizan como señales de referencia para sistemas de control de corriente o tensión para convertidores de potencia. Este artículo presenta el diseño e implementación de las tarjetas de aislamiento y acondicionamiento de señales medidas por sensores de corriente y voltaje haciendo énfasis en el procedimiento de diseño de los filtros Antialiasing, su importancia y su aplicación para el control de armónicos en un Filtro Activo de Potencia (FAP).

Palabras clave: Detección de Armónicos, Sistemas de Instrumentación, Filtros Antialiasing, Sistemas de Adquisición.

1. INTRODUCCIÓN

Los Filtros Activos de Potencia (FAP) en derivación son sistemas electrónicos de potencia que han sido diseñados para compensar armónicos de corriente, su topología y esquema de control han permitido que además compensen potencia reactiva, desequilibrio en las cargas, corrientes en neutros, desequilibrios de tensión, regulación de voltaje, parpadeo de voltaje y caídas o sobretensiones en la red.

La estructura de un FAP monofásico en derivación se ilustra en la fig. 1 donde se aprecian tres subsistemas: el de instrumentación, el de potencia y el de control.

El objetivo de este trabajo es profundizar en el diseño del subsistema de instrumentación del FAP el cual tiene como propósito la medición, acondicionamiento, aislamiento y adquisición de variables de tensión y corriente que intervienen en el FAP, a niveles de tensión apropiados para ser manejados por el hardware de control.

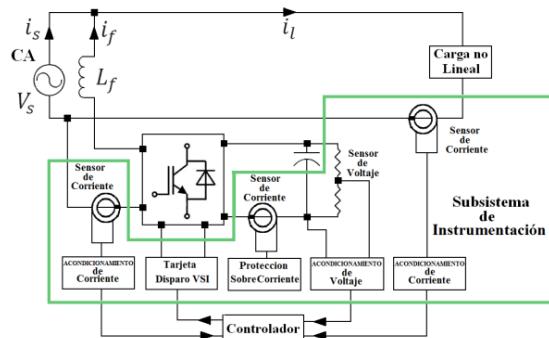


Fig. 1. Esquema del Filtro Activo de Potencia en Derivación y el Subsistema de Instrumentación

Para cumplir con el objetivo de compensar armónicos por el FAP es indispensable contar con un sistema de medición y adquisición de variables de tensión de corriente AC y DC que garantice la detección de componentes armónicas hasta un orden 63 de la frecuencia fundamental de la red de alimentación monofásica.

2. TARJETA DE ADQUISICIÓN DE TENSIÓN

En la aplicación del FAP mostrado en la fig. 1 es necesario sensar la tensión de la red y la tensión en el condensador de continua C para lo cual, los parámetros de selección de sensores y diseño del acondicionamiento de tensión establecido fueron:

- Capacidad de medición de tensiones de naturaleza alterna y continua.
- La escala de acondicionamiento de la señal de tensión debe ser adecuada a un rango de tensión entre 0 a 3.3VDC, apropiada para la conversión análoga digital del procesador digital de control.
- La impedancia del sistema implementado no debe afectar la fase y la tensión de la señal medida, como tampoco introducir ruido.
- La precisión, la sensibilidad y por ende la resolución del sistema de acondicionamiento.

Se adoptó el uso de divisores de tensión por su simplicidad, baja dissipación de potencia, baja sensibilidad al ruido, saturación en frecuencia nula, respuesta lineal, facilidad para implementar sistemas de calibración ajustable, facilidad para diseñar el acople de impedancias tanto de entrada como de salida y resolución infinita entre otros.

La topología del atenuador (Elliot, 2004 e IEC, 2002) y su implementación se ilustra en la fig. 2.

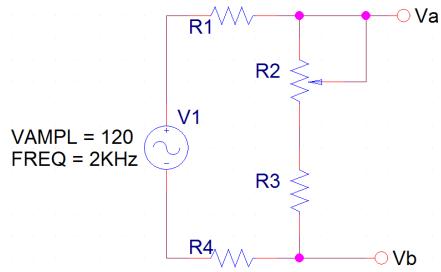


Fig. 2. Atenuador para medición de tensión

Los puntos marcados como V_a y V_b , son los puntos de salida de voltaje, es decir que en estos bornes se recogen las muestras de voltaje, para luego ser acondicionados y ser ingresados al sistema de control.

La tarjeta de instrumentación de tensión diseñada a partir de la señal de salida del atenuador, contó con las siguientes etapas: primero un amplificador diferencial de buen ancho de banda $=100\text{kHz}$, elevado rechazo en modo común y $slew rate$ $0.5\text{v}/\mu\text{s}$ para garantizar que los picos de tensión o sobre voltajes no afecten el sistema de instrumentación, además de evitar que el sistema se sature en frecuencia. El amplificador operacional usado es el circuito integrado AD629BN96 (Analog Devices, 2007), el cual se adaptó a los requerimientos establecidos.

Después de la etapa amplificadora se estableció usar un seguidor de tensión compuesto por el circuito integrado AD713 (Analog Devices, 2002) para aislar los circuitos que se desean conectar evitando el efecto de carga indeseable gracias a la elevada impedancia de entrada (Ver fig. 3).

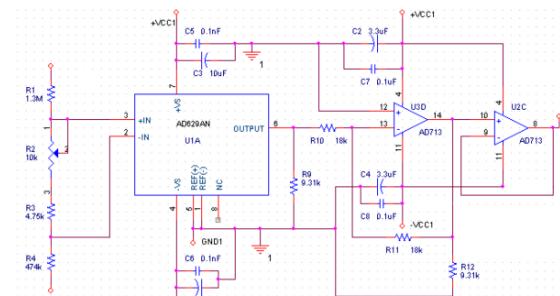


Fig. 3. Diagrama esquemático implementado Amplificador Diferencial y Seguidor

Seguidamente, se utilizó un filtro análogo activo Antialiasing pasa bajas con el fin de evitar el efecto de distorsión de aliasing y remover las componentes de alta frecuencia de la señal sensada, el cual se explica en el numeral 4 de este documento.

Finalmente se utilizó un amplificador de aislamiento AA para salvaguardar la vida útil de la tarjeta de control y de los componentes electrónicos que la componen, seleccionando el circuito integrado ISO124 (*Texas Instruments*, 2005) por sus características de operación y aislamiento.

3. TARJETA DE ADQUISICIÓN DE CORRIENTE

En la aplicación del FAP mostrado en la fig. 1 es necesario sensar la corriente de la red, la corriente de inyección presente en el inductor L y la corriente presente en la carga no lineal.

Para la selección de los sensores de corriente y el diseño de la tarjeta de acondicionamiento de corriente se tuvieron en cuenta las siguientes consideraciones:

- Capacidad de medición de corrientes de naturaleza alterna y continua.
- La escala de acondicionamiento de la señal de corriente debe ser adecuada a un rango de tensión entre 0 a 3.3VDC, apropiada para la ventana de conversión análoga digital del procesador digital de control.
- Ancho de banda 4000Hz para detectar fielmente componentes armónicas especificadas.

El dispositivo utilizado para medir las componentes de corriente en la red de alimentación y la salida del FAP, fue el sensor de efecto Hall SR652 (*AEMC Instruments*, 2006) como se ilustra en la fig. 4 y cuyas características más relevantes se resumen en la tabla 1.



Fig. 4. Sensor de Corriente SR652

La selección del sensor SR652 radicó en el desempeño deseado dentro del rango de medida y facilidad de uso, puesto que tiene integrado los componentes electrónicos de acondicionamiento y compensación de señal necesarios para entregar los valores de corriente en forma proporcional a valores de tensión DC mediante la relación $1mV/A$.

Tabla 1: Características del Sensor SR652

Ítem	Parámetro	Tip	Uni
MR	Rango Nominal	0.1 a 1200	A
OS	Señal de Salida	1 / 1	mV / A
Acc	Precisión	+/- 0.01	A
PS	Desplazamiento Fase	0.5	°
FR	Rango de Frecuencia	0.03 a 5	KHz
LI	Impedancia Carga	100	KΩ

Una vez se captura la señal correspondiente a la corriente en la red, se acondicionó referenciándola al mismo punto de masa que la señal de tensión, para facilitar la medición, el cableado y la selección de parámetros de funcionamiento utilizando el amplificador operacional de transconductancia OTA (*Operational Transconductance Amplifier*) CA3080 (Intersil Américas, 2002) como se ilustra en la fig. 5.

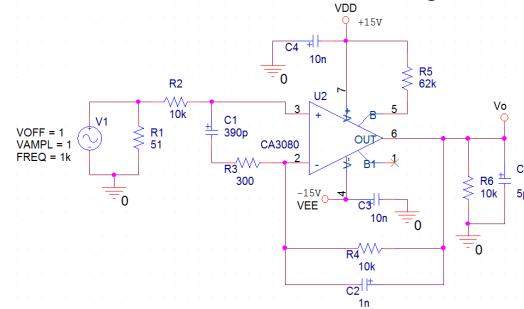


Fig. 5. Diagrama esquemático CA3080

Finalmente la salida entregada por el OTA alimenta el filtro Antialiasing que se explica a continuación.

4. DISEÑO DEL FILTRO ANTIALIASING

4.1 Definición

En general el *Aliasing*, es un error que se produce en la reconstrucción de una señal análoga, una vez que ha sido digitalizada, por cuanto es casi imposible determinar la frecuencia de las señales que se presentarán en la entrada del sistema de acondicionamiento de señal.

Por lo general un sistema de adquisición de datos trabaja a frecuencia de muestreo fija y se determina únicamente para las señales esperadas, es en ese instante que se presenta el error mencionado, el cual se manifiesta como una o varias reflexiones de aquellas porciones de señal útil, que se encuentran por encima de la frecuencia de muestreo $F_s/2$.

Por esta razón es deseable ubicar un filtro Antialiasing, antes de que la señal sea digitalizada. El filtro *Antialiasing*, es en general un filtro pasabajas, cuya respuesta debe ser máximamente plana, tanto en la frecuencia de esquina relacionada con la banda de paso, y en la banda de atenuación, es decir que el rizado en estas señales debe ser el mínimo, por lo tanto la topología más adecuada es la de Butterworth, en configuración de células de Sallen Key.

Para evitar que suceda el efecto mencionado, se utilizan filtros análogos del tipo activo, con el fin de remover los componentes de la señal de alta frecuencia, siendo deseable también que después de capturada la señal se suavice ó filtre, mediante estrategias digitales de procesamiento de señales (Baker, 1999).

Los filtros análogos pueden remover el ruido sobrepuerto, en la señal análoga antes de ser ingresada a un convertidor análogo digital. El uso de un filtro *Antialiasing* análogo reduce las señales reflejadas o sobrepuertas a la señal fundamental y la respuesta obtenida posee una resolución y muestreo apropiado en la banda de interés.

En contraste un filtro digital no puede eliminar algunos ruidos presentes en la señal análoga. Un filtro digital por definición usa sobremuestreo y técnicas de interpolación y extrapolación, para reducir el ruido dentro y fuera de la banda de interés de acuerdo al tipo y topología, por esto el filtro digital debe implementarse después del proceso de conversión, pues este remueve el ruido injectado durante el proceso de conversión.

Por ejemplo, si la frecuencia de muestreo de un sistema es 100 KHz y en 3 de sus muestras el contenido de frecuencias es de 41 KHz, 82 KHz y 219 KHz; todos los puntos muestrados, tienen información precisa y preservan su amplitud, sin embargo por el fenómeno aliasing dos de ellas, son reflejadas hacia el rango de las frecuencias de interés cercanas a los 50 KHz (Baker, 2006).

4.2 Diseño del Filtro *Antialiasing*

Se aclara que el procedimiento siguiente corresponde a la extracción del documento (Baker, 2006) y de los aportes obtenidos en el trabajo de laboratorio al momento de realizar la implementación.

Se establecen los siguientes pasos para el diseño del filtro *Antialiasing*.

1. Establecer el número de bits del sistema de adquisición, para el caso $N=12$
2. Calcular la relación señal a ruido *SNR* (*Signal Noise Relation*).

$$\begin{aligned} SNR &= 6.02 * N + 1.76 \text{ dB} \\ &= 6.02 * 12 + 1.76 \text{ dB} = 74 \text{ dB} \end{aligned} \quad (1)$$

El cual es el valor máximo de la atenuación de la señal en la banda de atenuación, sin embargo alcanzar este nivel de atenuación, aumenta en demasiado, el orden del filtro, por lo que se considera satisfactorio, por estimaciones prácticas un *SNR* de 60 dB.

Determinar la banda de interés B_{in} .

$$B_{in} = Nh * F_0 = 60 * 60 \text{ Hz} = 3.6 \text{ KHz} \quad (2)$$

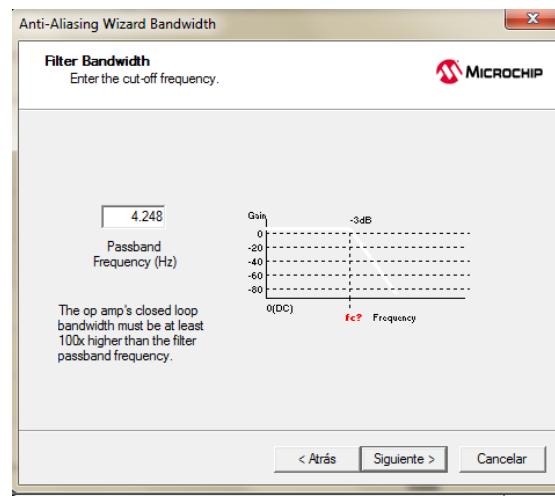
Donde Nh es el número de armónicos y F_0 es la frecuencia fundamental.

3. Establecer la frecuencia de muestreo F_s . Por consideraciones prácticas.

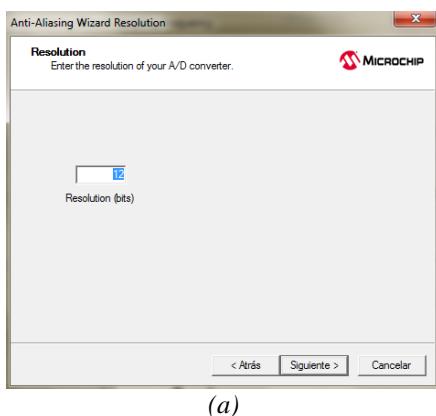
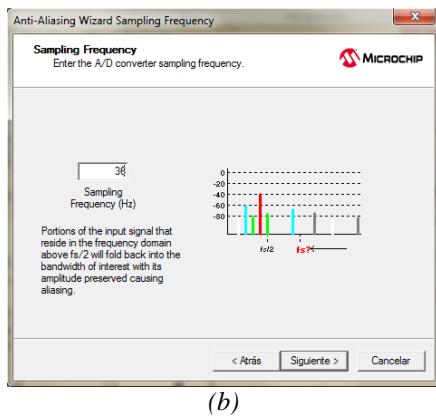
$$F_s = 10 * B_{in} = 10 * 3.6 \text{ KHz} = 36 \text{ KHz} \quad (3)$$

4. Establecer $F_s/2 = 18 \text{ KHz}$. Ya que en este valor se alcanza la banda de atenuación *BS* (*Band Stop*), es decir que en esa frecuencia la atenuación de la señal debe ser máxima.

5. Determinar la topología del filtro. Para este caso se seleccionó la topología Butterworth en células de Sallen Key ya que no presenta oscilaciones ó rizado en ninguna de las bandas y su caída es suave, es decir que la respuesta es máximamente plana.



(a)



6. El filtro no debe atenuar la señal, ni invertirla.

7. Establecer el factor de seguridad de acuerdo a la topología del filtro para garantizar que la atenuación de la señal a -3 dB sea en un valor cercano a la frecuencia de la banda de interés.

$$F_{seg} = 1.18 * B_{in} = 4.248 \text{ KHz} \quad (4)$$

Que es el valor a introducir como frecuencia de corte $F_{seg} = F_c$ de la banda de paso.

8. La atenuación dada en dB en *BS* debe ser menor que la *SNR*, calculada ó estimada anteriormente. Así, entonces se introducen los valores obtenidos, en el software *Filterlab®* de *Microchip®* y del cual se muestran a en las Figs. 6, 7, 8 y 9 respectivamente.

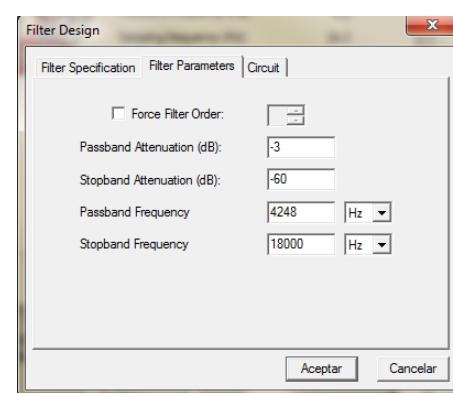


Fig. 9. FilterLab Pantalla de célula y especificaciones del Filtro

En la fig. 10 se observa el resultado de la respuesta en magnitud y fase del filtro *Antialiasing* en donde efectivamente la atenuación en dB de la banda *SB* es menor que la *SNR*.

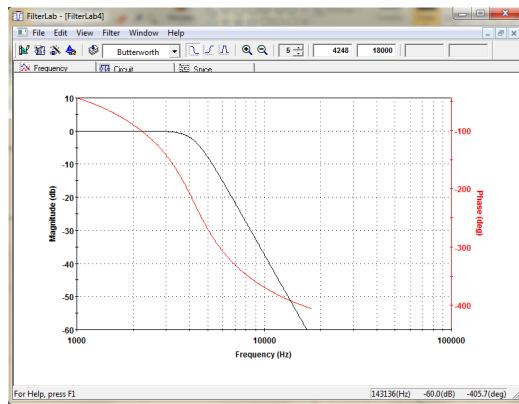


Fig. 10. Diagrama esquemático del filtro con sus valores, entregado por FilterLab®

La fig. 11 muestra el diagrama esquemático del filtro a implementar con los respectivos valores de elementos resistivos y capacitivos establecidos.

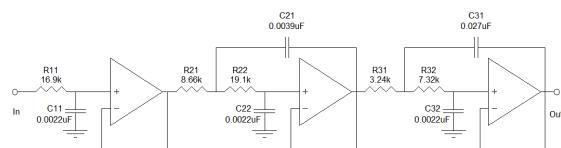


Fig. 11. Diagrama esquemático del filtro diseñado, entregado por FilterLab

4.3 Simulación del Filtro Antialiasing

Con el fin de comprobar el correcto desempeño del filtro diseñado, los valores y topología entregada por *FilterLab*®, se simuló *Circuitmaker 2000*®, obteniendo los resultados mostrados en la fig. 12.

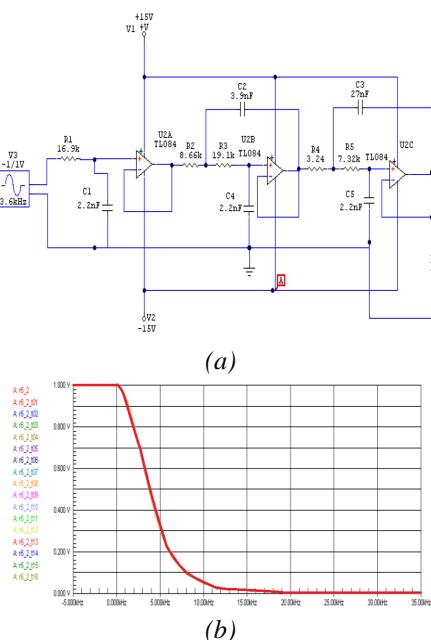


Fig. 12. Diagrama esquemático Simulado y su respuesta frecuencial

En la respuesta de la fig. 12 (b) se observa, que la respuesta de la relación de magnitud encontrada, es similar a la entregada por FilterLab.

4.4 Selección del Amplificador Operacional

El amplificador operacional seleccionado para implementar el filtro *antialiasing* fue el AD713, ya que cumplió con las siguientes especificaciones: alimentación bipolar; *Slew Rate* mínimo $SW = 0.133 \text{ V}/\mu\text{s}$ que se obtiene a partir de la relación siguiente donde $V_{ppout} = 5V$.

$$SR \geq \frac{\mathbf{p} \cdot V_{ppout} \cdot F_c}{10^6} = 0.133 \text{ V/mk} \quad (5)$$

Adicionalmente el ancho de banda del operacional $BW = 100 F_c = 424.8\text{KHz}$; el rango de voltaje en modo común del operacional debe ser mayor que el máximo de la señal de entrada para evitar que el integrado se dañe por un excesivo voltaje diferencial y la corriente de operación I_{bc} (*Input Bias Current*) no debe ser de un valor muy elevado pues valores en el orden de los mA pueden ocasionar errores de *offset*.

De igual manera fue necesario garantizar que el V_{CMR} ó Rango de voltaje en modo común del operacional fuera mayor que el máximo de la señal de entrada, para evitar el daño del integrado por un excesivo voltaje diferencial. Las características del operacional seleccionado para implementar el filtro *Antialiasing* se resumen en la tabla 2.

Tabla 2: Características de operación del Operacional AD713 de Analog Devices®

Ítem	Parámetro	Tip	Uni
CMRR	Relación de Rechazo en Modo Común	90	dB
BW	Ancho de Banda	4	MHz
SR	Slew Rate	20	V/μs
Offset	Nivel DC	0.2	mV
V_s	Fuente de Alimentación	+/- 18	V
CMVR	Rango de Tensión en Modo Común	+/- 14.5	V
Zi	Impedancia de Entrada	3	TΩ

4.5 Implementación y resultados experimentales

La fig. 13 muestra la tarjeta de acondicionamiento de tensión diseñada e implementada (IPC, 1998).

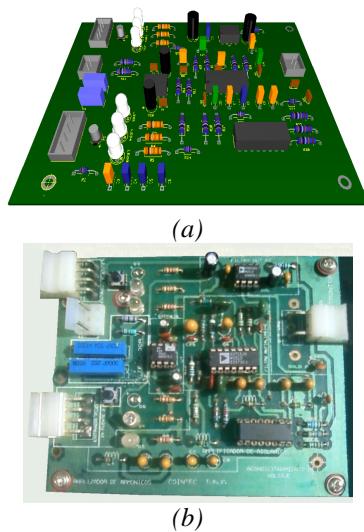


Fig. 13. Tarjeta de Acondicionamiento de Tensión Diseñada e Implementada.

En la fig. 14 se aprecia la respuesta de la tarjeta de acondicionamiento de tensión de la red de alimentación AC en donde se aprecia el seguimiento y aislamiento apropiado de la señal de tensión medida a 170 VAC a 60 Hz y acondicionada a 3.3VAC.

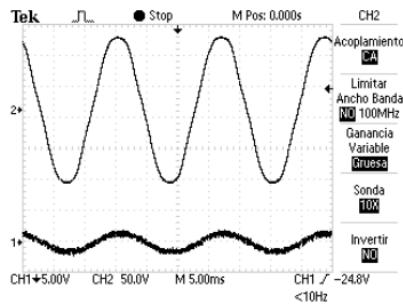


Fig. 14. Señal de tensión de entrada y salida de la tarjeta de acondicionamiento de tensión.

La fig. 15 muestra la tarjeta de acondicionamiento de corriente diseñada e implementada.

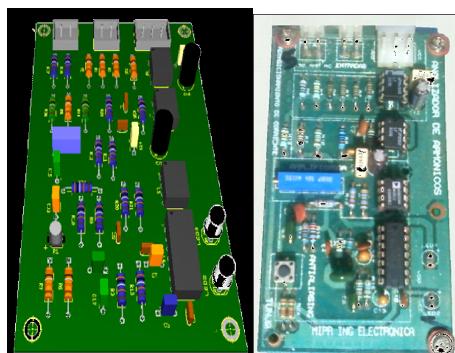


Fig. 15. Tarjeta de Acondicionamiento de Corriente Diseñada e Implementada.

La fig. 16 muestra la respuesta de la tarjeta de acondicionamiento de corriente teniendo en cuenta una señal de corriente cuadrada con elevado contenido armónico a una frecuencia de operación de 20 KHz que circula por una carga resistiva.

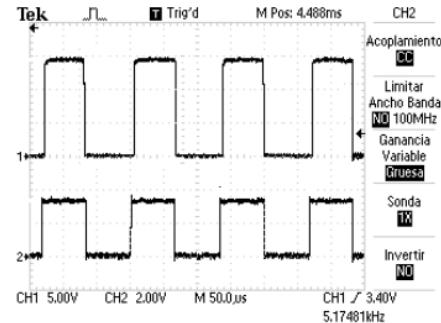


Fig. 16. Señal de corriente de entrada y salida de la tarjeta de acondicionamiento de corriente.

5. CONCLUSIONES

Para el montaje de las tarjetas de instrumentación para el FAP ha sido fundamental la simulación de su funcionamiento para verificar las especificaciones de operación, y realizar los ajustes pertinentes en su implementación.

Es conveniente tener en cuenta el estándar IPC2221 para el dimensionamiento de pistas y su distanciamiento, así como el diseño térmico de disipadores para los semiconductores de potencia para asegurar que el FAP trabaje satisfactoriamente frente a valores críticos de operación de corriente, tensión y potencia.

En el proceso de diseño e implementación de los sensores y las tarjetas de acondicionamiento de tensión y corriente ha sido notable la lectura confiable y segura de las variables a controlar.

Gracias al uso circuitos integrados especializados es posible adaptar y aislar las señales de corriente y tensión medidas en la carga y fuente de alimentación, las cuales han sido reproducidas fielmente para ser manipuladas por el procesador digital de señales confiablemente.

Debido a que el muestreo de una señal analógica introduce en frecuencia una repetición del espectro centrado en n veces la frecuencia de muestreo, es indispensable utilizar un filtro digital pasabajas con una atenuación a nivel de ruido en por lo menos la frecuencia de muestreo sobre dos, para anular frecuencias que aparecen en la representación digital pero que en la realidad no existen.

Con lo aquí expuesto, es claro que la topología de acondicionamiento debe variar, al incluir un sistema de filtrado análogo antes de hacer la conversión ADC y un filtrado digital después del mismo, con respecto a lo que tradicionalmente se implementa, con el fin de evitar la aparición del denominado aliasing

RECONOCIMIENTOS

Al estudiante Mario Iván Puentes Ramírez por su aporte y apoyo incondicional.

REFERENCIAS

- IEC, Std. (2004). "Standard for Safety Requirements for Electrical Equipment for Measurement, Control and Laboratory Use, IEC 61010-1".
- Analog Devices, (2006). "High Common-Mode Voltage, Difference Amplifier AD629 Data Sheet".
- Analog Devices, (2002). "Quad Precision, Low Cost, High Speed, BiFET Op Amp AD713 Data Sheet".

- Texas Instruments, (2005). "Precision Lowest-Cost Isolation Amplifier ISO124 Data Sheet".
- AEMC Instruments, (2006). "AC Current Probe SR652 Data Sheet".
- Intersil Americas Inc, (2002). "2MHz Operational Transconductance Amplifier CA3080, Data Sheet".
- Baker, B. (1999). "Anti-Aliasing: Analog Filters for Data Acquisition Systems", Application Note AN699. pp.1-5.
- Baker, B. (2006) "How do you choose the right amplifier for low pass filter" Application Note AN 703. pp 1-4.
- IPC, Std. (1998). "Generic Standard on Printed Board Design, IPC 2221".

SITIOS WEB

- Elliott, R. (2002). *Voltage Dividers & Attenuators*, <http://sound.westhost.com/vda.htm>. (25 de Enero, 2011)
- Baker, B. (2006). *Tutorial: Basics of choosing and designing the best filter for an effective data-acquisition system*. <http://www.eetimes.com/design/automotive-design/4009884/Tutorial-Basics-of-choosing-and-designing-the-best-filter-for-an-effective-data-acquisition-system>. (25 de Enero, 2011).