

# CHIP-8 STM32

Federico Bruzzone, Lorenzo Ferrante, Andrea Longoni  
`{federico.bruzzone, lorenzo.ferrante1, andrea.longoni3}@studenti.unimi.it`

22 dicembre 2023

## 1 Introduzione

CHIP-8 è un linguaggio di programmazione creato a metà degli anni '70 da Joseph Weisbecker per semplificare lo sviluppo di videogiochi per microcomputer a 8 bit. I programmi CHIP-8 vengono interpretati da una macchina virtuale che è stata estesa parecchie volte nel corso degli anni, tra le versioni più adottate citiamo S-CHIP e la più recente XO-CHIP.

La semplicità dell'interprete in aggiunta alla sua lunga storia e popolarità hanno fatto sì che emulatori e programmi CHIP-8 vengano realizzati ancora oggi. Nel corso degli anni molti videogiochi storici sono stati riscritti in CHIP-8 tra cui Pong, Space Invaders e Tetris.

Lo scopo del progetto è quello di costruire un emulatore CHIP-8 e S-CHIP in grado di funzionare su un microcontrollore STM32.

In questo documento ci riferiremo alla macchina virtuale che interpreta programmi CHIP-8 con "interprete". Mentre utilizzeremo "emulatore" per indicare l'interprete assieme ad una sua implementazione (o "port"), ovvero un programma che gestisce l'audio, il video, l'input da tastiera e interagisce con l'API della macchina virtuale.

## 2 Hardware

### 2.1 Schema di collegamento

### 2.2 Materiali e costi

## 3 Software

Il nostro software si divide in due componenti principali: l'interprete CHIP-8 e l'infrastruttura necessaria per "portarlo" su un microcontrollore STM32, ovvero l'interfaccia con lo schermo e i gestori per la scheda microSD, per il keypad e per il beeper.

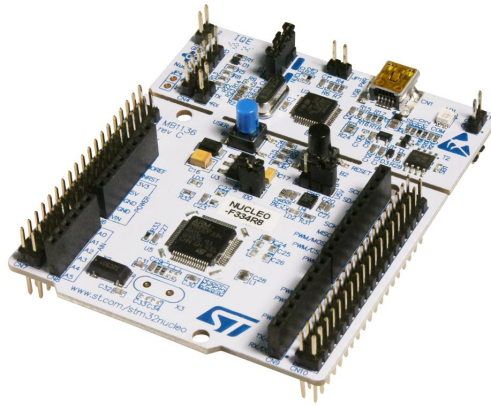


Figura 1: Il microcontrollore STM32F334R8T6.



(a) Lo schermo ILI9341.

<i>SD_SCK</i>	
<i>SD_DO</i>	
<i>SD_DI</i>	
<i>SD_SS</i>	3.3V
<i>LCD_D1</i>	5V
<i>LCD_D0</i>	GND
<i>LCD_D7</i>	<i>LCD_RD</i>
<i>LCD_D6</i>	<i>LCD_WR</i>
<i>LCD_D4</i>	<i>LCD_RS</i>
<i>LCD_D5</i>	<i>LCD_CS</i>
<i>LCD_D3</i>	<i>LCD_RST</i>
<i>LCD_D2</i>	<i>F_CS</i>

(b) Pinout dello schermo ILI9341.

### 3.1 Interprete CHIP-8

Abbiamo deciso di scrivere l'interprete da zero e per farlo è stato necessario consultare le specifiche (de facto standard) che definiscono il comportamento di un interprete CHIP-8 [2] e S-CHIP [5].

L'interprete ha un'architettura basata su registri e possiede 4 KB di memoria, 16 registri general purpose, un registro per gli indirizzi di memoria, un registro per il delay timer, un registro per il sound timer, uno stack per gestire le chiamate a subroutine, uno stack pointer e un program counter.

Il delay timer viene utilizzato come cronometro mentre il sound timer è utilizzato per gestire gli effetti sonori, quando il suo valore è diverso da zero, l'emulatore attiva il beeper.

Sono supportate 45 istruzioni diverse, ciascuna delle quali è rappresentata da uno specifico opcode in cui al suo interno sono passati anche eventuali parametri.

Il programma è scritto in C99, non ha I/O ed è freestanding [3], ovvero non dipende dalla libreria standard del C. Tutto questo è mirato a rendere l'interprete altamente portabile.

Descrizione	Modello	Costo unitario	Unità	Costo
Microcontrollore	STM32 F334R8T6	14.99	1	14.99
Schermo	ILI9341 2.4"	6.50	1	6.50
Tastierino	Matrix keypad 4×4	3.99	1	3.99
Beeper		0.99	1	0.99
Breadboard e cablaggio		4.99	1	4.99
<b>Totale</b>				<b>31.50€</b>

Tabella 1: Materiali utilizzati per la costruzione del progetto. I costi indicati provengono da negozi online come Amazon e eBay.

Per rimuovere la dipendenza dalla libreria standard del C è stato necessario includere alcune funzioni direttamente da libgcc, trovare un modo alternativo per implementare le asserzioni e includere una funzione ad hoc per la generazione di numeri casuali.

Infine per testare più comodamente l'interprete abbiamo sviluppato un semplice emulatore su desktop utilizzando SDL2 [4], una libreria scritta in C che consente di gestire audio, video e input da tastiera. In seguito l'interprete è stato sottoposto ad un'apposita test suite [1] che mira a verificare il comportamento corretto di ciascun opcode.

### 3.1.1 Gestione del timing

Uno dei problemi principali durante lo sviluppo di un emulatore è la gestione del timing, in particolare è necessario limitare la "velocità" dell'emulatore bloccando temporaneamente la sua esecuzione.

Inoltre abbiamo dovuto disaccoppiare la frequenza dell'interprete (regolabile dal giocatore) dalla frequenza del delay timer e del sound timer (costante a 60 Hz). Dove con frequenza dell'interprete ci riferiamo al numero di istruzioni che esegue ogni frame.

Inizialmente abbiamo optato per la gestione di una singola istruzione per ciclo di esecuzione, di conseguenza il ritardo del game loop risultava variabile e dipendeva dalla frequenza selezionata dal giocatore. Per assicurare una frequenza di 60 Hz i timer venivano decrementati ogni  $n$ -esima iterazione del game loop, dove  $n = \text{FREQ} / 60$ . Ad esempio se  $\text{FREQ} = 540$ , i timer venivano decrementati ogni 9° ciclo.

Purtroppo però questo approccio presenta un problema non trascurabile, ovvero effettua una chiamata ad una funzione simil-sleep per un periodo molto breve dopo ogni istruzione. Ad esempio se  $\text{FREQ} = 540$ , il ritardo di una sleep sarebbe solo di 1.85 ms, e questo genere di funzione non offre una precisione simile. Per questo motivo abbiamo optato per una soluzione differente.

Abbiamo fissato il ritardo del game loop a 16.666 ms, un valore sufficientemente alto da non avere problemi di granularità. Inoltre in questo modo otteniamo un frame rate di 60 fps esatti. Avendo reso il ritardo costante abbiamo dovuto rendere variabile il numero di istruzioni gestite durante un ciclo di esecuzione. In particolare vengono gestite  $n$  istruzioni per ciclo, dove  $n = \text{FREQ} / 60$ . Ad esempio se  $\text{FREQ} = 540$ , vengono gestite 9 istruzioni per ciclo. A questo punto dato che il game loop viene ripetuto con una frequenza di 60 Hz risulta banale gestire la frequenza dei timer.

Sono state considerate anche eventuali problematiche che sarebbero potute sorgere con questo

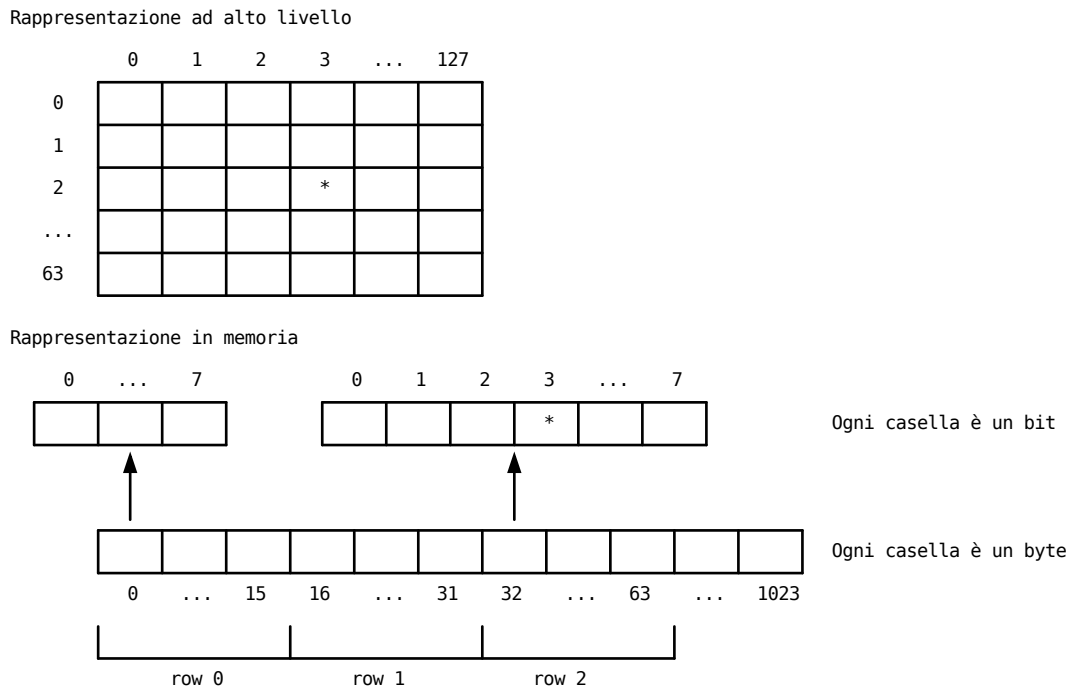


Figura 3: Esempio della mappatura di un pixel.

approccio. In particolare non tutte le istruzioni impiegano lo stesso tempo per essere eseguite, ma fortunatamente anche l'istruzione più lenta richiede una quantità trascurabile di tempo. Ciò significa che possiamo comportarci come se tutte le istruzioni richiedessero il medesimo tempo.

### 3.1.2 Ottimizzazioni

È stato necessario introdurre delle ottimizzazioni all'interno dell'interprete per poterlo far girare su un microcontrollore.

L'ottimizzazione principale è legata alla rappresentazione dello schermo in memoria. Ad alto livello lo schermo può essere visto come una matrice di 128x64 pixel monocromi. Una rappresentazione simile occuperebbe 8192 byte, dato che ciascun pixel verrebbe rappresentato da un byte.

Purtroppo il nostro microcontrollore ha a disposizione solamente 16 KB di SRAM, di conseguenza una soluzione simile non è praticabile.

Per questo motivo abbiamo deciso di rappresentare lo schermo come un array unidimensionale di 1024 byte, dove ciascun pixel viene rappresentato da un singolo bit. In questo modo otteniamo un risparmio di spazio pari a ben l'87.5%.

Questa decisione ha aggiunto però un livello di indirezione dato che una coordinata ad alto livello sulla matrice 128x64 deve essere mappata ad una coordinata "in memoria".

Un'ulteriore ottimizzazione viene resa disponibile attraverso l'API dell'interprete sotto forma di

una funzione che consente al chiamante di controllare se l'array che rappresenta lo schermo è stato modificato nell'ultimo ciclo di esecuzione. In questo modo la grafica viene renderizzata dal chiamante solo quando è effettivamente necessario.

### **3.1.3 Comportamenti ambigui**

Gli interpreti CHIP-8 e S-CHIP hanno sviluppato molteplici comportamenti ambigui nel corso degli anni. Questi cosiddetti "quirk" variano in base alle piattaforme per cui è stato sviluppato l'interprete. Ad esempio gli interpreti per calcolatrici HP48 presentano un comportamento leggermente diverso durante l'esecuzione delle istruzioni di SHIFT.

Questi comportamenti ambigui si propagano fino ai programmatori CHIP-8 che si appoggiano a quest'ultimi e scrivono videogiochi che non sono del tutto compatibili con interpreti più vecchi. Per evitare questa frammentazione è necessario supportare le piattaforme principali e i loro quirk.

Il nostro interprete supporta CHIP-8, CHIP-48, S-CHIP 1.0 e S-CHIP 1.1, in questo modo è in grado di eseguire la stragrande maggioranza dei videogiochi reperibili in rete.

## **3.2 Porting su STM32**

### **3.2.1 Interfaccia con lo schermo**

### **3.2.2 Gestori per le ulteriori periferiche**

### **3.2.3 Menù di selezione**

## **3.3 Architettura**

# **4 Analisi del consumo energetico**

# **5 Considerazioni finali**

## **Riferimenti bibliografici**

- [1] CHIP-8 test suite. <https://github.com/Timendus/chip8-test-suite>.
- [2] Cowgod's Chip-8 Technical Reference v1.0. <http://devernay.free.fr/hacks/chip8/C8TECH10.HTM>.
- [3] ISO/IEC 9899:1999 - 4. Conformance. <https://port70.net/~nsz/c/c99/n1256.html#4p6>.
- [4] Simple DirectMedia Layer. <https://www.libsdl.org>.
- [5] SUPER-CHIP v1.1. <http://devernay.free.fr/hacks/chip8/schip.txt>.