

第 6 章 时序逻辑电路

6.1 时序逻辑电路简介

6.2 同步时序电路分析

6.3 同步时序电路设计

6.4 计数器

6.5 寄存器

第 6 章 时序逻辑电路

§ 6.1 时序逻辑电路简介

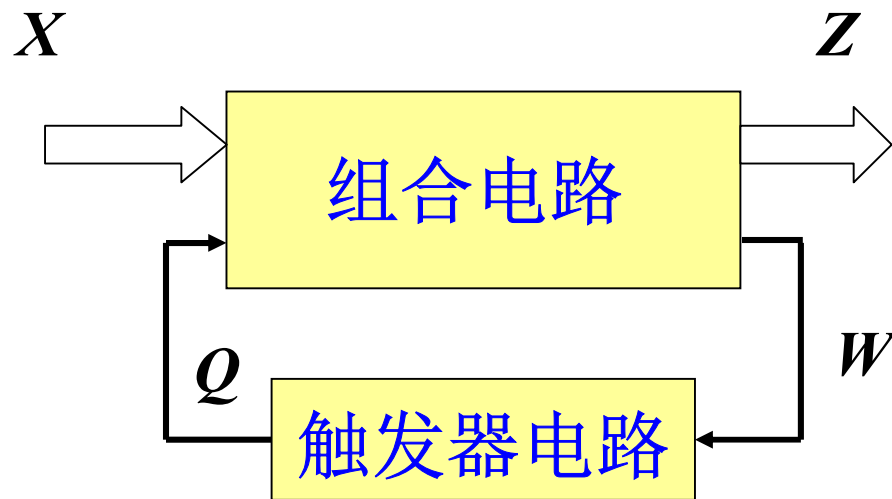
时序电路

输出 { 输入
前一个状态
触发器电路
基本单元：触发器（门 + 反馈线）

逻辑电路 { 同步
触发器在 **CLK** 的相同边沿触发
异步

时序电路结构:

组合电路 + 触发器电路



X : 输入信号

Z : 输出信号

W : 触发器控制输入信号-- J, K, D, T

Q : 触发器的状态

外部输入 X

外部输出 Z

激励输入 W

状态 Q

关系：

输出方程

激励方程

状态方程

$$Z = F(X, Q^n)$$

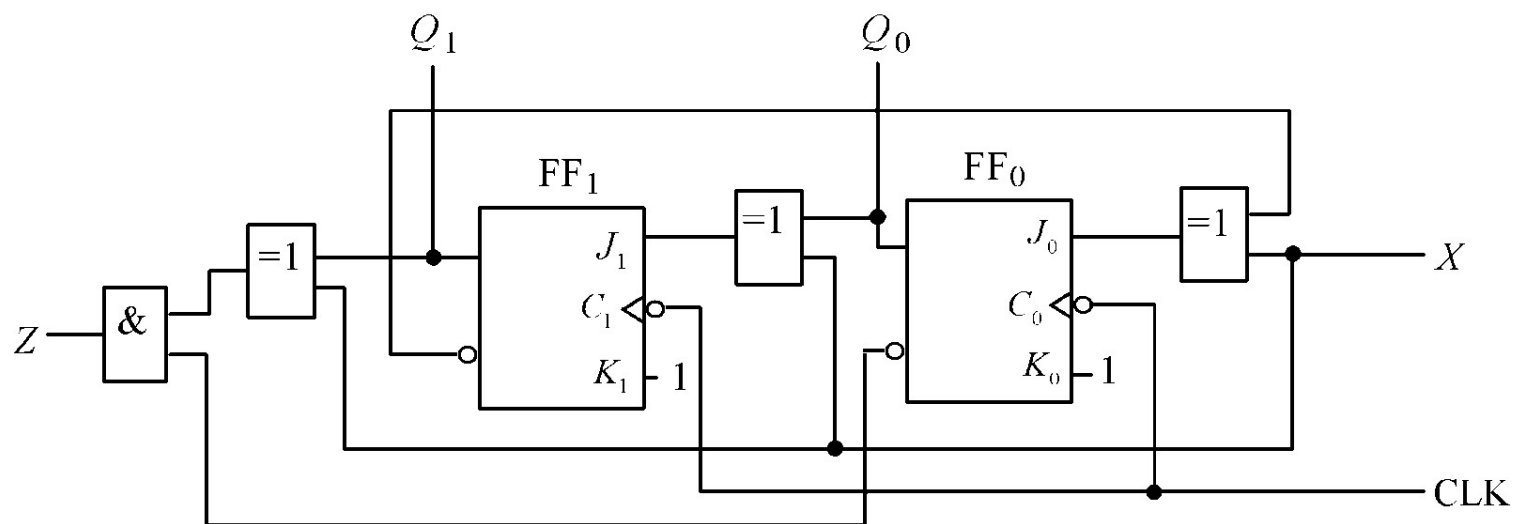
$$W = H(X, Q^n)$$

$$Q^{n+1} = G(W, Q^n)$$

§ 6.2 同步时序电路分析

分析：给定一个电路,描述它的运算和功能。

例1：分析同步时序电路的逻辑功能



- 1) 输入 X 控制输入 J_0, K_0, J_1, K_1
输出 Z 状态 Q_1 (MSB), Q_0

$$\begin{cases} Q_0^{n+1} = J_0 \overline{Q_0^n} + \overline{K_0} Q_0^n = (X \oplus \overline{Q_1^n}) \cdot \overline{Q_0^n} \\ Q_1^{n+1} = J_1 \overline{Q_1^n} + \overline{K_1} Q_1^n = (X \oplus Q_0^n) \cdot \overline{Q_1^n} \end{cases}$$

3) 状态表和状态图

给定：输入 X , Q^n

求出：输出 Z , Q^{n+1}

状态表

	X	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Z
$X=0$	0	0	0	0	1	0
	0	0	1	1	0	0
	0	1	0	0	0	1
	0	1	1	0	0	0
$X=1$	1	0	0	1	0	1
	1	0	1	0	0	0
	1	1	0	0	1	0
	1	1	1	0	0	0

$$Q_1^{n+1} = (X \oplus Q_0^n) \cdot \overline{Q_1^n}$$

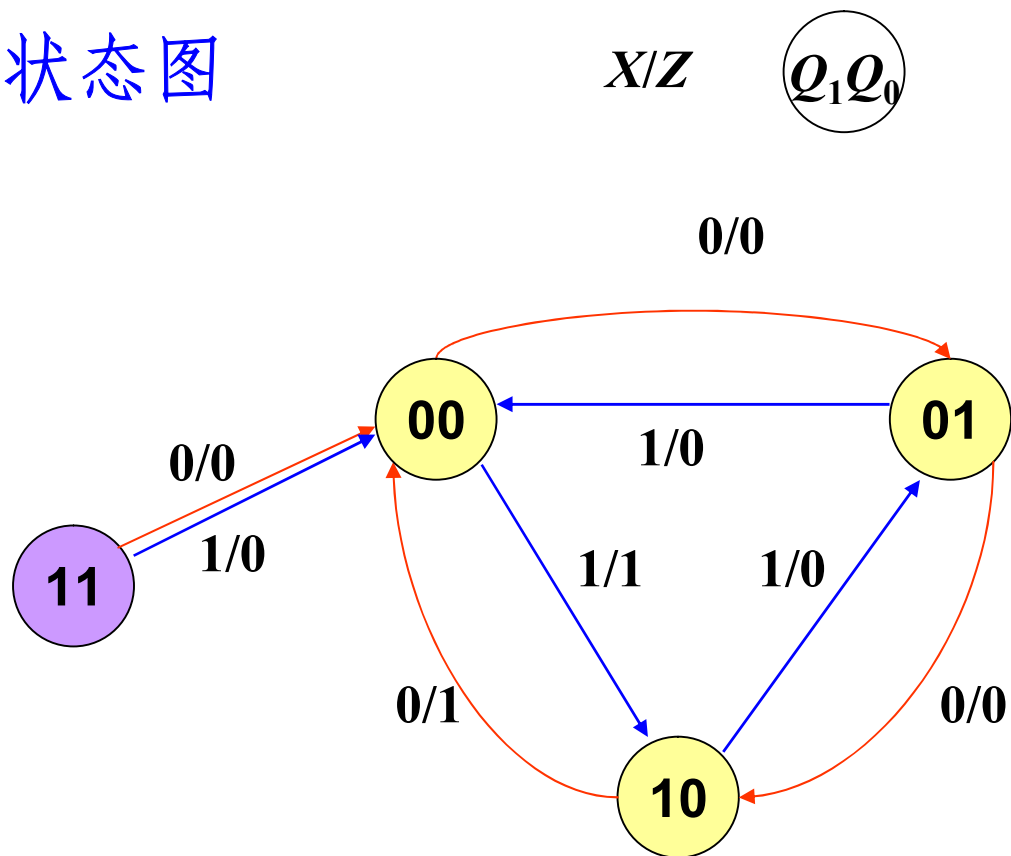
$$Q_0^{n+1} = (X \oplus \overline{Q_1^n}) \cdot \overline{Q_0^n}$$

$$Z = (X \oplus Q_1^n) \cdot \overline{Q_0^n}$$

$$X=0 \begin{cases} Q_1^{n+1} = \overline{Q_0^n} \cdot \overline{Q_1^n} \\ Q_0^{n+1} = \overline{Q_1^n} \cdot \overline{Q_0^n} \\ Z = Q_1^n \cdot \overline{Q_0^n} \end{cases}$$

$$X=1 \begin{cases} Q_1^{n+1} = \overline{Q_0^n} \cdot \overline{Q_1^n} \\ Q_0^{n+1} = Q_1^n \cdot \overline{Q_0^n} \\ Z = \overline{Q_1^n} \cdot \overline{Q_0^n} \end{cases}$$

状态图



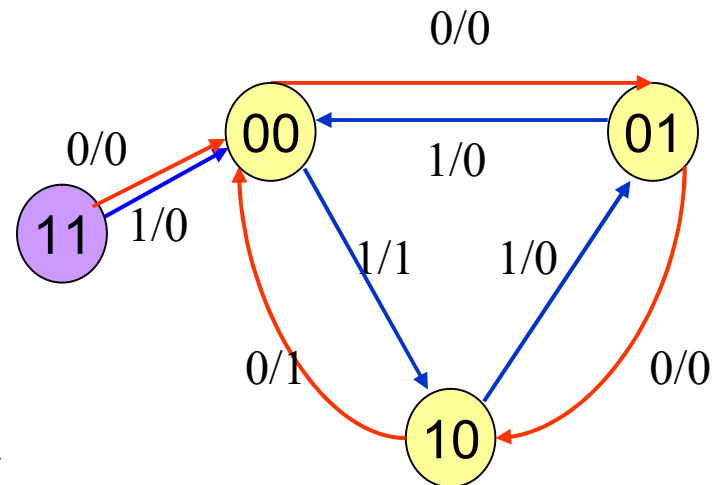
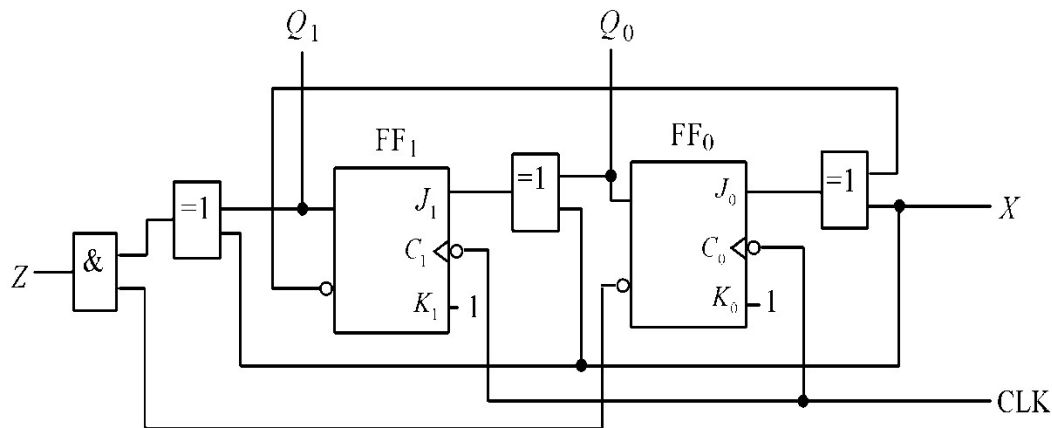
状态表

X	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Z
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	1	0	0	1	0
1	1	1	0	0	0

——→ 对应一个 **CLK**

每条转换线对应真值表中的一行

4) 电路功能



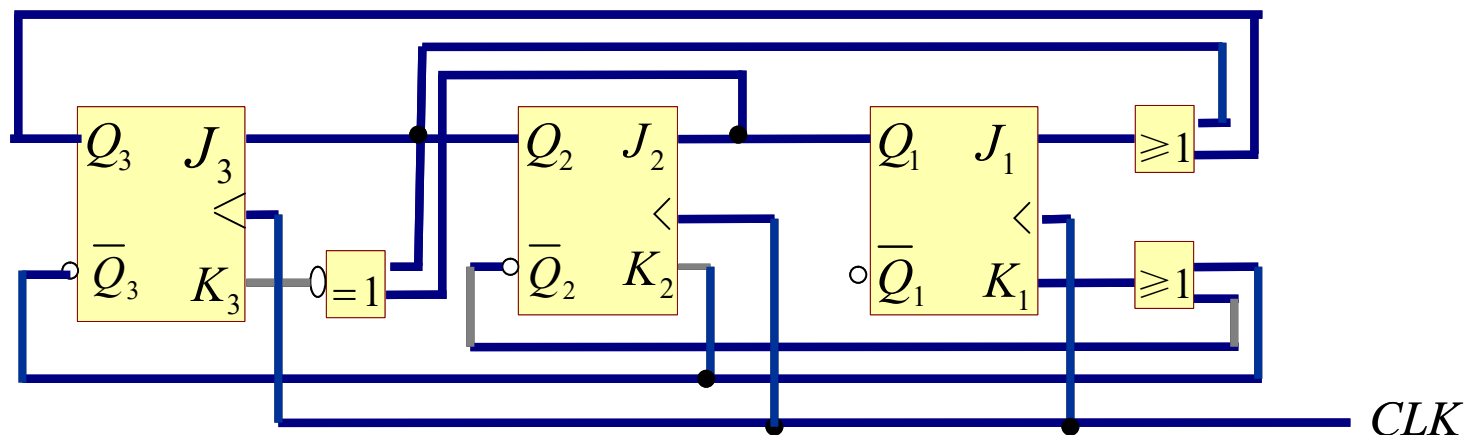
状态图的主要环路:

模3 加法减法可逆计数器

$X=0$, $M-3$ 加法计数器: $Z=1$, 进位输出

$X=1$, $M-3$ 减法计数器: $Z=1$, 借位输出

例2. 分析下面的时序电路



没有外部输入，没有外部输出

$$\left\{ \begin{array}{l} J_3 = Q_2^n \\ K_3 = \overline{Q_2^n \oplus Q_1^n} \end{array} \right. \quad \left\{ \begin{array}{l} J_2 = Q_1^n \\ K_2 = \overline{Q_3^n} \end{array} \right. \quad \left\{ \begin{array}{l} J_1 = Q_2^n + Q_3^n \\ K_1 = \overline{Q_2^n} + \overline{Q_3^n} = \overline{Q_2^n Q_3^n} \end{array} \right.$$

$$Q_3^{n+1} = J_3 \overline{Q_3^n} + \overline{K_3} Q_3^n = Q_2^n \overline{Q_3^n} + (Q_2^n \oplus Q_1^n) Q_3^n$$

$$Q_2^{n+1} = J_2 \overline{Q_2^n} + \overline{K_2} Q_2^n = Q_1^n \overline{Q_2^n} + Q_3^n Q_2^n$$

$$Q_1^{n+1} = J_1 \overline{Q_1^n} + \overline{K_1} Q_1^n = (Q_2^n + Q_3^n) \overline{Q_1^n} + Q_2^n Q_3^n Q_1^n$$

Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	1
0	1	1	1	0	0
1	0	0	0	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	1	1

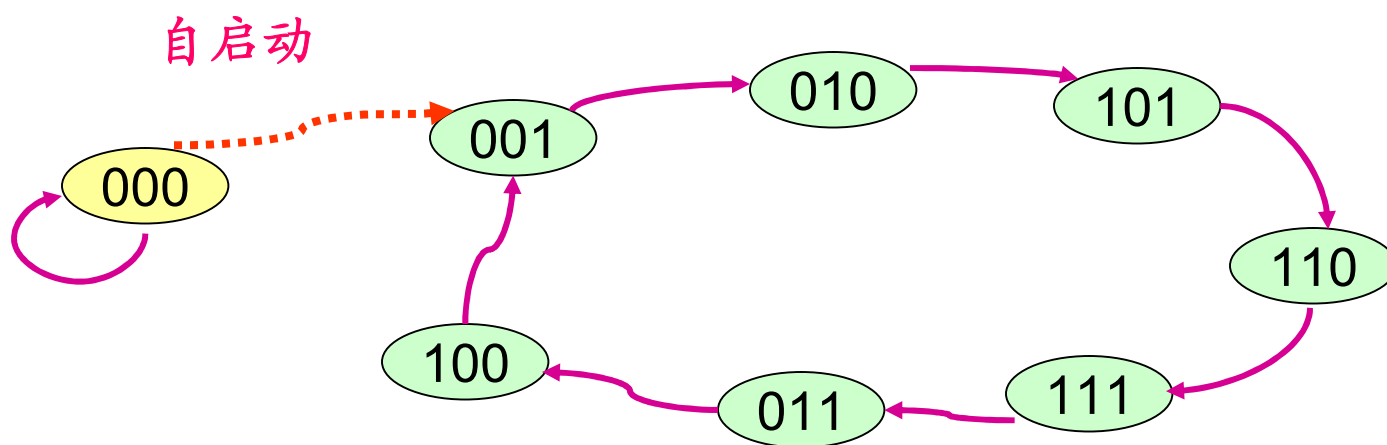
$$Q_3^{n+1} \begin{cases} Q_2^n & Q_3^n = 0, \\ Q_2^n \oplus Q_1^n & Q_3^n = 1, \end{cases}$$

$$Q_2^{n+1} \begin{cases} Q_1^n & Q_2^n = 0, \\ Q_3^n & Q_2^n = 1, \end{cases}$$

$$Q_1^{n+1} \begin{cases} Q_2^n + Q_3^n & Q_1^n = 0, \\ Q_2^n Q_3^n & Q_1^n = 1, \end{cases}$$

Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	1
0	1	1	1	0	0
1	0	0	0	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	1	1

000是孤立的状态



§ 6.3 同步时序逻辑电路的设计方法

已知 → 功能图或状态图

问题 → 逻辑电路

设计步骤:

- 1) 根据设计要求, 设定状态, 画出状态转换图
- 2) 状态化简
- 3) 状态分配, 列出状态转换编码表
- 4) 选择触发器的类型
- 5) 求出状态方程、驱动方程、输出方程
- 6) 画电路图
- 7) 检查电路能否自启动

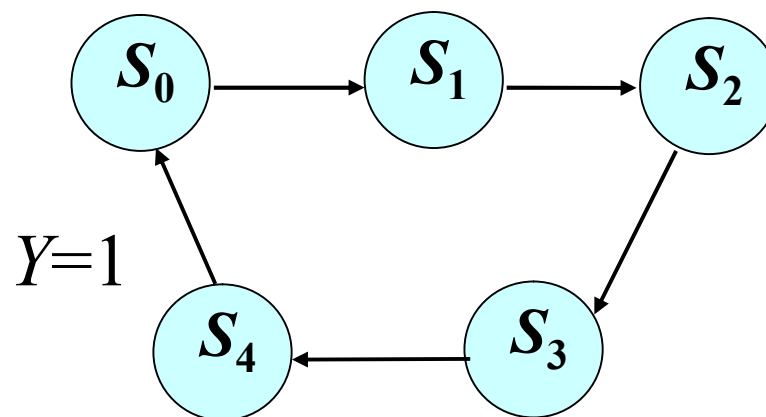
例1. 设计5进制同步加法计数器 (例6.4)

方法 1

1) 根据设计要求，设定状态，画出状态转换图

模5计数器，5种状态： S_0, S_1, S_2, S_3, S_4

在计数脉冲 CLK 作用下，
一个计数周期有5种状态，
在状态 S_4 时 $Y=1$ 。



2) 状态化简

M-5, 5 状态. 不须再化简

3) 状态分配，列出状态转换编码表。

$2^{n-1} \leq \text{状态数} \leq 2^n$ n 位二进制 3 位

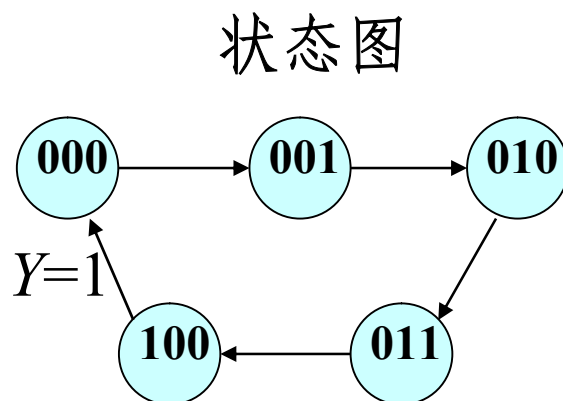
$S_0 \rightarrow 000$

$S_1 \rightarrow 001$

$S_2 \rightarrow 010$

$S_3 \rightarrow 011$

$S_4 \rightarrow 100$



状态表

$Q_2^n Q_1^n Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$	Y
0 0 0	0 0 1	0
0 0 1	0 1 0	0
0 1 0	0 1 1	0
0 1 1	1 0 0	0
1 0 0	0 0 0	1

4) 选择触发器 利用 JK-FFs

5) 求出状态方程、驱动方程、输出方程

状态表

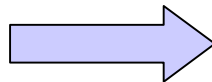
Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

JK触发器激励表

$Q^n \rightarrow Q^{n+1}$	J	K
0 → 0	0	×
0 → 1	1	×
1 → 0	×	1
1 → 1	×	0

$Q_2^n \Rightarrow Q_2^{n+1} \quad J_2$

0	0	0
0	0	0
0	0	0
0	1	1
1	0	X
X	X	X
X	X	X
X	X	X



得到 2[#]-FF 驱动输入
 J_2 驱动卡诺图

J_2 Q_2^n		$Q_1^n Q_0^n$			
		00	01	11	10
0		0	0	1	0
1		×	×	×	×

状态表

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

JK触发器激励表

$Q^n \rightarrow Q^{n+1}$	J	K
0 → 0	0	×
0 → 1	1	×
1 → 0	×	1
1 → 1	×	0

$$Q_1^n \Rightarrow Q_1^{n+1} K_1$$

0	0	X
0	1	X
1	1	0
1	0	1
0	0	X
X	X	X
X	X	X
X	X	X

得到 1#-FF 驱动输入
 K_1 驱动卡诺图

		Q_1^n	Q_0^n		
		00	01	11	10
Q_2^n	0	×	×	1	0
	1	×	×	×	×

得到 各个触发器控制输入 驱动卡诺图

控制输入

J_2

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	0	0	1	0
1	×	×	×	×

$$\underline{J_2 = Q_1^n Q_0^n}$$

J_1

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	0	1	×	×
1	0	×	×	×

$$\underline{J_1 = Q_0^n}$$

J_0

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	1	×	×	1
1	0	×	×	×

$$\underline{J_0 = \overline{Q_2^n}}$$

K_2

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	×	×	×	×
1	1	×	×	×

$$\underline{K_2 = 1}$$

K_1

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	×	×	1	0
1	×	×	×	×

$$\underline{K_1 = Q_0^n}$$

K_0

$Q_1^n Q_0^n$	00	01	11	10
Q_2^n				
0	×	1	1	×
1	×	×	×	×

$$\underline{K_0 = 1}$$

输出卡诺图

Output Karnaugh Map for Y based on Q_2^n, Q_1^n, Q_0^n :

	$Q_1^n Q_0^n$	00	01	11	10
Q_2^n	0	0	0	0	0
	1	1	×	×	×

A group of four 1s is circled in the row where $Q_2^n = 1$, indicating the simplified expression $Y = Q_2^n$.

状态表

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

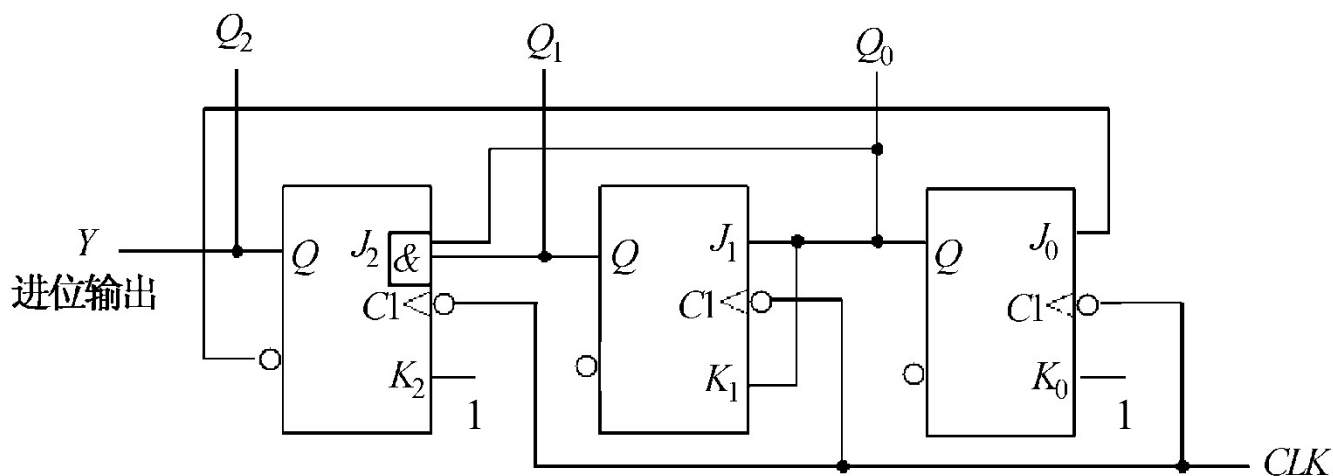
$$Y = Q_2^n$$

$$\begin{cases} J_2 = Q_1^n Q_0^n \\ K_2 = 1 \end{cases}$$

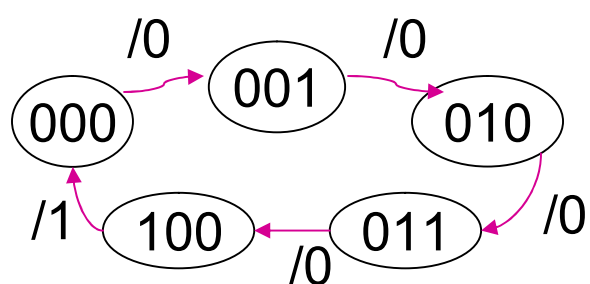
$$\begin{cases} J_1 = Q_0^n \\ K_1 = Q_0^n \end{cases}$$

$$\begin{cases} J_0 = \overline{Q_2^n} \\ K_0 = 1 \end{cases}$$

6) 电路图



方法 2: 先不确定用哪种 FF



5 有效状态

$Q_3^n Q_2^n Q_1^n$

$$5 < 2^3$$

3 个 FF

$/Z$

$Q_3^{n+1} Q_2^{n+1} Q_1^{n+1}$

直接填入卡诺图

Z

$Q_1^n \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	0	Φ	1
1	0	0	Φ	Φ

$Q_1^{n+1} \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	0	Φ	0
1	0	1	Φ	Φ

$Q_1^{n+1} \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	1	Φ	0
1	1	0	Φ	Φ

$Q_1^{n+1} \backslash Q_3^n Q_2^n$	00	01	11	10
0	1	1	Φ	0
1	0	0	Φ	Φ

$$Q_3^{n+1}$$

$Q_1^n \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	0	Φ	0
1	0	1	Φ	Φ

$$Q_2^{n+1}$$

$Q_1^n \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	1	Φ	0
1	1	0	Φ	Φ

$$Q_1^{n+1}$$

$Q_1^n \backslash Q_3^n Q_2^n$	00	01	11	10
0	1	1	Φ	0
1	0	0	Φ	Φ

$$Q_3^{n+1} = Q_2^n Q_1^n$$

$$= D_3$$

$$D_3 = Q_2^n Q_1^n$$

$$Q_2^{n+1} = Q_1^n \bar{Q}_2^n + \bar{Q}_1^n Q_2^n$$

$$= Q_1^n \oplus Q_2^n$$

$$= T_2 \oplus Q_2^n$$

$$T_2 = Q_1^n$$

$$Z = Q_3^n$$

$$Q_1^{n+1} = \bar{Q}_3^n \bar{Q}_1^n$$

$$= D_1$$

或者

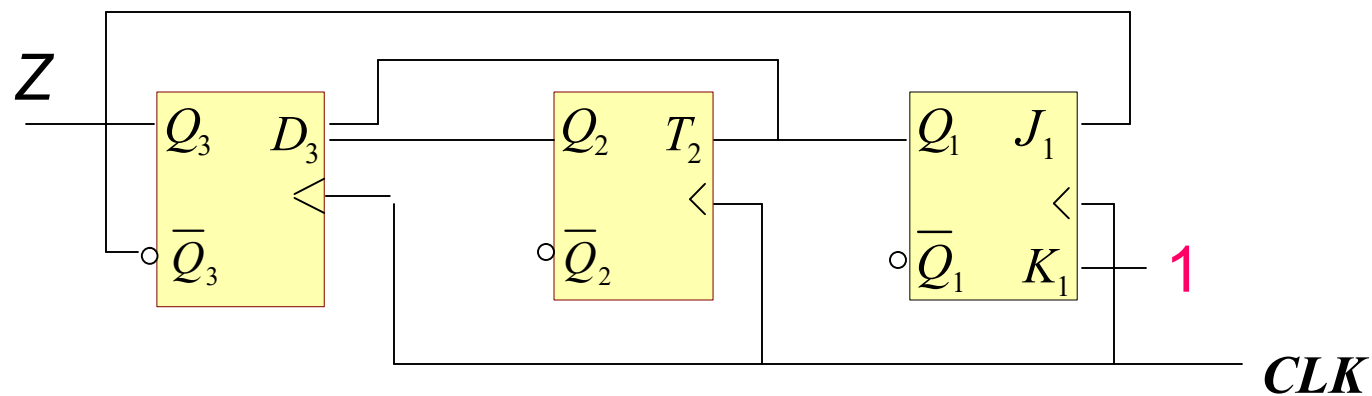
$$\begin{cases} J_1 = \bar{Q}_3^n \\ K_1 = 1 \end{cases}$$

$$Z$$

$Q_1^n \backslash Q_3^n Q_2^n$	00	01	11	10
0	0	0	Φ	1
1	0	0	Φ	Φ

$$D_3 = Q_2^n Q_1^n \quad T_2 = Q_1^n \quad \begin{cases} J_1 = \overline{Q_3}^n \\ K_1 = 1 \end{cases} \quad Z = Q_3^n$$

电路图



例 2.

设计一个串行数据检测器。该检测器有一个输入端 X 。电路的功能是对输入信号进行检测。当连续输入三个1（以及三个以上1）时，该电路输出 $Y=1$ ，否则输出 $Y=0$ 。（例6.5）

1) 根据设计要求，设定状态，画出状态转换图。

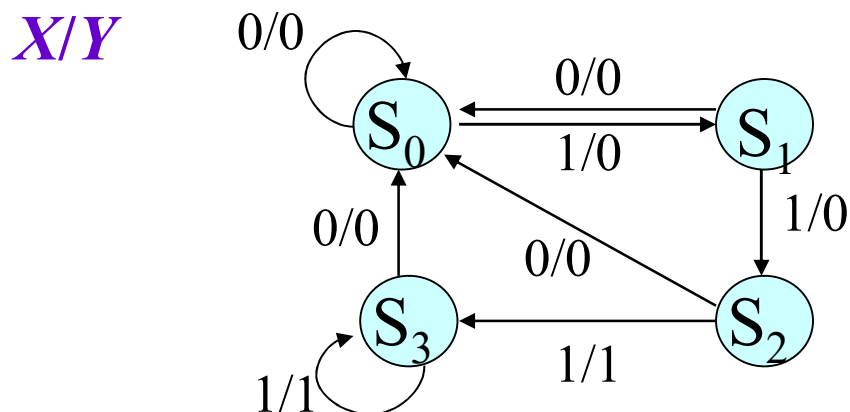
S_0 —初始状态或没有收到1时的状态；

S_1 —收到一个1后的状态；

S_2 —连续收到两个1后的状态；

S_3 —连续收到三个1（以及三个以上1）后的状态。

$X=1$, 接收一个“1”

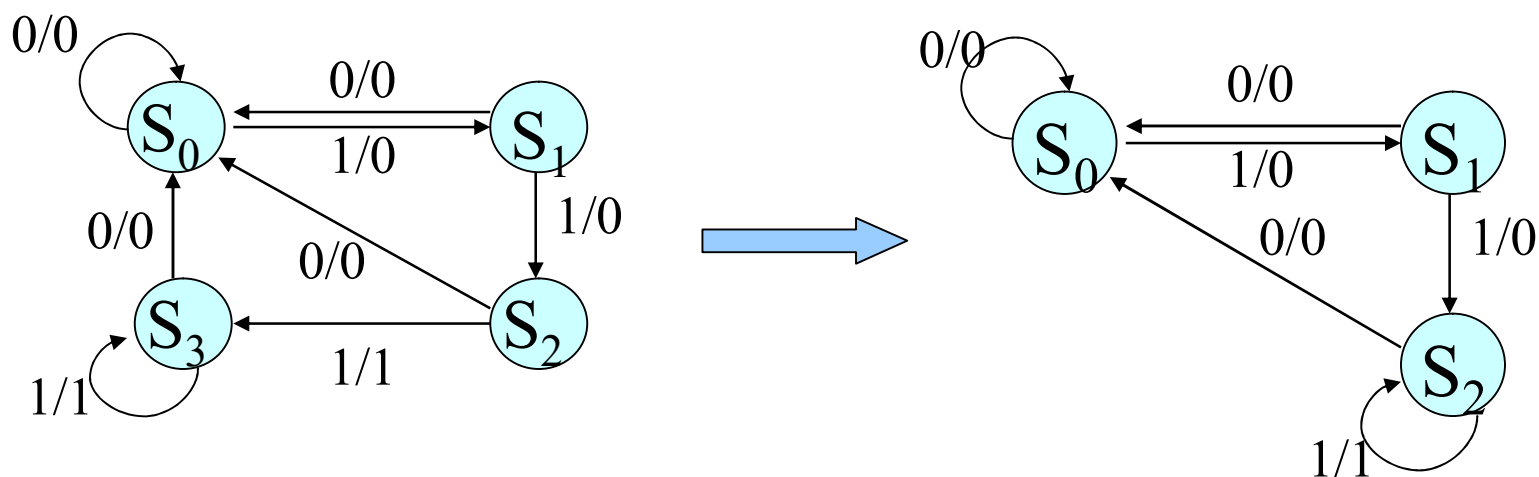


2) 状态化简

状态化简：合并等效状态

等效状态：

在相同的输入条件下，输出相同、次态也相同的状态。



S_2 和 S_3 是等效状态，将 S_2 和 S_3 合并为 S_2

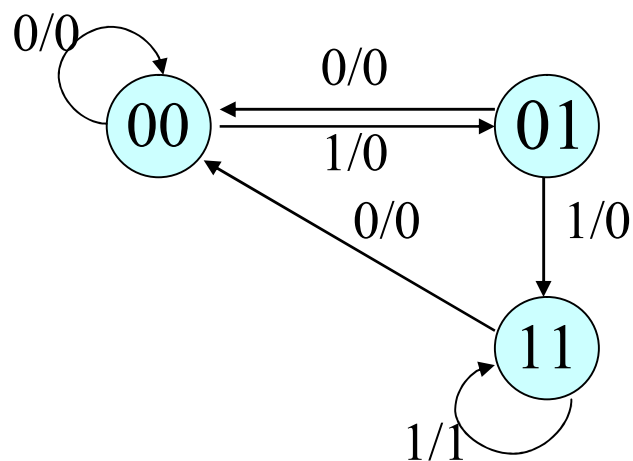
3) 状态分配, 列出状态转换编码表

设定 $S_0 = 00$

$S_1 = 01$

$S_2 = 11$

编码后的状态图



状态表

X	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	Φ	Φ	Φ
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	1	0
1	1	0	Φ	Φ	Φ
1	1	1	1	1	1

4) 选择触发器类型、确定控制输入

$Q_1^{n+1} \backslash Q_0^n$		XQ_1^n			
		00	01	11	10
0	0	0	Φ	Φ	0
	1	0	0	1	1

$$Q_1^{n+1} = XQ_0^n = D_1 \quad D_1 = XQ_0^n$$

$Q_0^{n+1} \backslash Q_0^n$		XQ_1^n			
		00	01	11	10
0	0	0	Φ	Φ	1
	1	0	0	1	1

$$Q_0^{n+1} = X = D_0 \quad D_0 = X$$

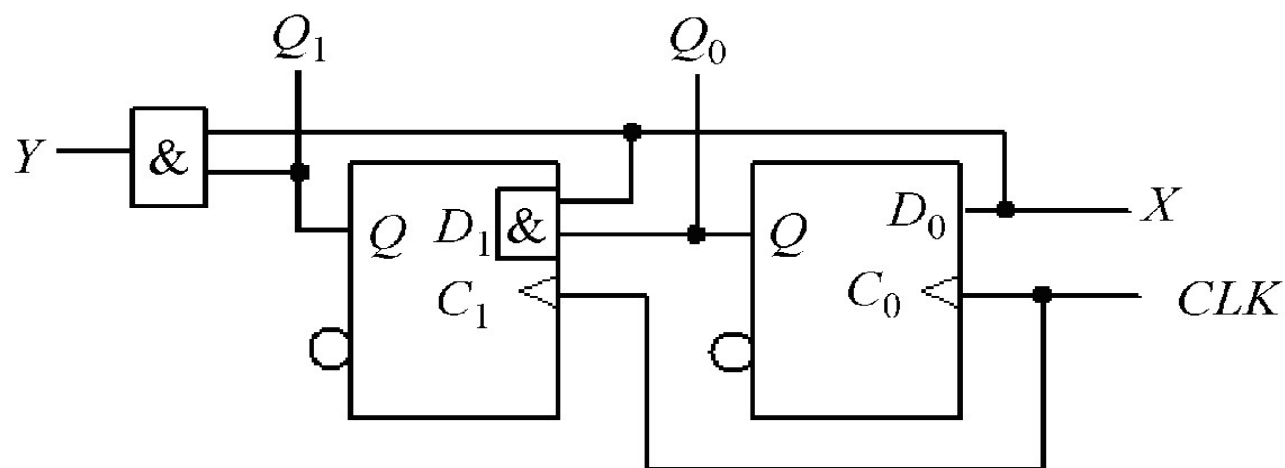
X	Q_1^n	Q_0^n	$Q_1^{n+1} \quad Q_0^{n+1}$		Y
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	Φ	Φ	Φ
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	1	0
1	1	0	Φ	Φ	Φ
1	1	1	1	1	1

$Y \backslash Q_0^n$		XQ_1^n			
		00	01	11	10
0	0	0	Φ	Φ	0
	1	0	0	1	0

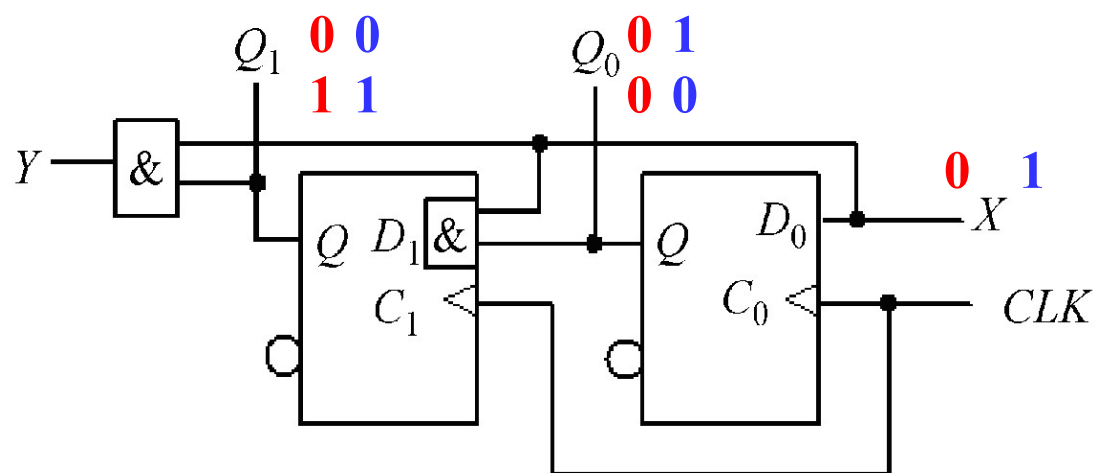
$$Y = XQ_1^n$$

5) 电路图

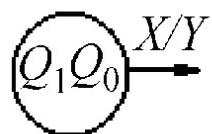
2个 D 触发器 $D_1 = XQ_0^n$ $D_0 = X$ $Y = XQ_1^n$



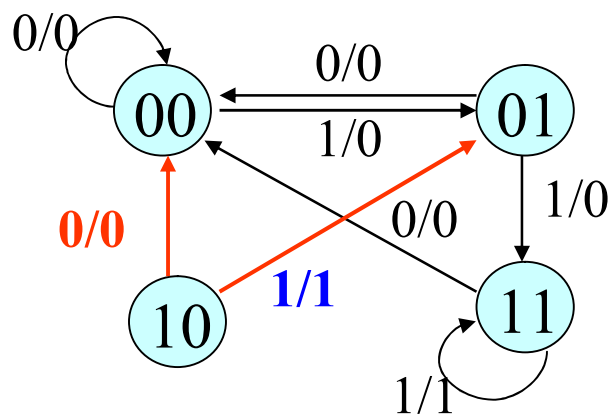
6) 自启动



电路的状态图



自启动

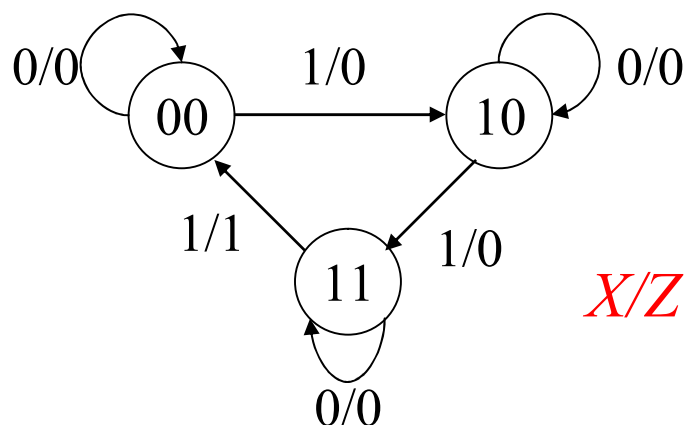


$$Q_1^{n+1} = XQ_0^n$$

$$Q_0^{n+1} = X$$

$$Y = XQ_1^n$$

例3. 根据下面的状态图设计同步电路 (例6.6)



状态表 (从状态图得到)

X/Z 逐行填

X	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0
0	0	1	ϕ	ϕ	ϕ
0	1	0	1	0	0
0	1	1	1	1	0
1	0	0	1	0	0
1	0	1	ϕ	ϕ	ϕ
1	1	0	1	1	0
1	1	1	0	0	1

根据设计要求, 设定状态, 列出
状态转换图

状态数 \Rightarrow 触发器数

n 个触发器 $\rightarrow 2^n$ 个状态

$2^{n-1} \leq \text{状态数} \leq 2^n \rightarrow n$ 个触发器

$3 < 2^2$ 需要 2 个触发器

选择触发器（卡诺图，圈1）

2# 触发器

$$Q_2^{n+1} = \bar{X}Q_2^n + X\bar{Q}_1^n$$

用 JK 触发器

$$Q_2^{n+1} = J_2\bar{Q}_2^n + \bar{K}_2Q_2^n$$

不能按上面方法圈，必须圈成

		Q_2^n			
		XQ_2^n			
		00	01	11	10
Q_1^n	0	0	1	1	1
	1	ϕ	1	0	ϕ

\bar{Q}_2^n ← Q_2^n → \bar{Q}_2^n

		Q_2^n			
		XQ_2^n			
		00	01	11	10
Q_1^n	0	0	1	1	1
	1	ϕ	1	0	ϕ

找到 $J_2 = ?$ $K_2 = ?$

$$Q_2^{n+1} = \underline{\hspace{1cm}} \bar{Q}_2^n + \underline{\hspace{1cm}} Q_2^n$$

$$\begin{aligned}
 Q_2^{n+1} &= X\bar{Q}_2^n + (\bar{X} + \bar{Q}_1^n)Q_2^n \\
 &= X\bar{Q}_2^n + \overline{XQ_1^n}Q_2^n
 \end{aligned}$$

$$\therefore \begin{cases} J_2 = X \\ K_2 = XQ_1^n \end{cases}$$

能找到系数（控制变量）时尽量化简；
找不到系数时，牺牲化简也要找到系数。

1# 触发器

JK-FF

		Q_2^n				
		X				
Q_1^{n+1}	Q_1^n	00	01	11	10	
0		0	0	1	0	$\rightarrow \bar{Q}_1^n$
1		ϕ	1	0	ϕ	$\rightarrow Q_1^n$

$$\begin{aligned}
 Q_1^{n+1} &= J_1 \bar{Q}_1^n + \bar{K}_1 Q_1^n \\
 &= X Q_2^n \bar{Q}_1^n + \bar{X} Q_1^n
 \end{aligned}$$

$$\therefore \begin{cases} J_1 = X Q_2^n \\ K_1 = X \end{cases}$$

输出 Z

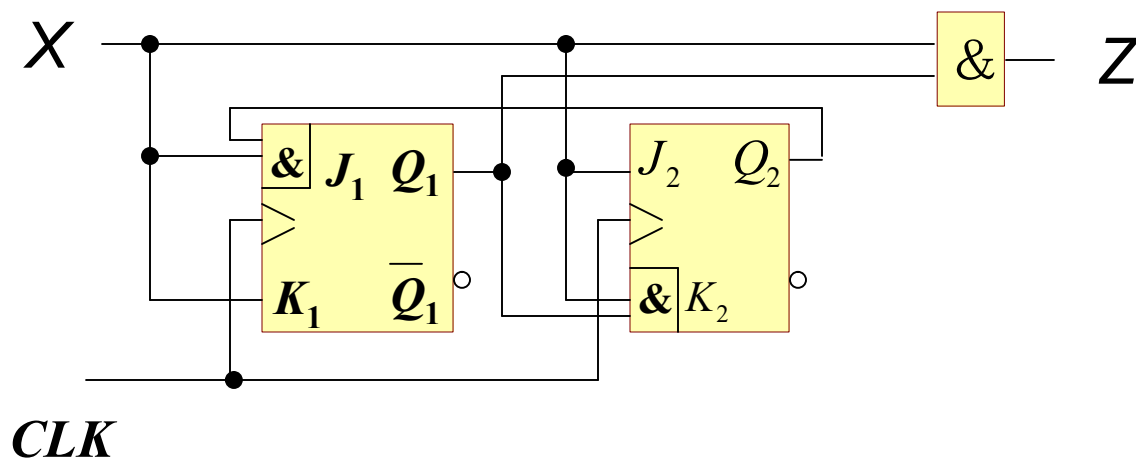
Z		XQ_2^n			
Q_1^n		00	01	11	10
	0	0	0	0	0
	1	Φ	0	1	Φ

$$Z = XQ_1^n$$

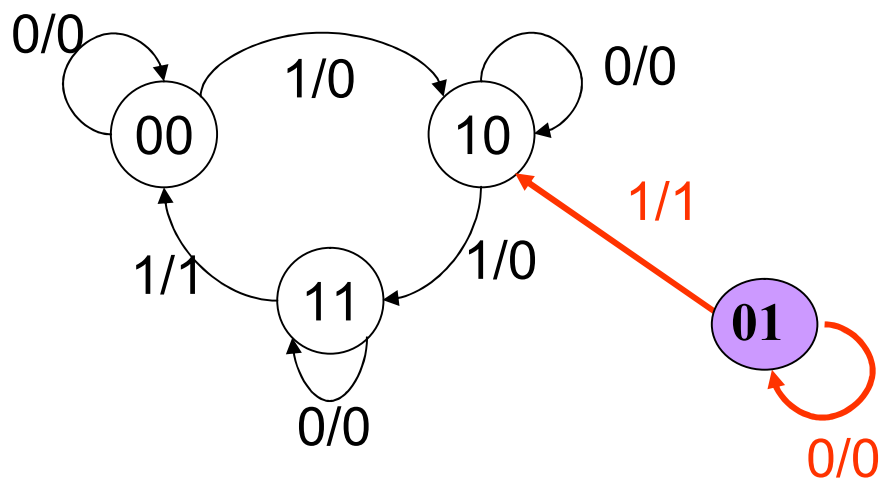
逻辑电路

$$\begin{cases} J_2 = X \\ K_2 = XQ_1^n \end{cases}$$

$$\begin{cases} J_1 = XQ_2^n \\ K_1 = X \end{cases}$$



讨论：状态 01



分析卡诺图

$XQ_2^n Q_1^n = \mathbf{001}$, ($Z=0$)

次态 $Q_2^{n+1} Q_1^{n+1} = \mathbf{01}$,

$XQ_2^n Q_1^n = \mathbf{101}$ 时, ($Z=1$)

次态 $Q_2^{n+1} Q_1^{n+1} = \mathbf{10}$,

实现自启动

$Q_2^{n+1} \backslash Q_2^n Q_1^n$	00	01	11	10
0	0	1	1	1
1	0	1	0	1

$Q_1^{n+1} \backslash Q_2^n Q_1^n$	00	01	11	10
0	0	0	1	0
1	1	1	0	0

$Z \backslash Q_2^n Q_1^n$	00	01	11	10
0	0	0	0	0
1	0	0	1	1

例 4

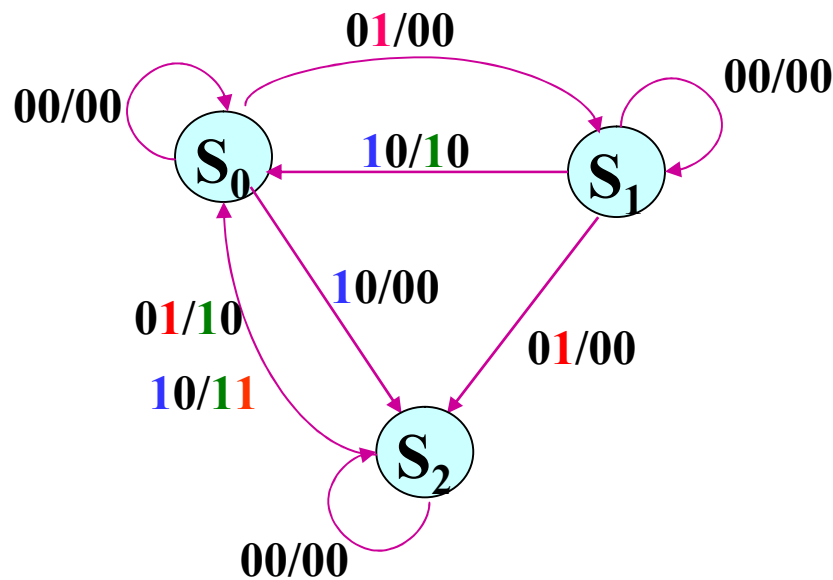
设计一个自动售饮料机的逻辑电路。它的投币口每次只能投入一枚五角或一元的硬币。投入一元五角钱硬币后，机器会自动给出一杯饮料；投入两元（两个一元）硬币后，在给出饮料的同时找回一枚五角硬币。

输入： $\begin{cases} \text{放入 } ¥1.0, A=1 \\ \text{放入 } ¥0.5, B=1 \end{cases}$ 输出： $\begin{cases} \text{给一杯饮料, } Y=1 \\ \text{找零, } Z=1 \end{cases}$

状态： $\begin{cases} S_0: \text{初始状态 (没有放入硬币)} \\ S_1: \text{放入 } ¥0.5, \\ S_2: \text{放入 } ¥1.0 \text{ (一个 } ¥1.0 \text{ 或两个 } ¥0.5 \text{ 硬币)} \\ \text{再次放入 } ¥0.5 \text{ 硬币, 回到状态 } S_0, \text{ 输出 } Y=1, Z=0; \\ \text{如果放入 } ¥1.0 \text{ 硬币, 回到状态 } S_0, \text{ 输出 } Y=1, Z=1 \text{ (找回 } ¥0.5 \text{ 硬币)} \end{cases}$

3 个状态

AB /YZ



A : ¥ 1.0硬币
B : ¥ 0.5硬币
Y : 饮料
Z : 找零

***S*₀** : 初始状态
***S*₁** : 已接收 ¥ 0.5
***S*₂** : 已接收 ¥ 1.0

***S*₀**: 放入 ¥ 0.5 硬币, ***S*₁**

***S*₀**: 放入 ¥ 1.0 硬币, ***S*₂**

***S*₁**: 放入 ¥ 0.5 硬币, ***S*₂**

***S*₁**: 放入 ¥ 1.0 硬币, ***S*₀**
 饮料

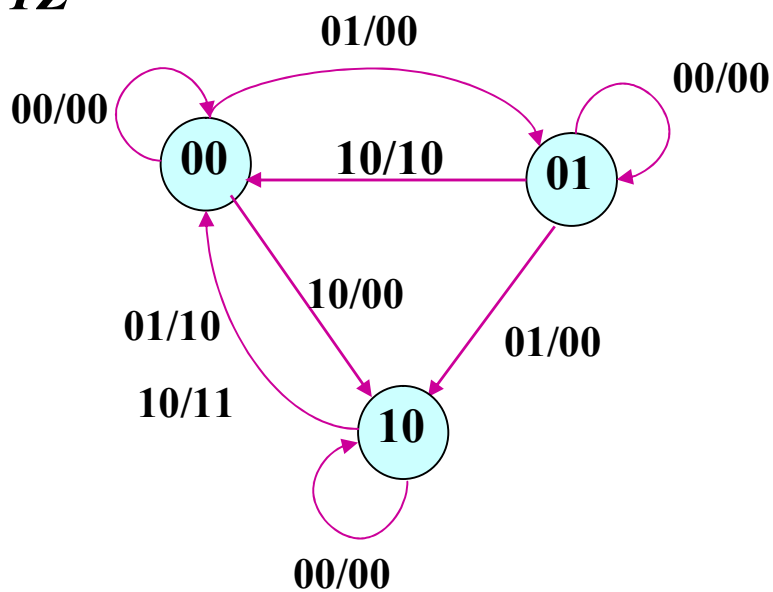
***S*₂**: 放入 ¥ 0.5 硬币, ***S*₀**
 饮料

***S*₂**: 放入 ¥ 1.0 硬币, ***S*₀**
 饮料和找零

编码

$S_0 \rightarrow 00$
 $S_1 \rightarrow 01$
 $S_2 \rightarrow 10$

AB/YZ



状态表

A	B	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y	Z
0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	1	0	0	0
0	0	1	1	Φ	Φ	Φ	Φ
0	1	0	0	0	1	0	0
0	1	0	1	1	0	0	0
0	1	1	0	0	0	1	0
0	1	1	1	Φ	Φ	Φ	Φ
1	0	0	0	1	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	0	1	1
1	0	1	1	Φ	Φ	Φ	Φ
1	1	0	0	Φ	Φ	Φ	Φ
1	1	0	1	Φ	Φ	Φ	Φ
1	1	1	0	Φ	Φ	Φ	Φ
1	1	1	1	Φ	Φ	Φ	Φ

$Q_1^{n+1} \backslash AB$ $Q_1^n Q_0^n$					
		00	01	11	10
00	0	0	Φ	1	
01	0	1	Φ	0	
11	Φ	Φ	Φ	Φ	
10	1	0	Φ	0	

$$Q_1^{n+1} = BQ_0 + AQ_1Q_0 + \bar{A} \cdot \bar{B}Q_1$$

$Q_0^{n+1} \backslash AB$ $Q_1^n Q_0^n$					
		00	01	11	10
00	0	1	Φ	0	
01	1	0	Φ	0	
11	Φ	Φ	Φ	Φ	
10	0	0	Φ	0	

$$Q_0^{n+1} = B\bar{Q}_1 \cdot \bar{Q}_0 + \bar{A} \cdot \bar{B}Q_0$$

$Y \backslash AB$ $Q_1^n Q_0^n$					
		00	01	11	10
00	0	0	Φ	0	
01	0	0	Φ	1	
11	Φ	Φ	Φ	Φ	
10	0	1	Φ	1	

$$Y = AQ_0 + AQ_1 + BQ_1$$

$Z \backslash AB$ $Q_1^n Q_0^n$					
		00	01	11	10
00	0	0	Φ	0	
01	0	0	Φ	0	
11	Φ	Φ	Φ	Φ	
10	0	0	Φ	1	

$$Z = AQ_1$$

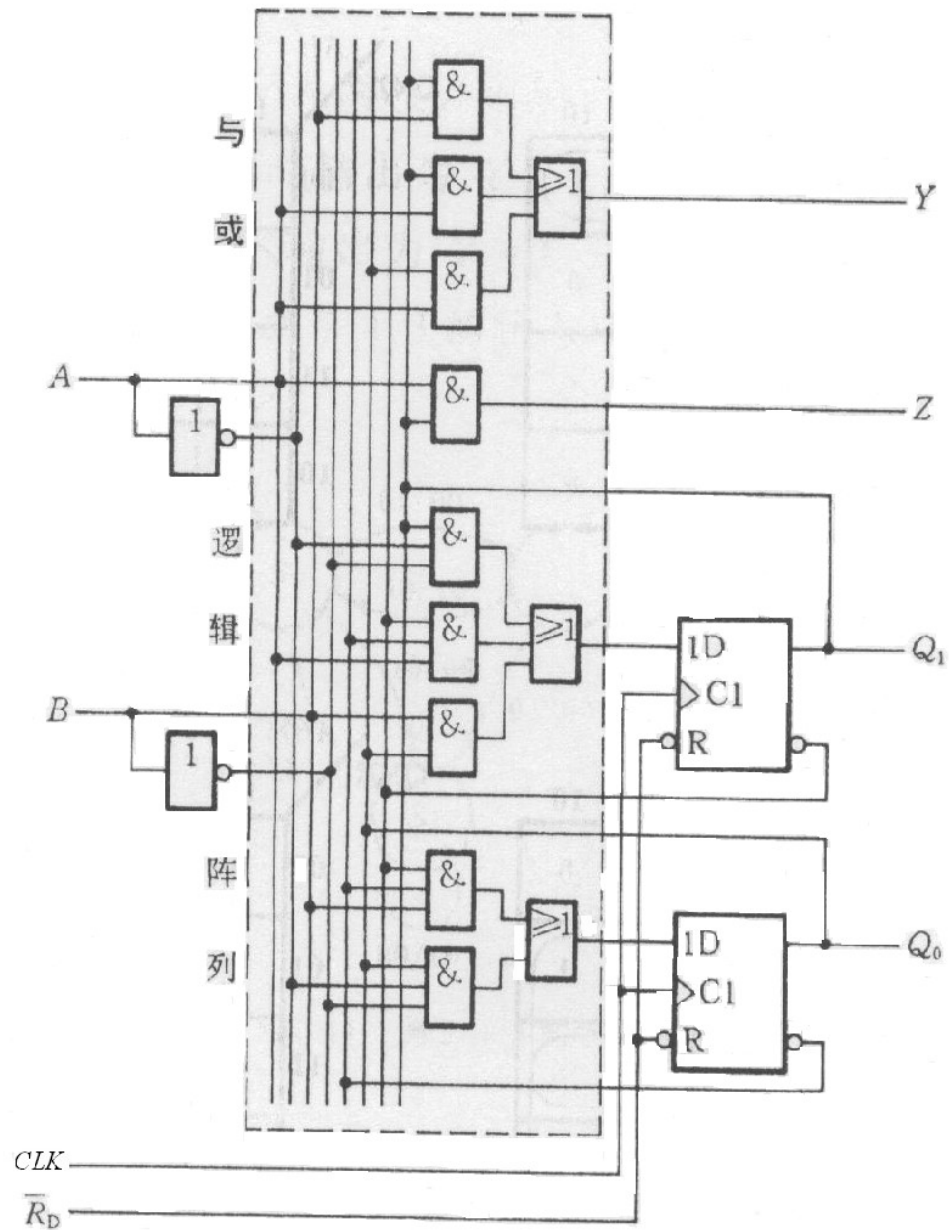
使用D触发器

$$D_1 = BQ_0 + AQ_1Q_0 + \bar{A} \cdot \bar{B}Q_1$$

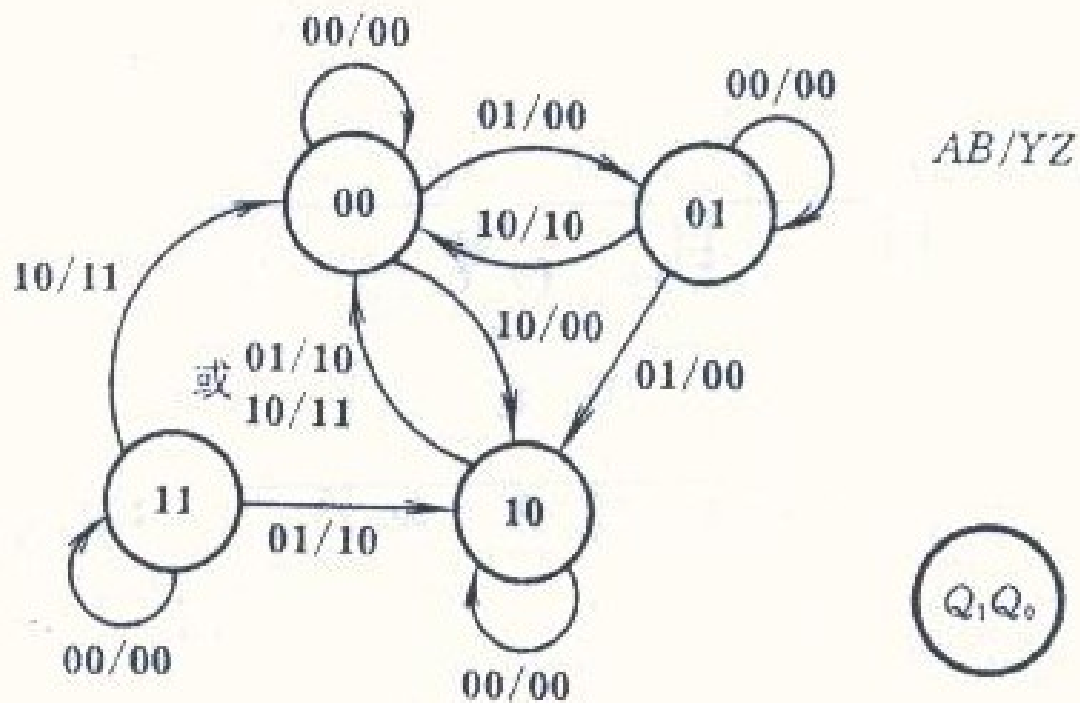
$$D_0 = B\bar{Q}_1 \cdot \bar{Q}_0 + \bar{A} \cdot \bar{B}Q_0$$

$$Y = AQ_0 + AQ_1 + BQ_1$$

$$Z = AQ_1$$



从电路得到的状态图



如果电路状态为“11”，

如果 $AB = 00$ (没有输入), $Q_1Q_0 = 11$, 电路不能自启动;

如果 $AB = 01$ 或者 10, 电路能够自启动, 但是收费系统出错;

因此在电路启动时, R_D 必须设置为逻辑低电平, 电路状态从“00”开始。

§ 6.4 计数器

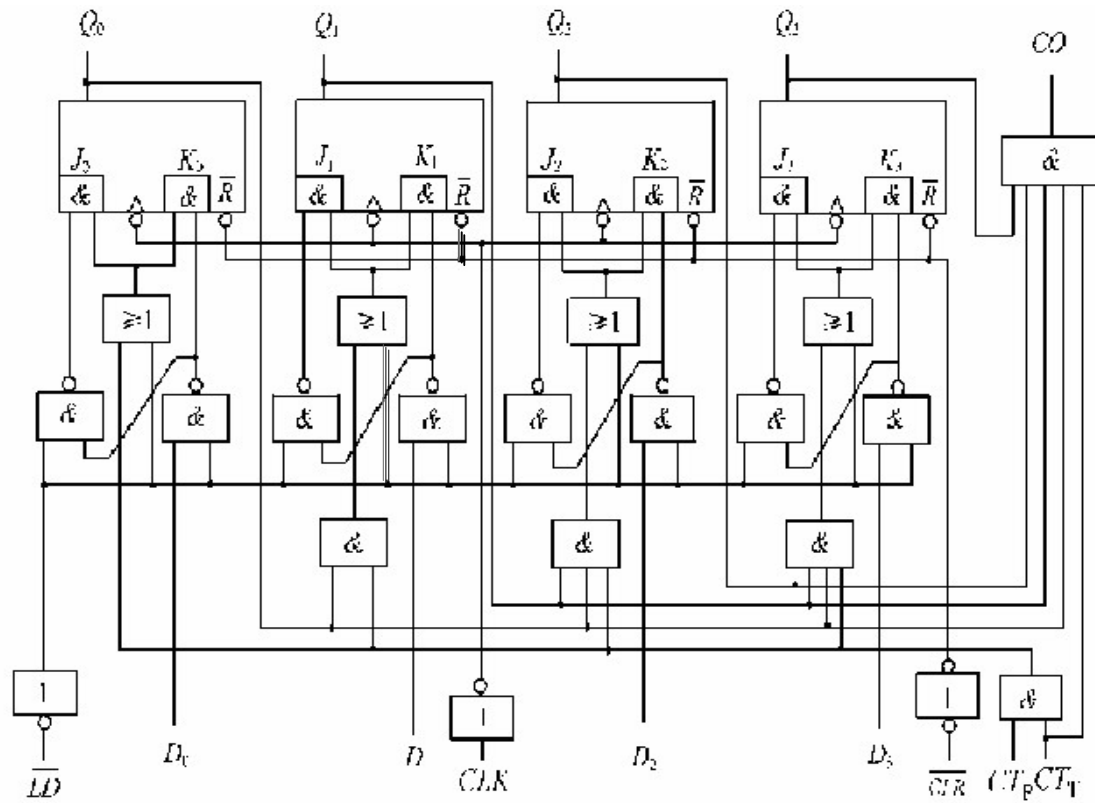
计数器是用于统计输入脉冲 **CLK** 个数的电路。

6.4.1 4位集成计数器 74161 (M-16)

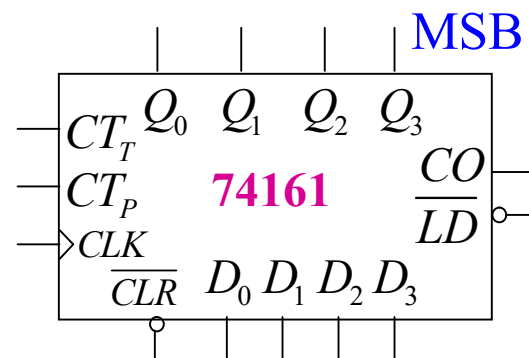
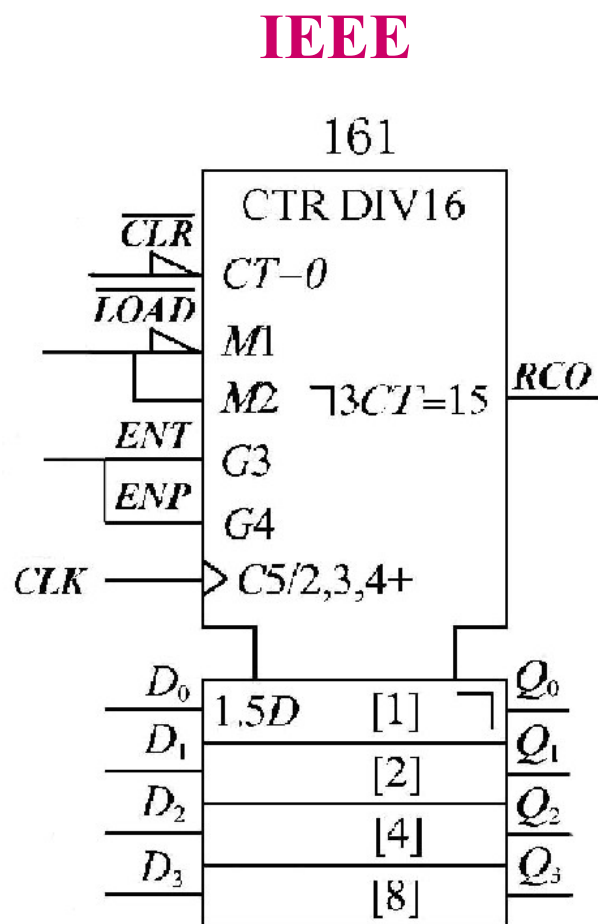
74161是二进制同步模16加法计数器，异步清0

电路图 p.132

$Q_3Q_2Q_1Q_0$
| | | |
 $D_3D_2D_1D_0$



符号



输出 $Q_3 Q_2 Q_1 Q_0$

数据输入 $D_3 D_2 D_1 D_0$

异步清零 \overline{CLR}

使能控制 $ENT (CT_T), ENP (CT_P)$

预置 \overline{LOAD}

进位 $RCO (CO)$

74161 功能表

\overline{CLR}	\overline{LD}	ENT	ENP	CLK	$D_0 D_1 D_2 D_3$	功能
0	×	×	×	×	×	异步置0
1	0	×	×	↑	$D_0 D_1 D_2 D_3$	同步预置
1	1	0	×	×	×	数据保持
1	1	×	0	×	×	$RCO=0$
1	1	1	1	↑	×	M-16计数器

$$Q_3 Q_2 Q_1 Q_0 = 0000$$

$$Q_3 Q_2 Q_1 Q_0 = D_3 D_2 D_1 D_0$$

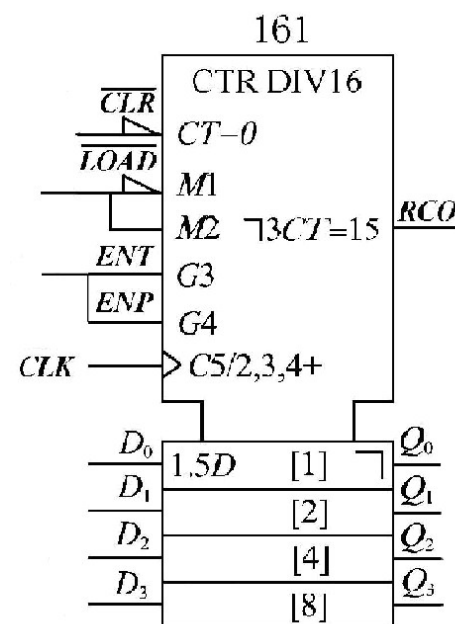
$$RCO = ENT \cdot Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$$

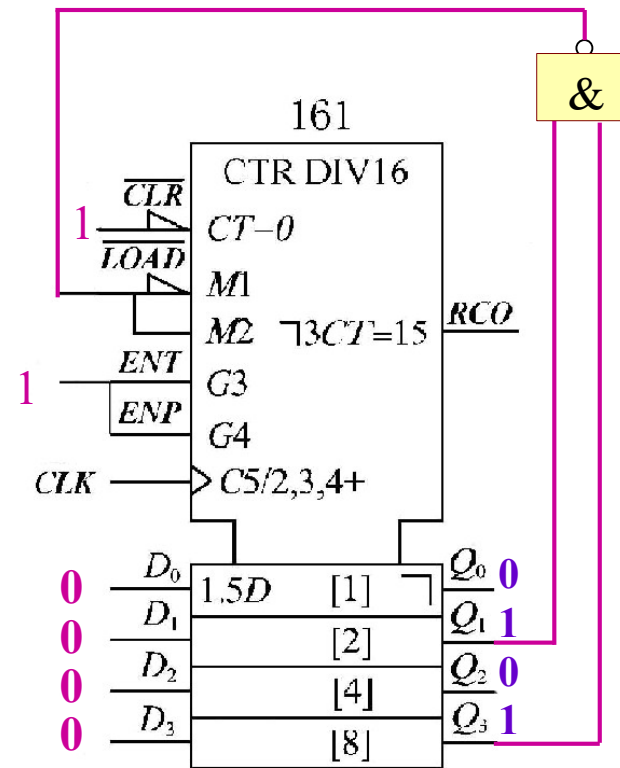
计数时, $ENT = 1$,

当 $Q_3 Q_2 Q_1 Q_0 = 1111$ 时, (M-16)

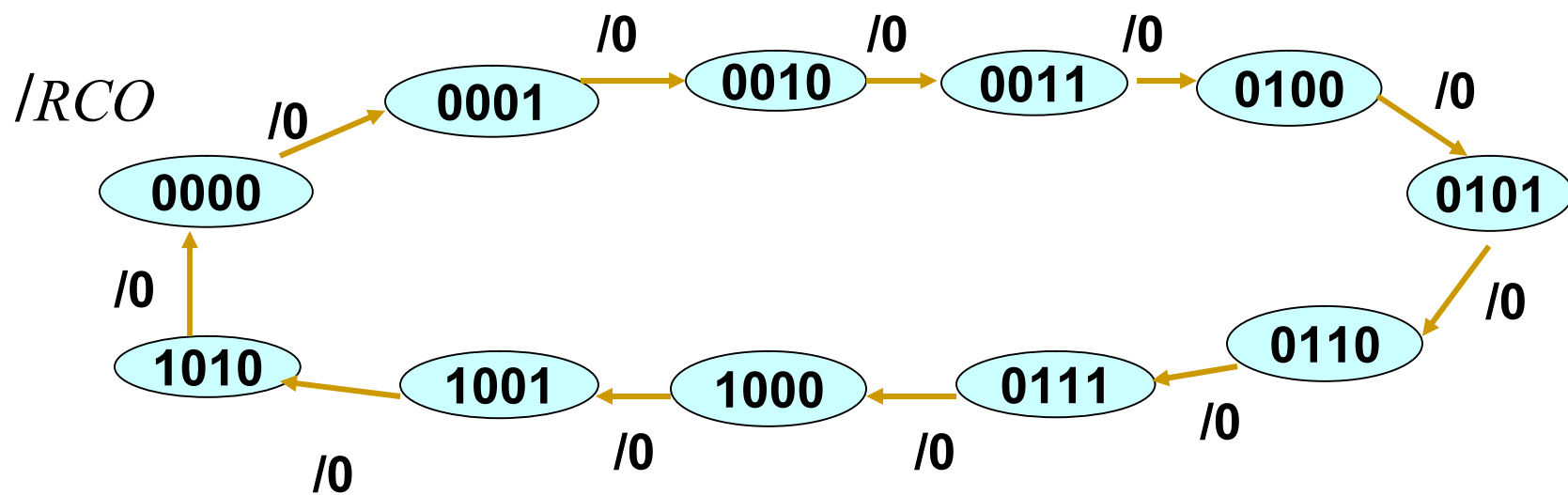
$RCO = 1$.

其他时刻, $RCO = 0$

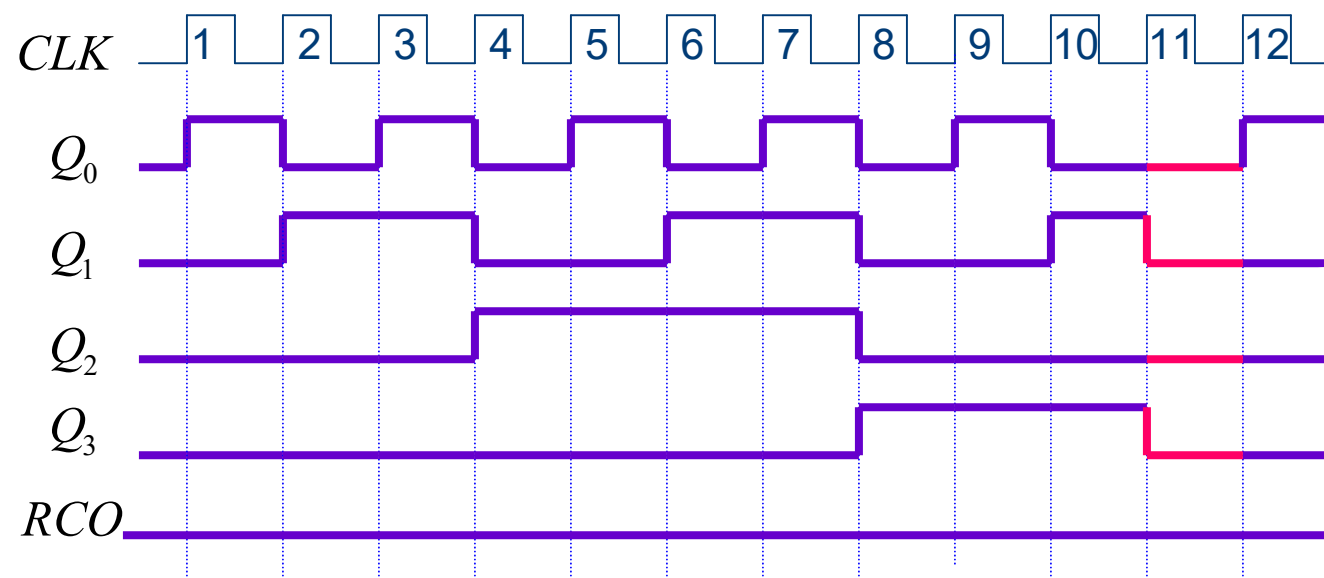




状态图



波形图



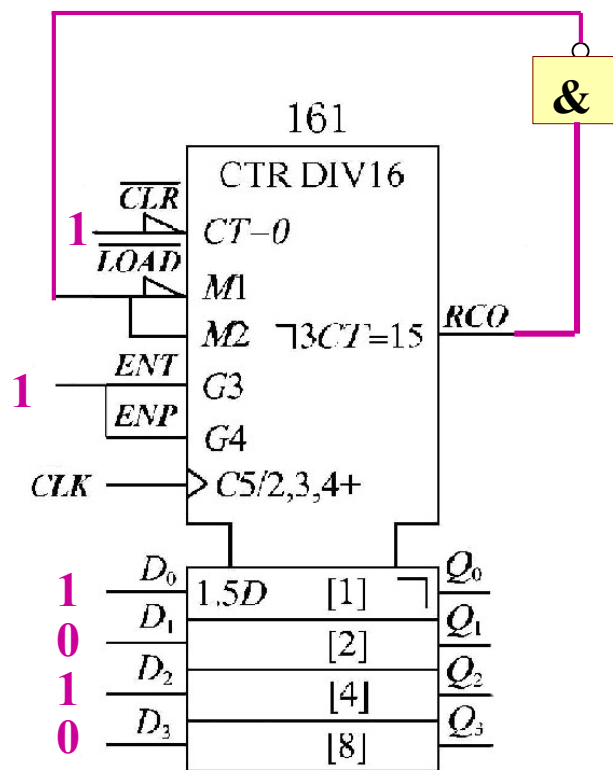
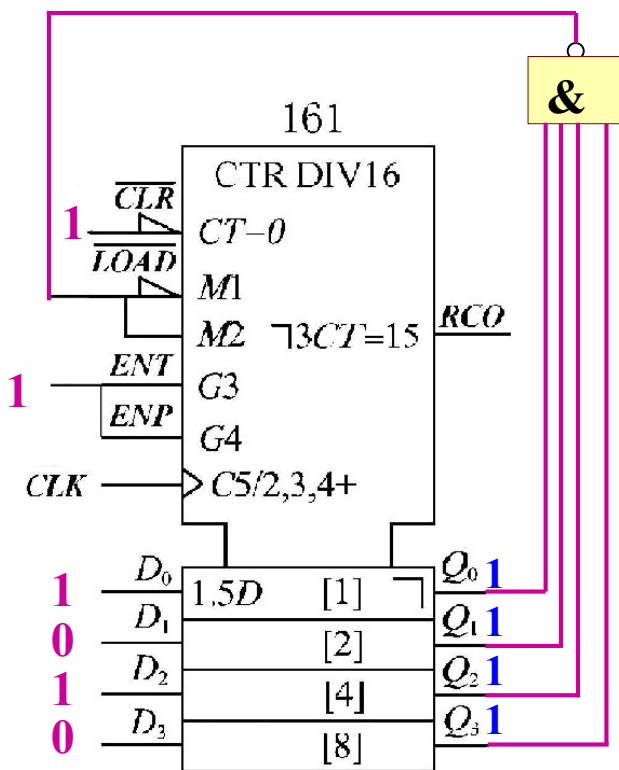
方法2: 预置补数法

$$0000 \sim 1111$$

16 种状态

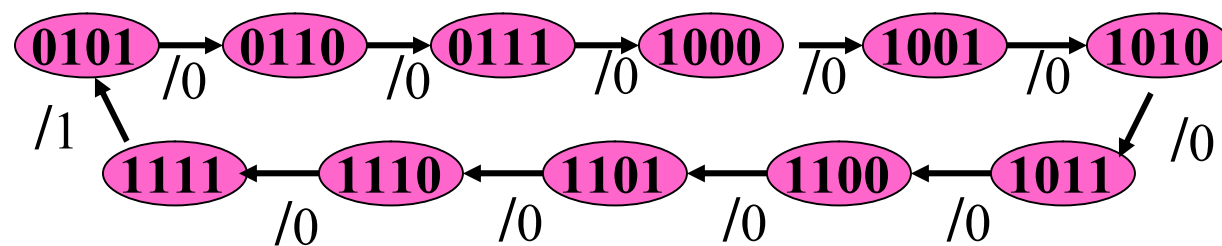
5 (0101) ~ 15 (1111)

11 种状态



状态图

/RCO



练习接 3 ~ 13

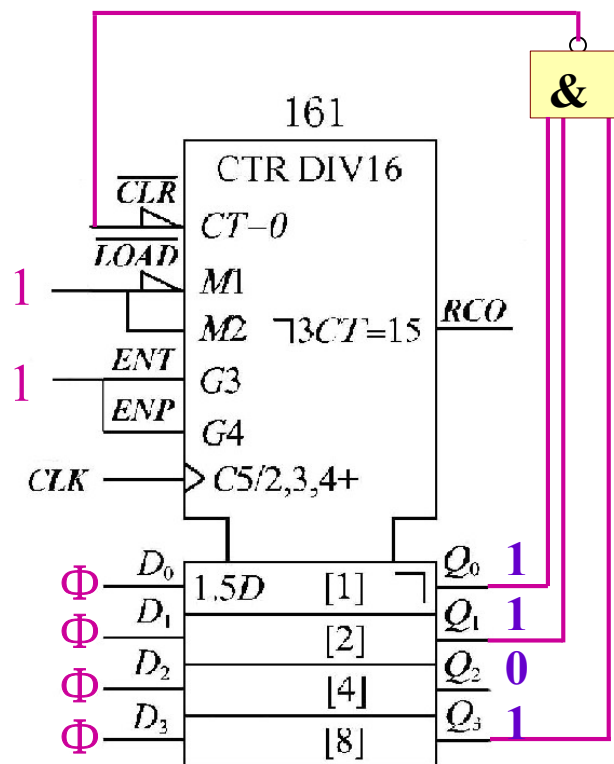
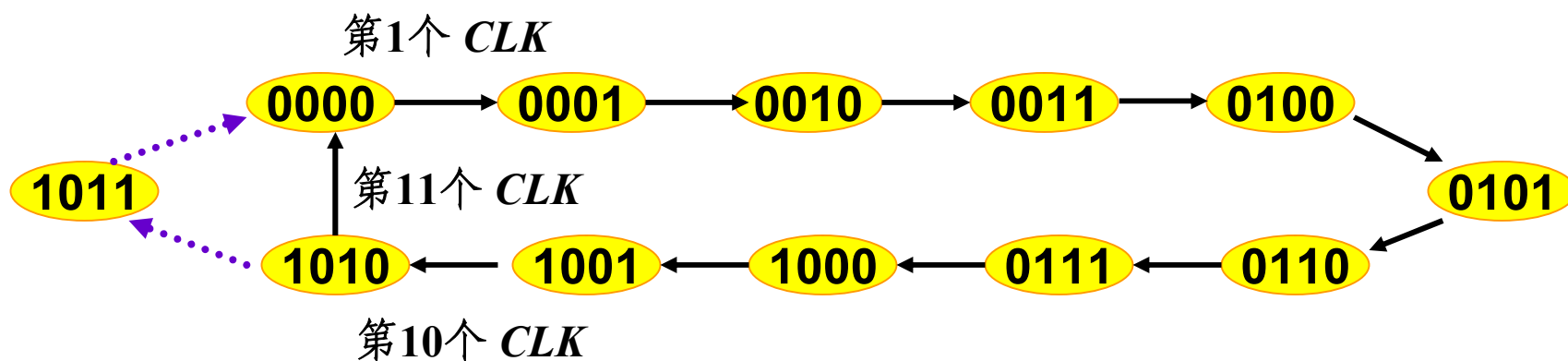
方法3: 利用 \overline{CLR} 清零
(反馈归 0 法)

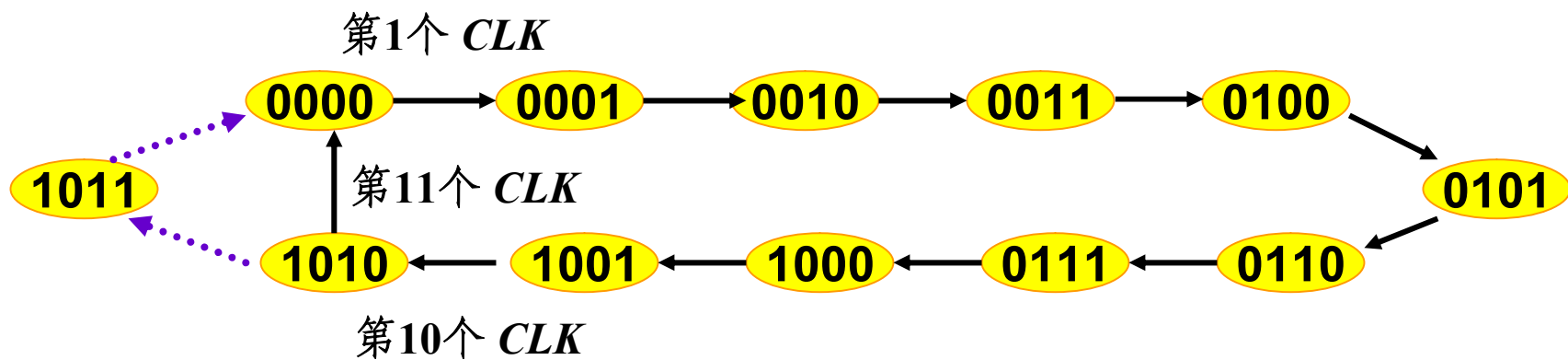
$$ENT = ENP = \overline{LD} = 1$$

$$D_3 D_2 D_1 D_0 = \Phi \ \Phi \ \Phi \ \Phi$$

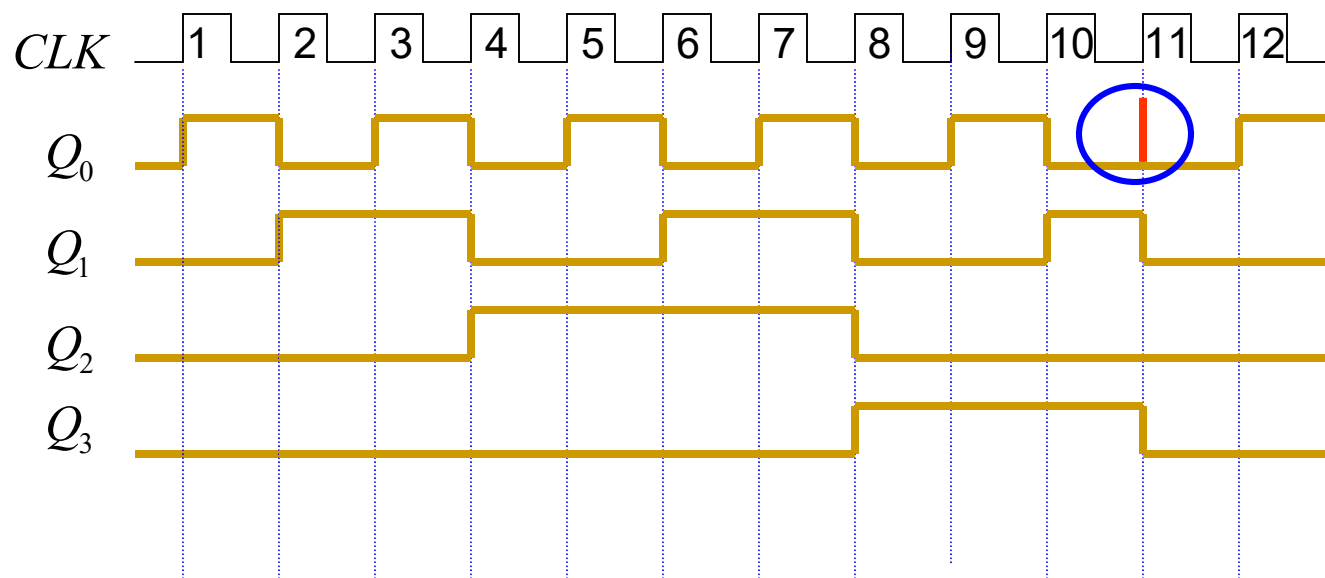
$$Q_3 Q_2 Q_1 Q_0 = 1011$$

状态图





波形图



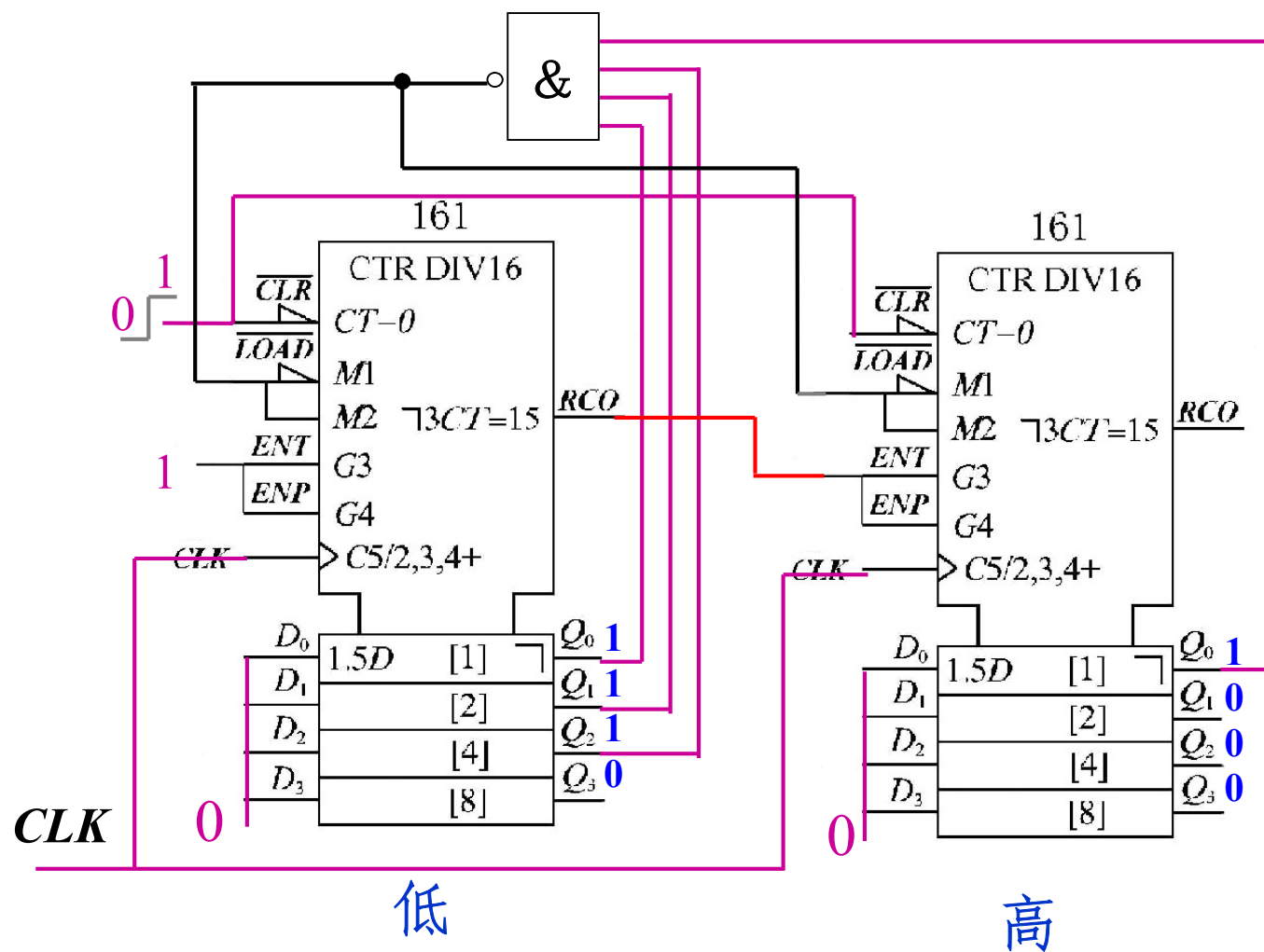
毛刺（假信号）

方法1最好，
用 \overline{LD} 端归0

例2: 利用74161 设计模24计数器

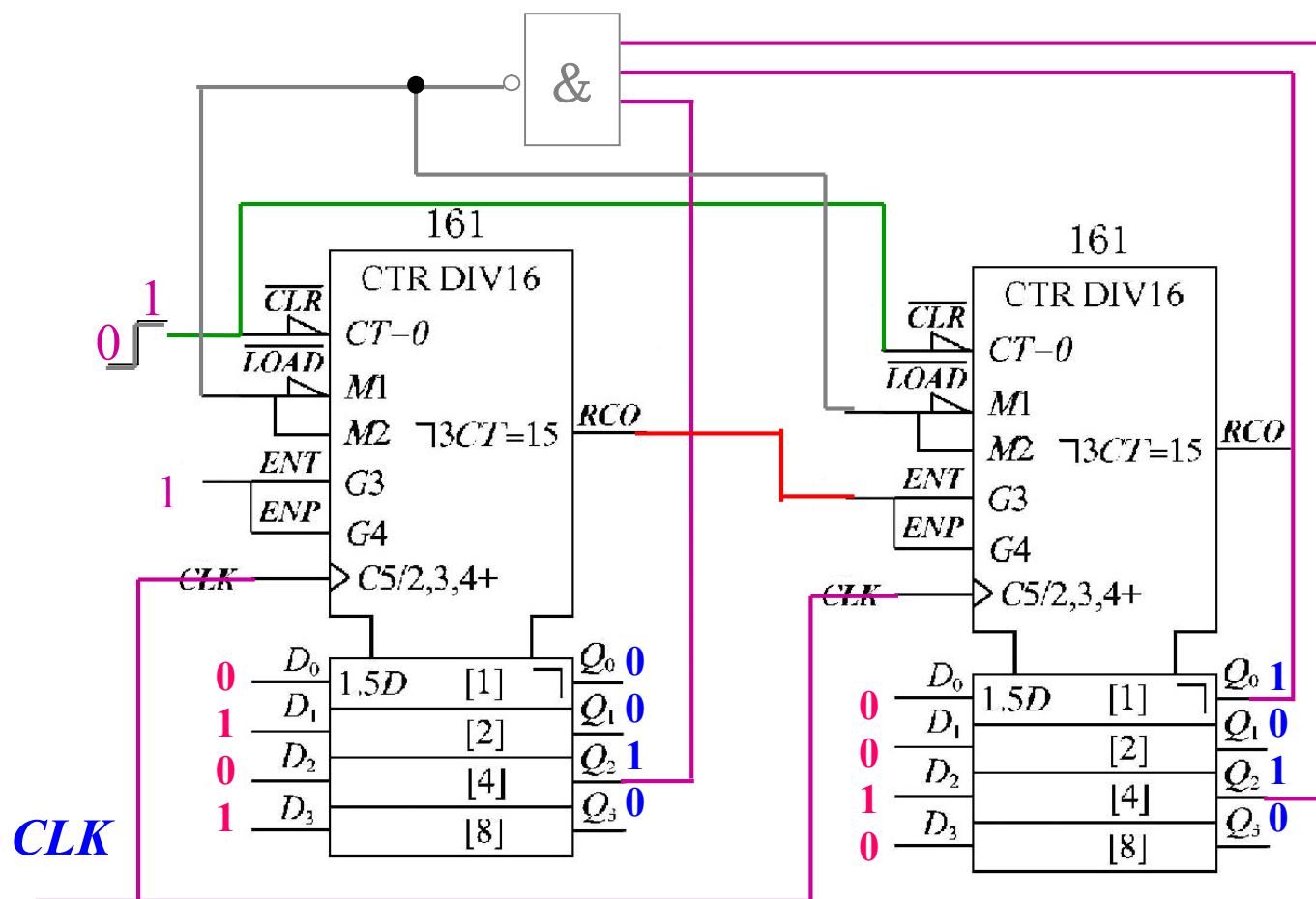
最大状态 23 (10111)

两个 74161



例 3: 确定下列电路图的模数

M = ?



末态: 01010100 = 84

初态: 01001010 = 74

$$M = 84 - 74 + 1 = 11$$

6.4.2 集成计数器 74160 (M-10)

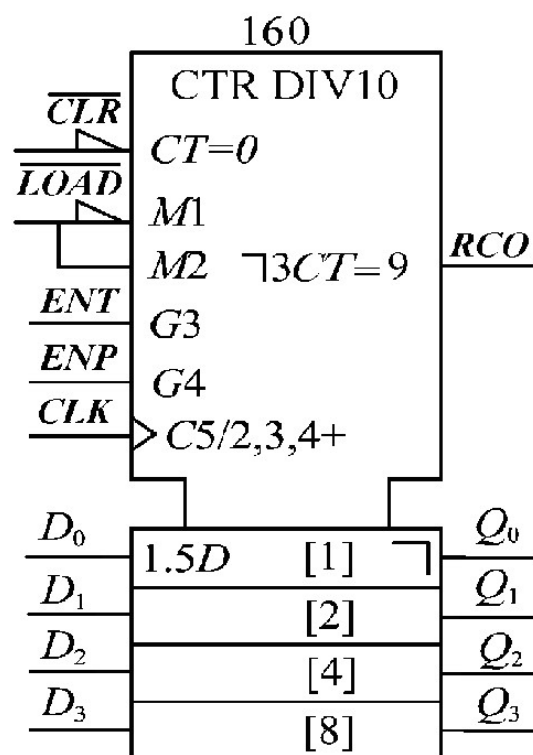
8421BCD码同步加法计数器

模10，其它功能与 74161 相同。 异步清0

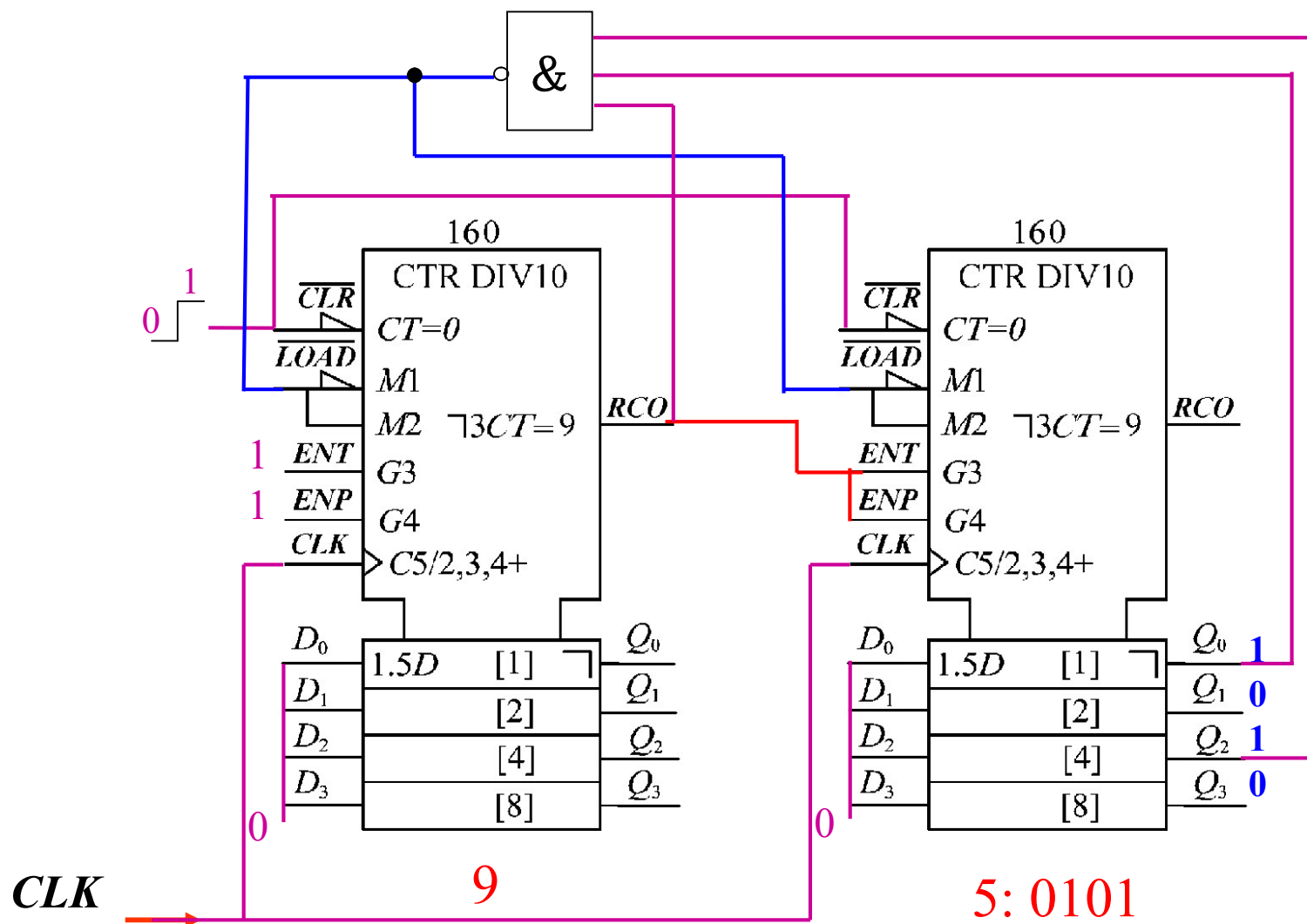
$$RCO = ENT \cdot Q_3 \cdot Q_0$$

当 $Q_3Q_2Q_1Q_0 = 1001$ 时,

$$RCO = 1$$



例: 利用74160设计一个60秒计数器



6.4.3 集成计数器 74163 (M-16)

同步清0，其他功能和 74161 相同（模16）

同步清零：当 $\overline{CLR} = 0$ 并且下一时钟来临

$$Q_3 Q_2 Q_1 Q_0 = 0000$$

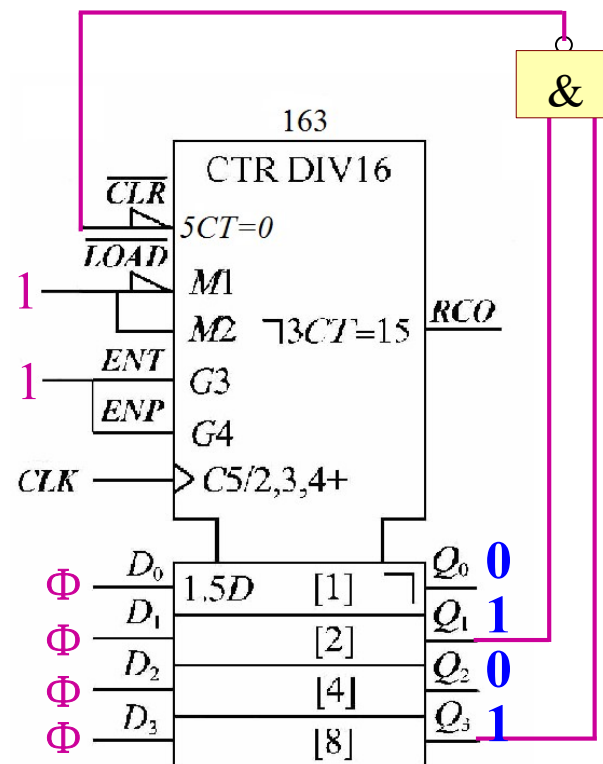
图中：5CT=0 在 5 端有效时清0

例：

利用74163的清零功能(\overline{CLR})
设计一个模11同步计数器。

最大状态 1010

用 \overline{LD} 端，与74161相同

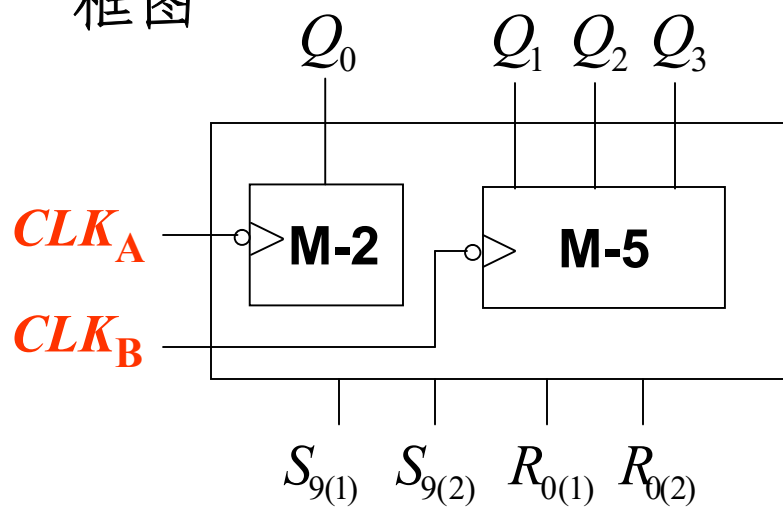


6.4.4 二-五-十进制异步加法计数器74290

1. 74290 功能

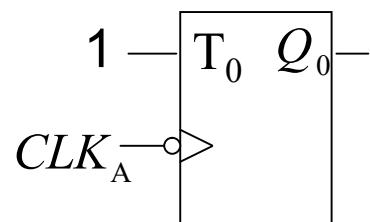
模 - 2 - 5 - 10 异步计数器 (异步)

框图

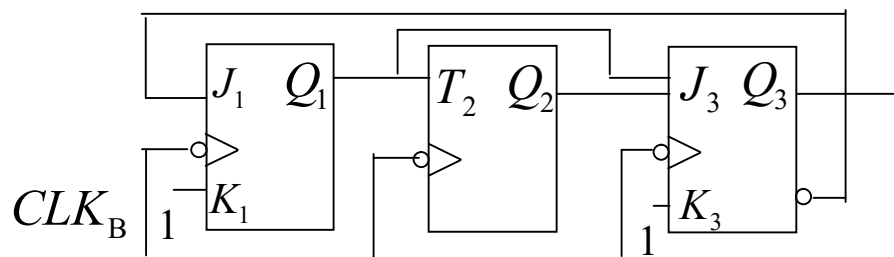


两个独立的下降沿FF

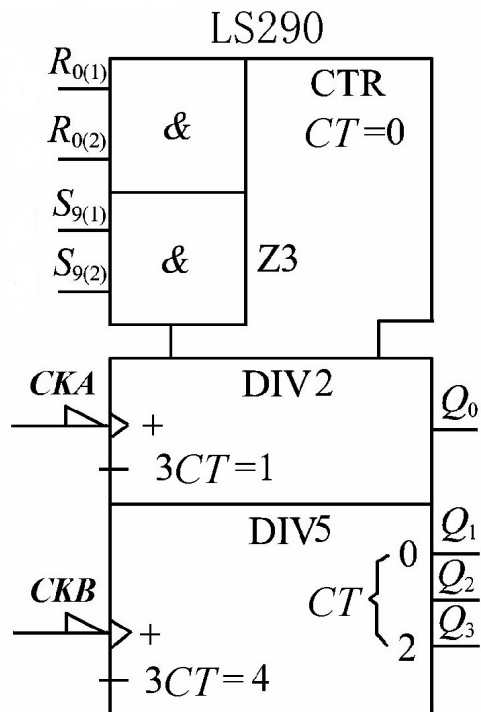
模 2 计数器, 输出 Q_0



模 5 计数器, 输出 $Q_3 Q_2 Q_1$



符号



异步输入

功能

(1) 异步清0

$$\text{当} \left\{ \begin{array}{l} S_{9(1)} \cdot S_{9(2)} = 0 \text{ (低)} \\ R_{0(1)} = R_{0(2)} = 1 \text{ (高)} \end{array} \right\}$$

$$Q_3 Q_2 Q_1 Q_0 = 0000$$

(2) 异步置9

$$\text{当} S_{9(1)} = S_{9(2)} = 1$$

$$Q_3 Q_2 Q_1 Q_0 = 1001$$

(3) 计数

$$\text{当} \left\{ \begin{array}{l} S_{9(1)} \cdot S_{9(2)} = 0 \\ R_{0(1)} \cdot R_{0(2)} = 0 \end{array} \right\}$$

同时满足，CLK下降沿实现计数

2. 74290应用

(1) 模2计数器

$$\begin{cases} S_{9(1)} \cdot S_{9(2)} = 0 \\ R_{0(1)} \cdot R_{0(2)} = 0 \end{cases}$$

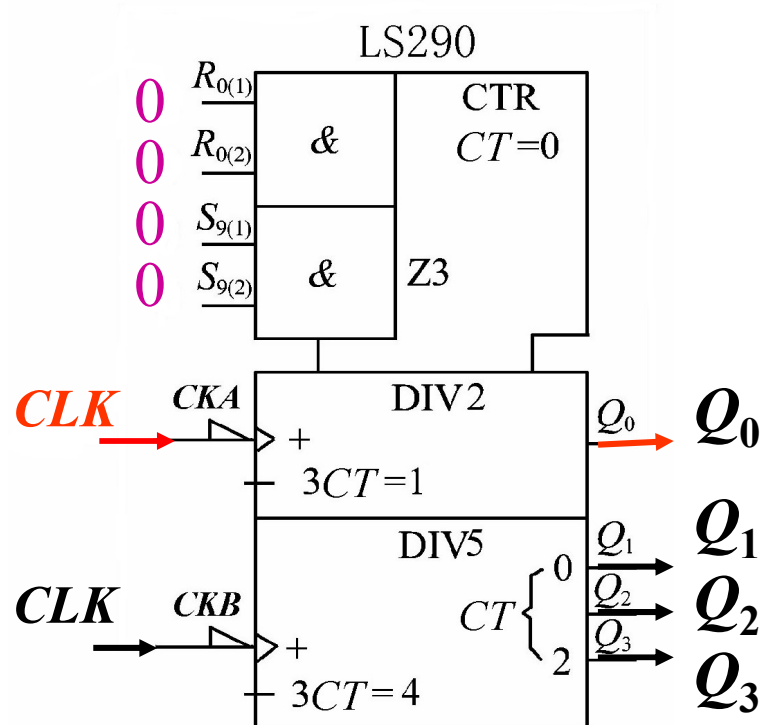
从 CLK_A 输入 CLK , Q_0 输出,
实现 模2

(2) 模5计数器

$$\begin{cases} S_{9(1)} \cdot S_{9(2)} = 0 \\ R_{0(1)} \cdot R_{0(2)} = 0 \end{cases}$$

从 CLK_B 输入 CLK , $Q_3Q_2Q_1$ 输出, 实现 模5

两种用法完全独立。构成更大模数时, 需外接线连接



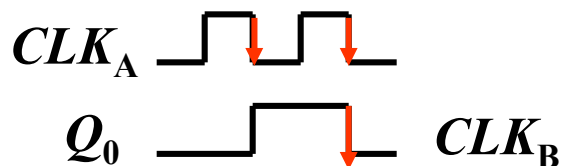
(3) 8421BCD码模10计数器

$$S_{9(1)} \cdot S_{9(2)} = 0, \quad R_{0(1)} \cdot R_{0(2)} = 0$$

从 CLK_A 输入 CLK ,

$$Q_0 \longrightarrow CLK_B$$

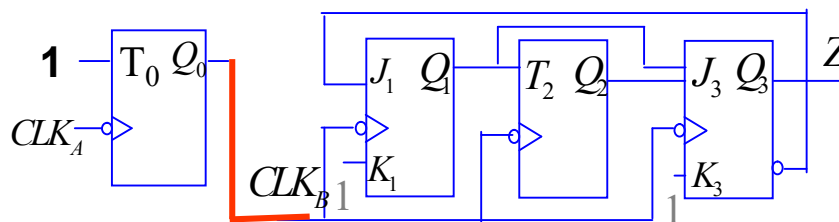
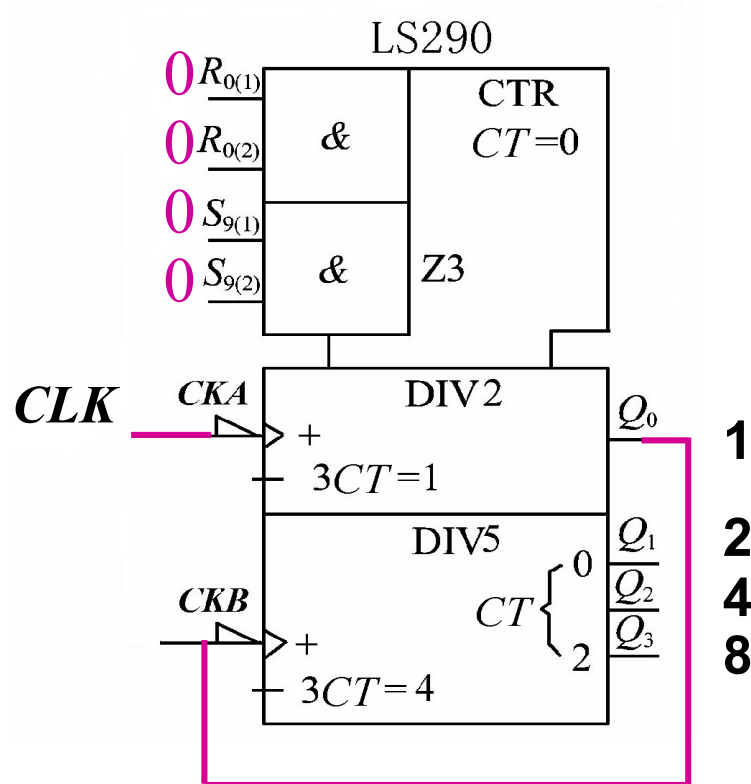
在 Q_0 的负边沿 (CLK_B 从1 改变到 0), 模 5 计数。



触发 模 5 计数器

输出的权值

$$Q_3 Q_2 Q_1 Q_0 : 8 \ 4 \ 2 \ 1$$



(4) 8421的BCD码模 γ 计数器

利用“直接清零 R_0 ”

例：模 7 计数器

① $CLK \rightarrow CLK_A$

② 连接：8421 BCD码

$Q_0 \rightarrow CLK_B$

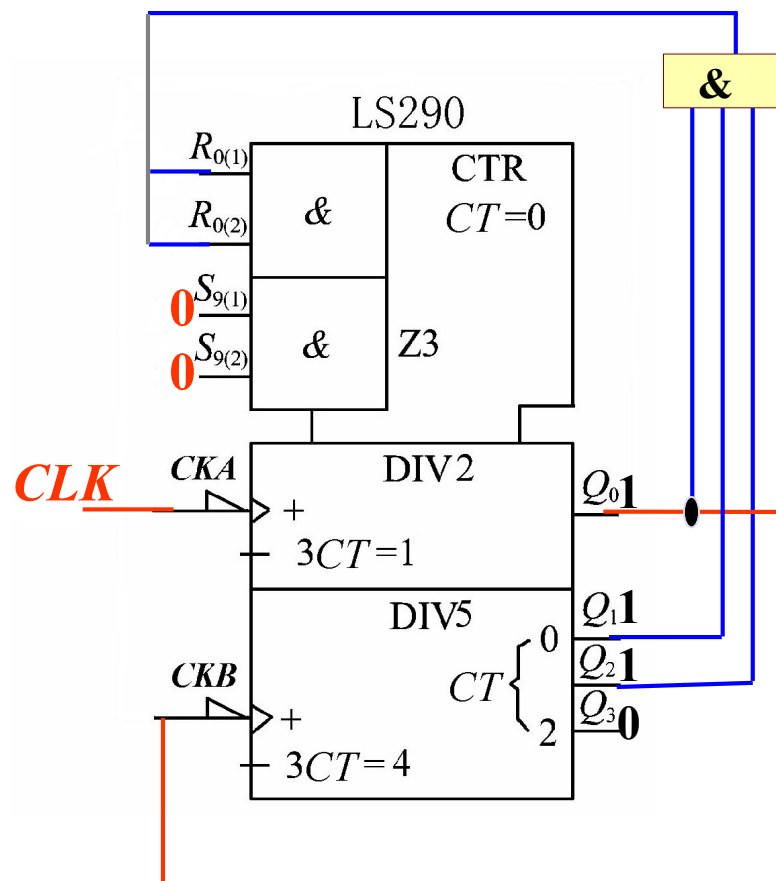
③ $S_{9(1)} = S_{9(2)} = 0$

④ 输出 $Q_3Q_2Q_1Q_0 = 0111$
→ 与门

⑤ 与门 $\rightarrow R_0$ (直接清零)

当 $Q_3Q_2Q_1Q_0 = 0111$ 时，立即清0，
0111只是一闪，出现毛刺

主循环7个状态：0000 ~ 0110



8421 十进制

(5) 8421 BCD 级联计数器

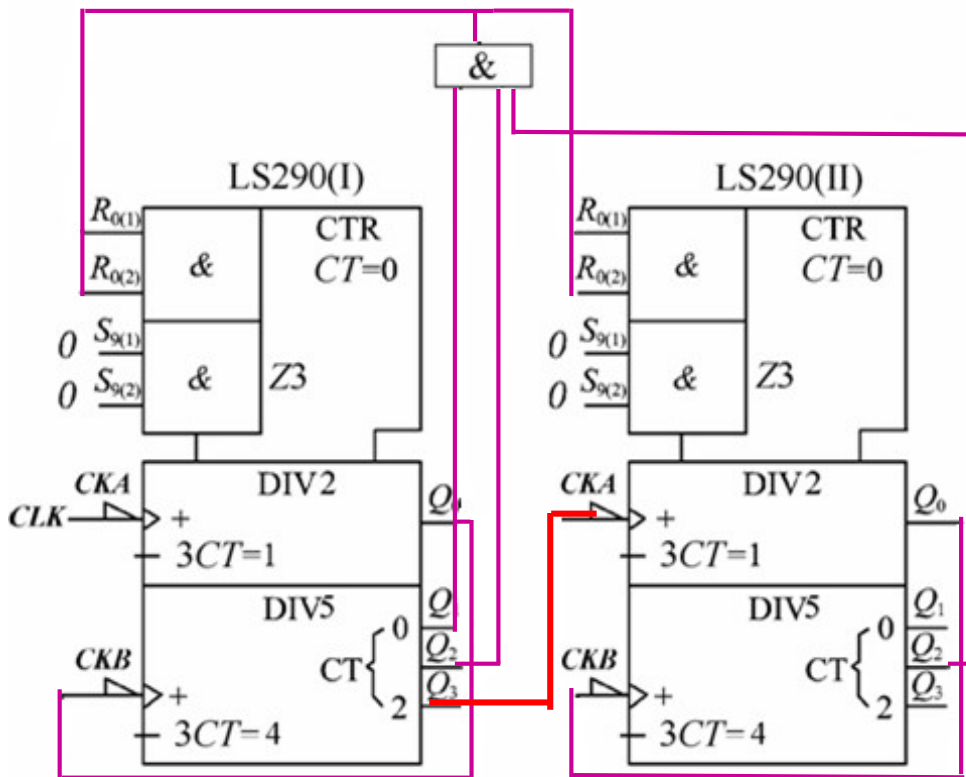
如果 模 >10

74290 级联

例：

利用74290设计一个8421BCD码模46计数器。(例6.9)

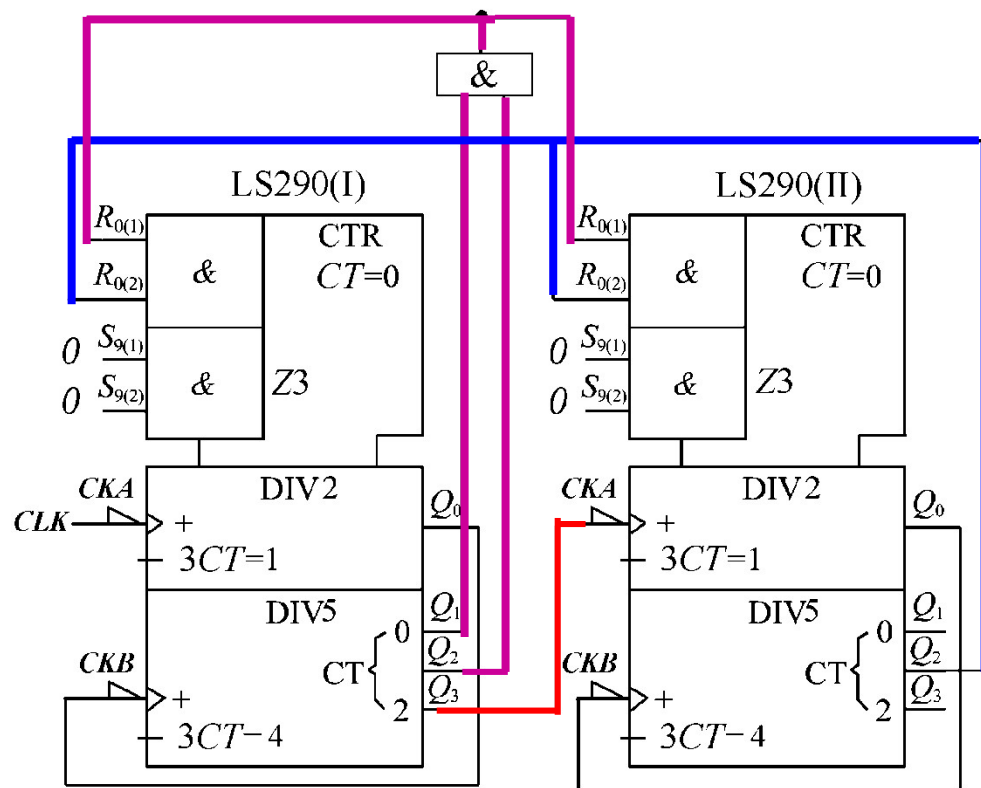
8421 十进制



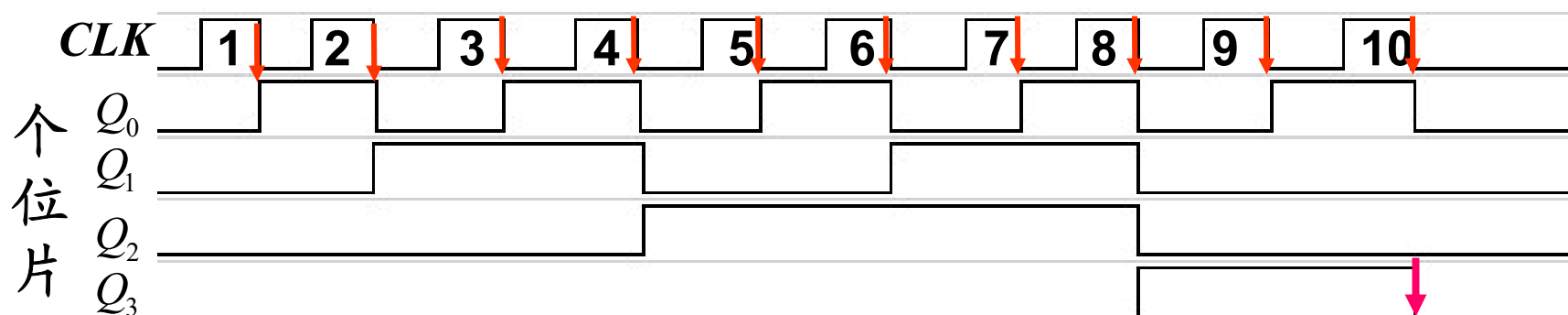
个位: 6 (0110) 十位: 4 (0100)

或

注意：进位输出



波形图



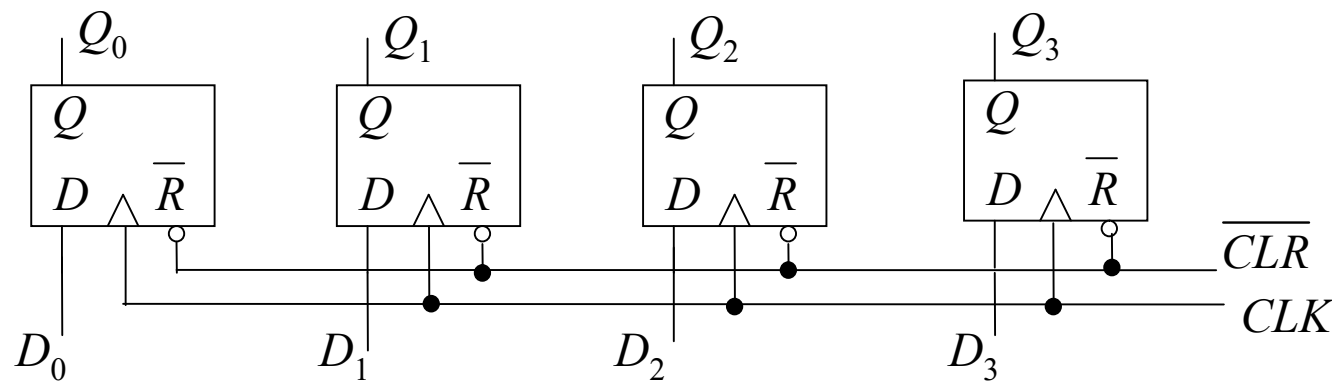
利用 Q_3 第10个 CLK 下降沿触发十位片的 CLK_A
(不用连 Q_0Q_3)

§ 6.5 寄存器

6.5.1 寄存器分类

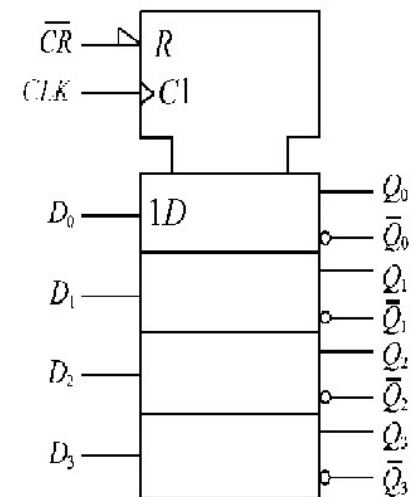
1. 并行输入/并行输出寄存器

4个D触发器构成一个寄存器



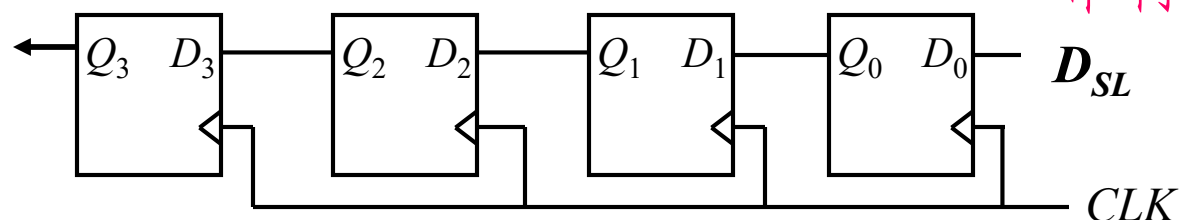
在时钟的上升沿, 4输入数据并入
并且状态 $Q_3Q_2Q_1Q_0 = D_3D_2D_1D_0$ 并出

74LS175



2. 左移串入/串出寄存器

串行数据输出



串行数据输入

左移

一个时钟到来，左移1位

例

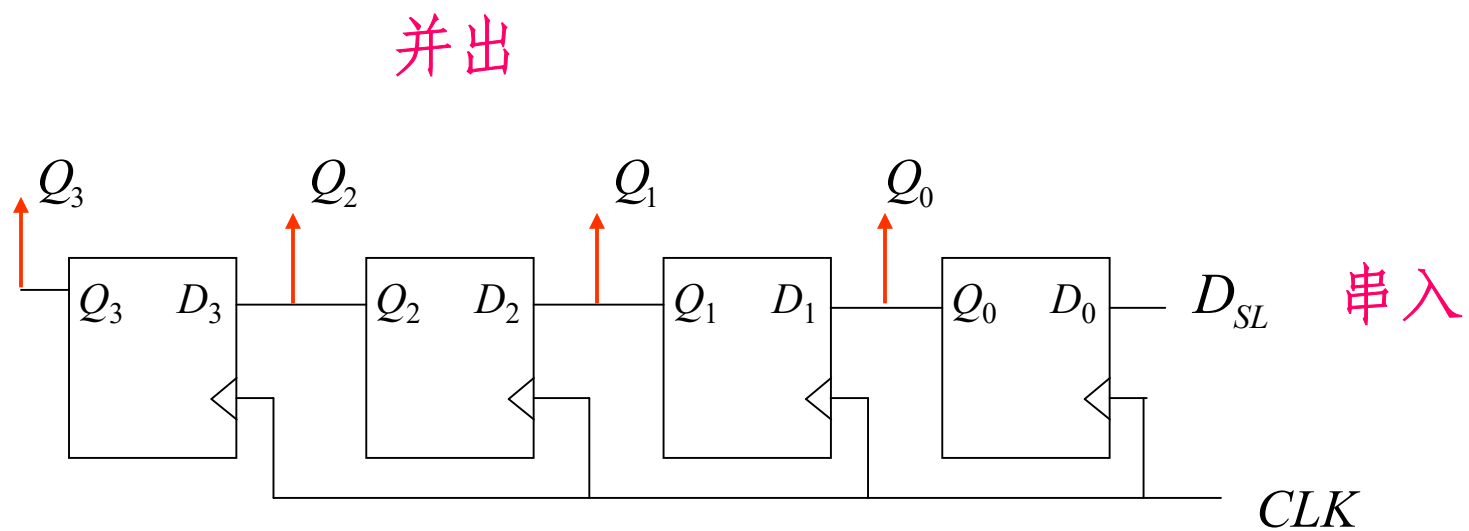
$Q_3Q_2Q_1Q_0 = 1001$ 初值

串入: 1011 (D_{SL})

CLK	串出	$Q_3Q_2Q_1Q_0$	串入
	1	1 0 0 1	1 0 1 1
1	0	0 0 1 1	
2	0	0 1 1 0	
3	1	1 1 0 1	
4	1	1 0 1 1	

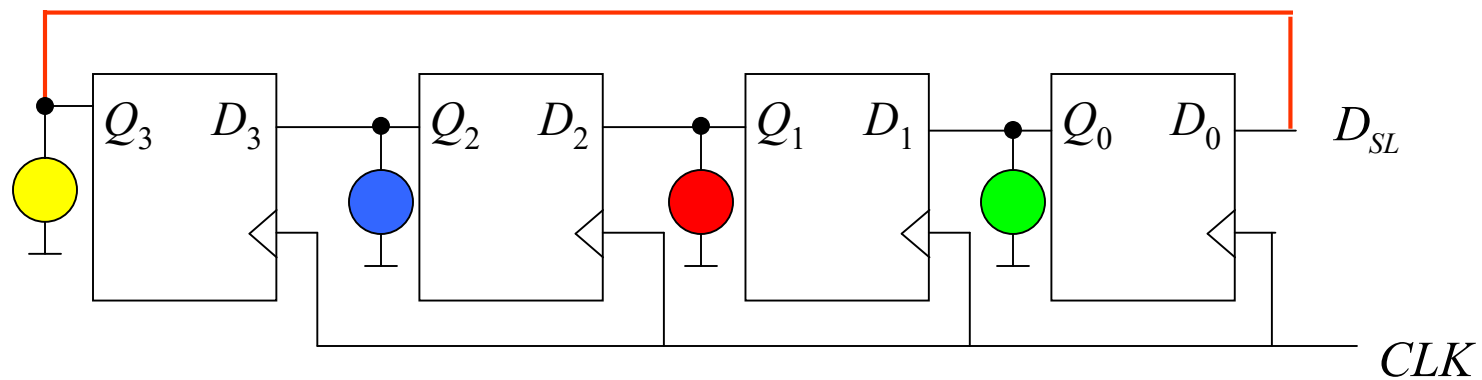
4个 CLK 后, $Q_3Q_2Q_1Q_0 = 1011$

3. 左移串入/并出寄存器



4. 左移环形寄存器

串行输出接回串行输入

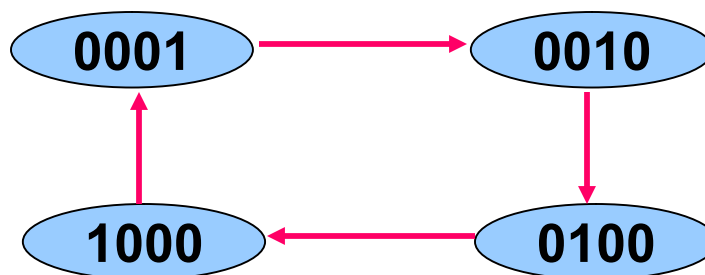


各触发器输出端接彩灯

当输出是 **0001**,
高电平输出的彩灯变亮。

取四位中只有一个1 的状态为主循环

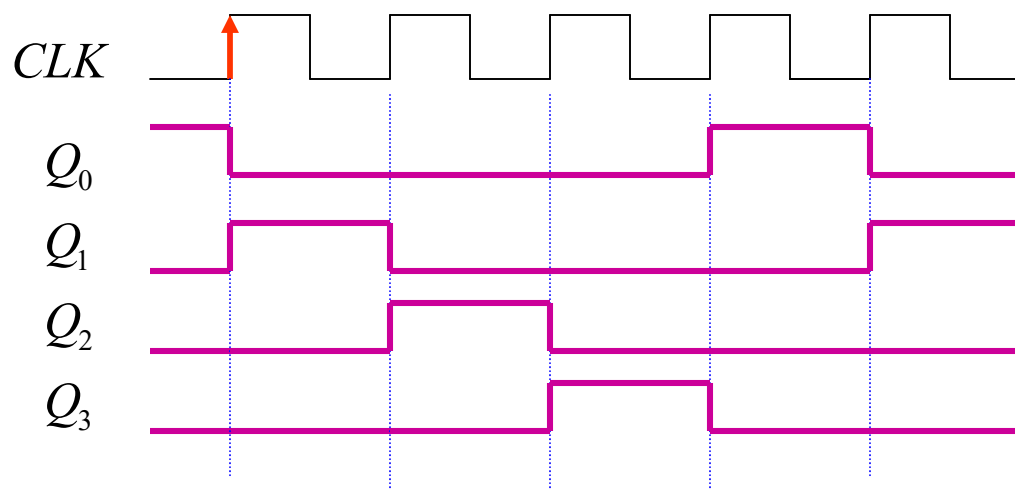
状态图



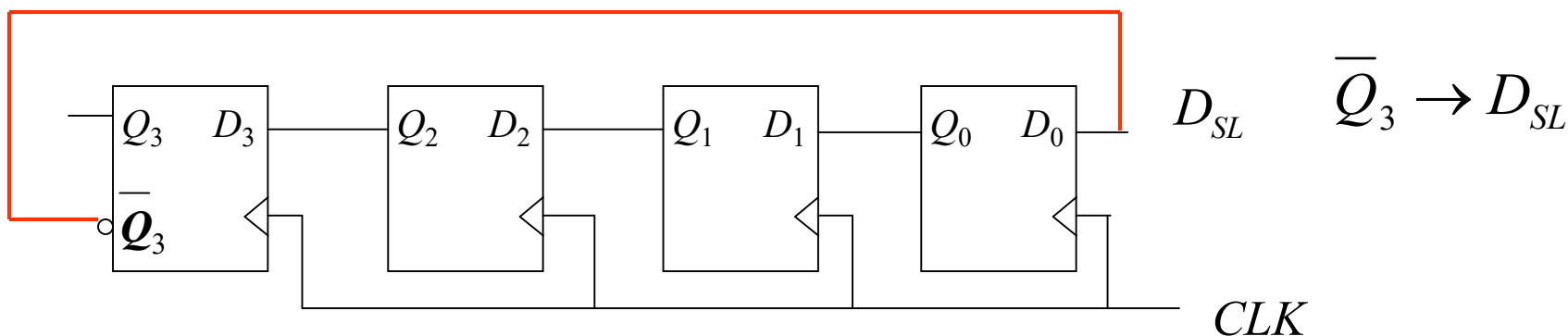
环形寄存器也叫“**环形计数器**”

注： n 个触发器 \rightarrow n 个状态 \rightarrow 模 n

波形图



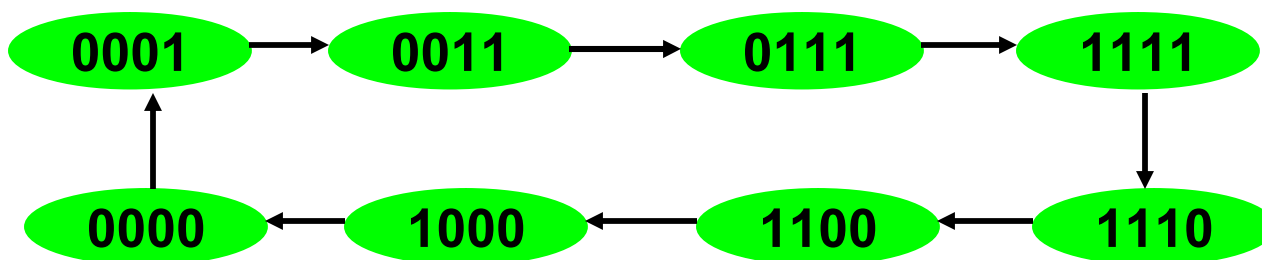
5. 左移扭环寄存器



$Q_3Q_2Q_1Q_0 = 0001$ 初值

状态图:

$Q_3Q_2Q_1Q_0$

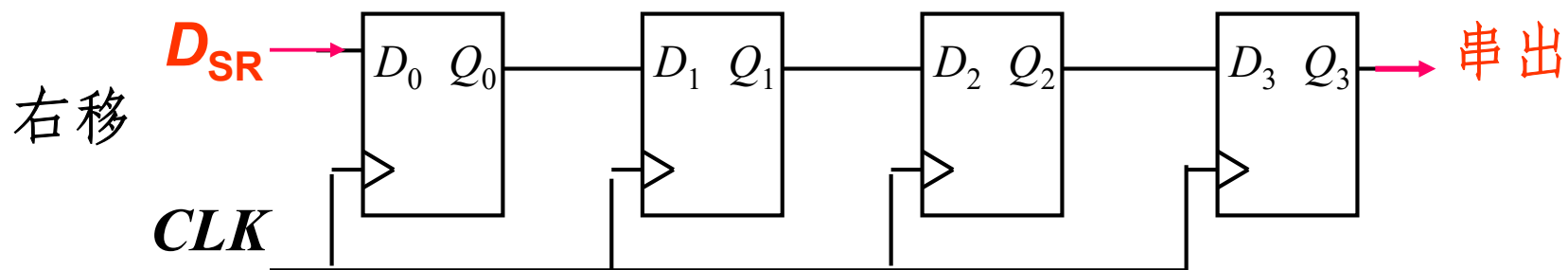


Johnson
计数器

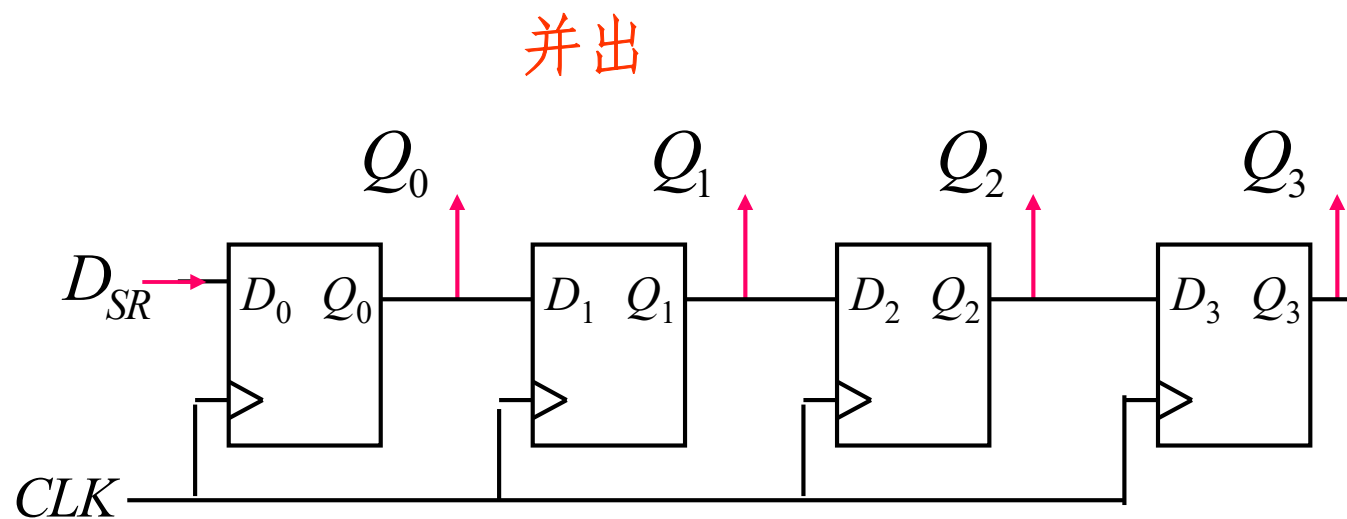
扭环计数器

n 个触发器 \rightarrow 模 $2n$

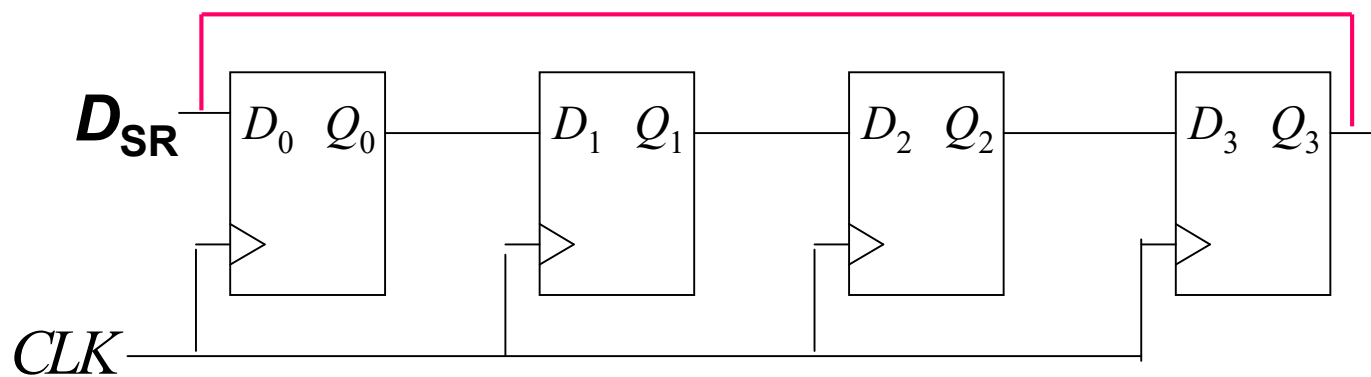
6. 串入/串出右移寄存器



7. 串入/并出右移寄存器

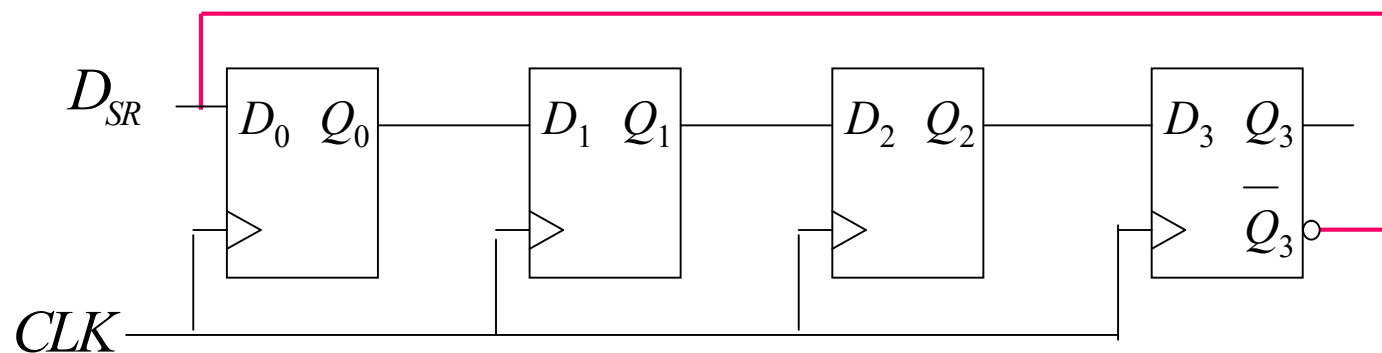


8. 右移环形寄存器



环形计数器

9. 右移扭环寄存器



扭环计数器

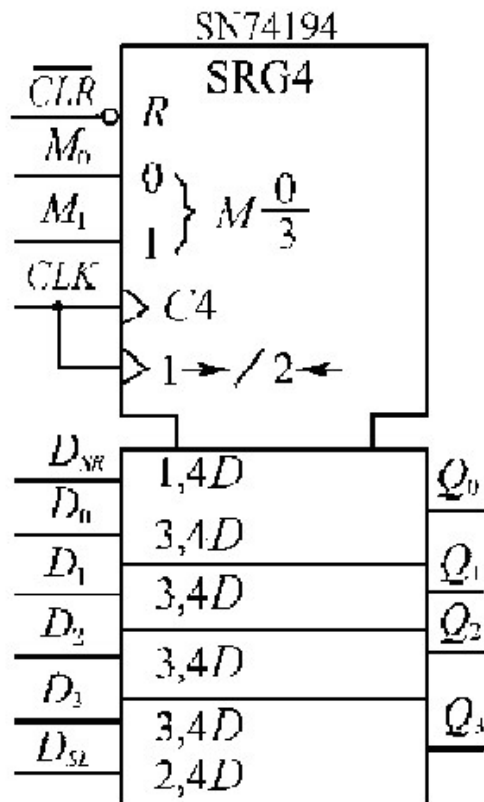
6.5.3 集成寄存器 74194

多功能寄存器

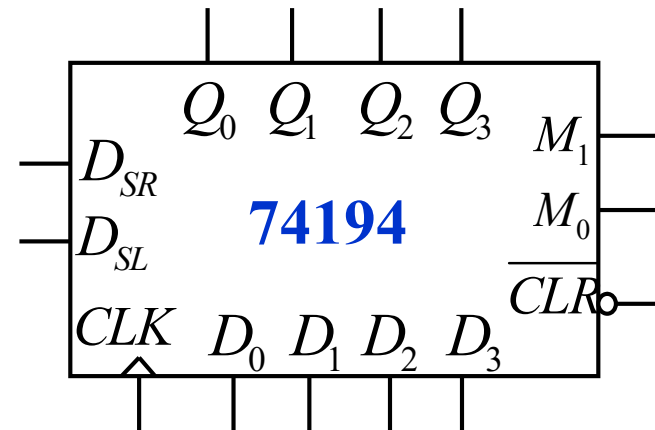
四位并行存取双向移位寄存器

电路 P. 139

符号



IEEE

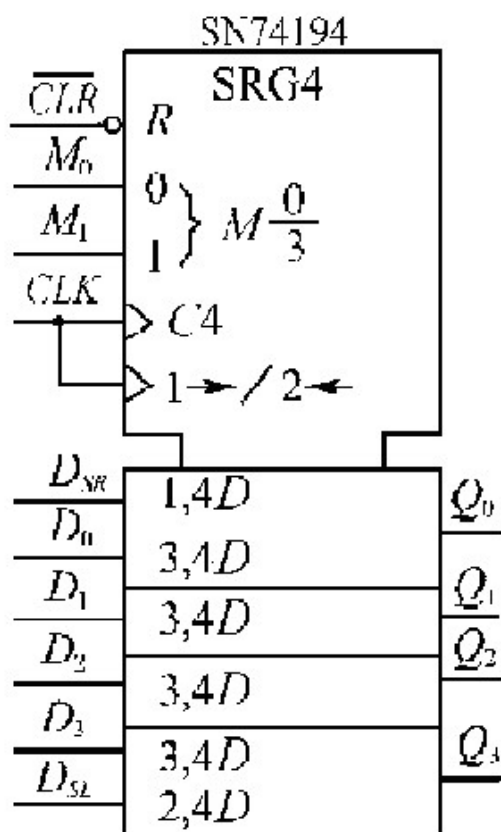


$Q_3Q_2Q_1Q_0$ 数据输出

$D_3D_2D_1D_0$ 数据输入

D_{SR} D_{SL} 串行输入

M_1 M_0 控制输入



$\overline{CLR} = 0$, 直接清零
时钟上升沿触发

74194 功能

M_1 M_0	功能
0 0	状态不变
0 1	右移
1 0	左移
1 1	并行输入

Q_0 Q_1 Q_2 Q_3

↑ ↑ ↑ ↑

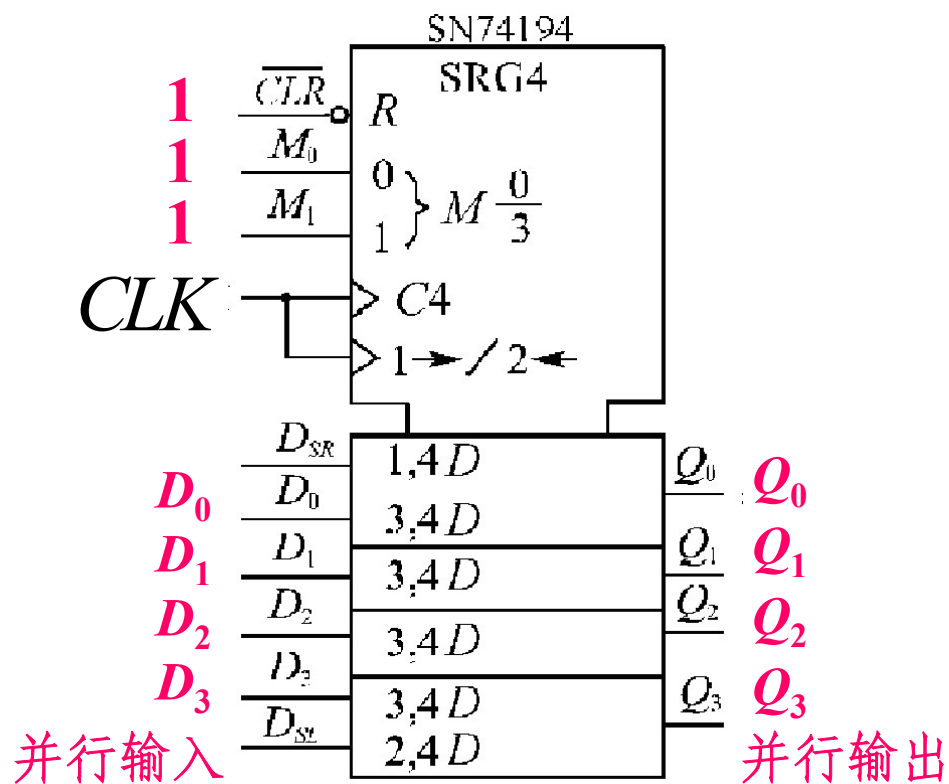
D_0 D_1 D_2 D_3

1 → 右移

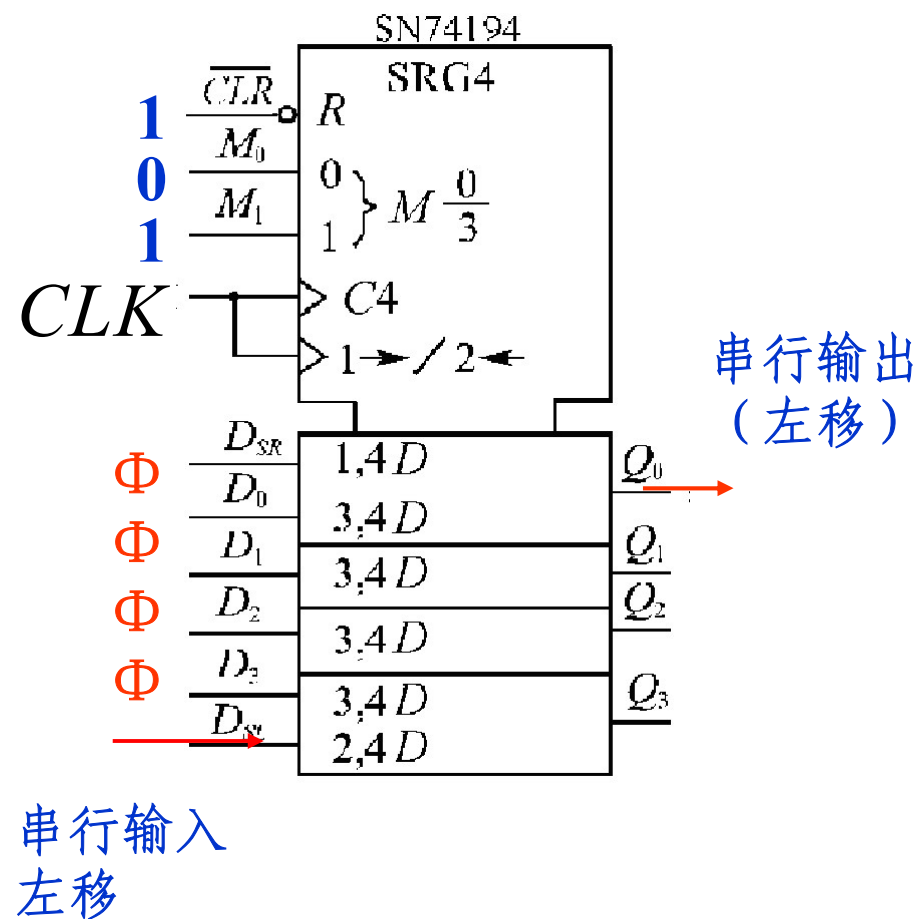
2 ← 左移

实现前面 9 种功能

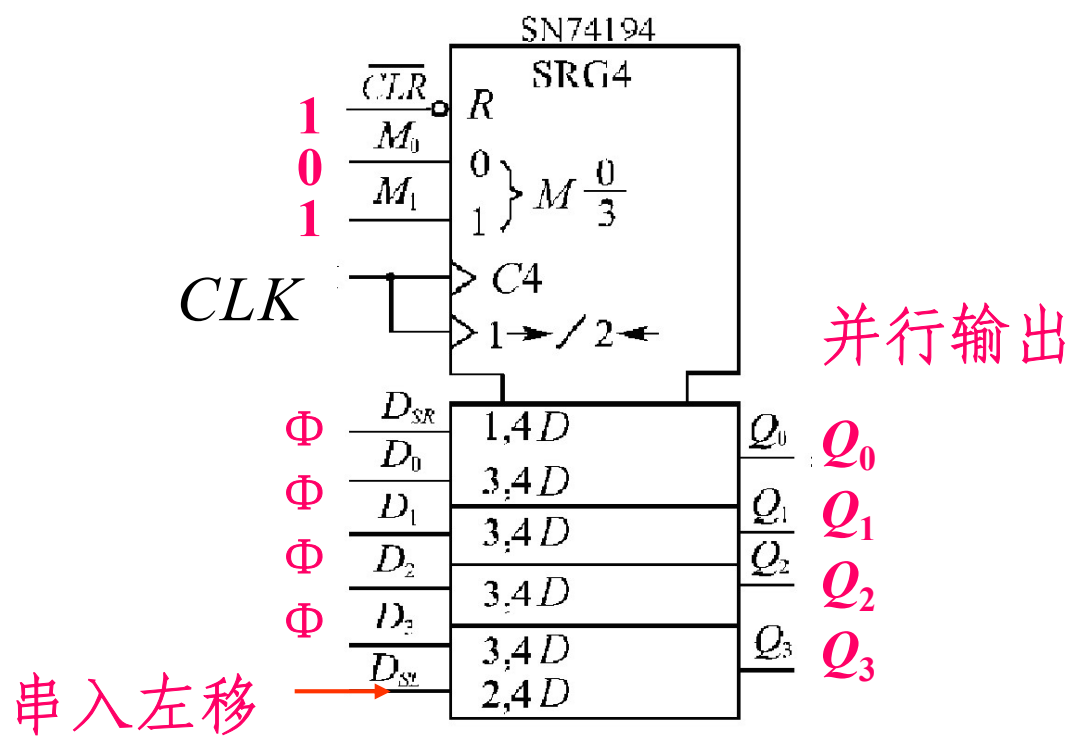
(1) 并行输入/输出



(2) 串行输入/输出左移



(3) 串入/并出左移



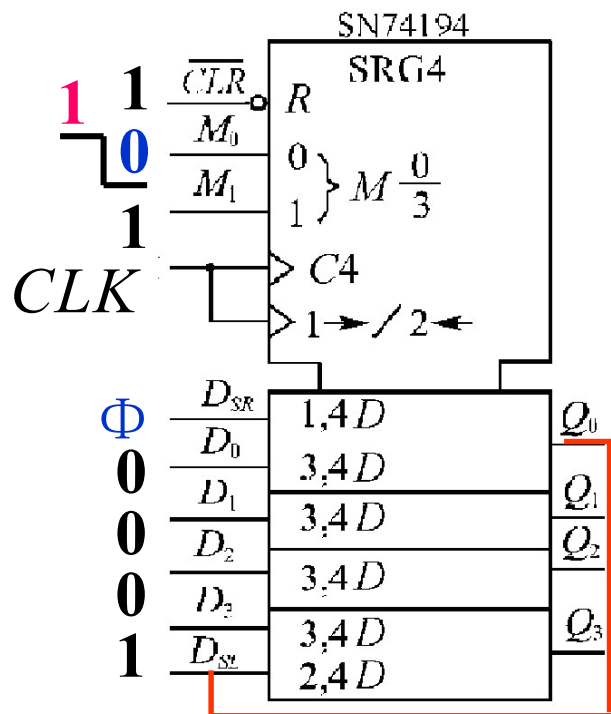
(4) 左移环形寄存器

$$Q_0 \rightarrow D_{SL}$$

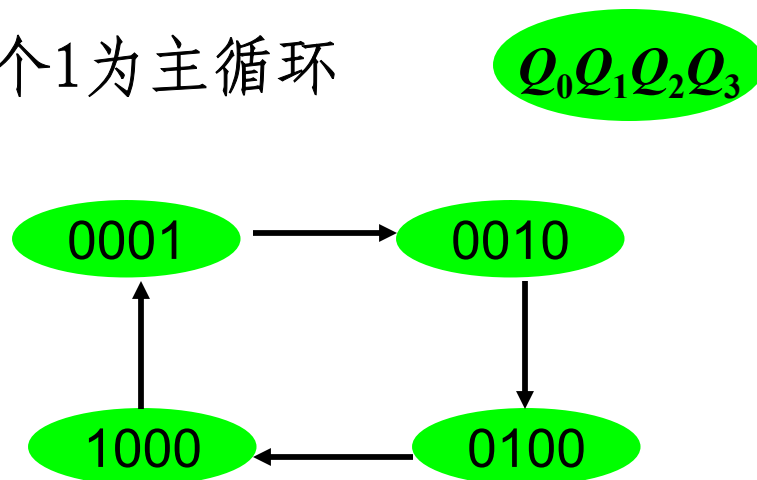
首先设置 $M_1=1, M_0=1$ 在时钟上升沿并入,

$$Q_0Q_1Q_2Q_3 = D_0D_1D_2D_3 = 0001$$

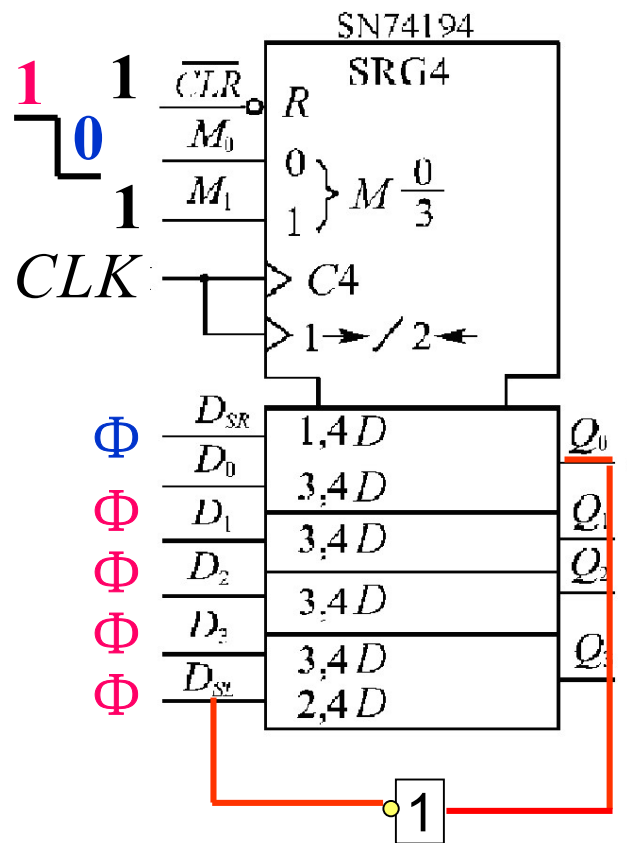
然后设置 $M_0=0, CLK$ 到来 \rightarrow 左移 \rightarrow 模4 计数器



一个1为主循环



(5) 左移扭环寄存器



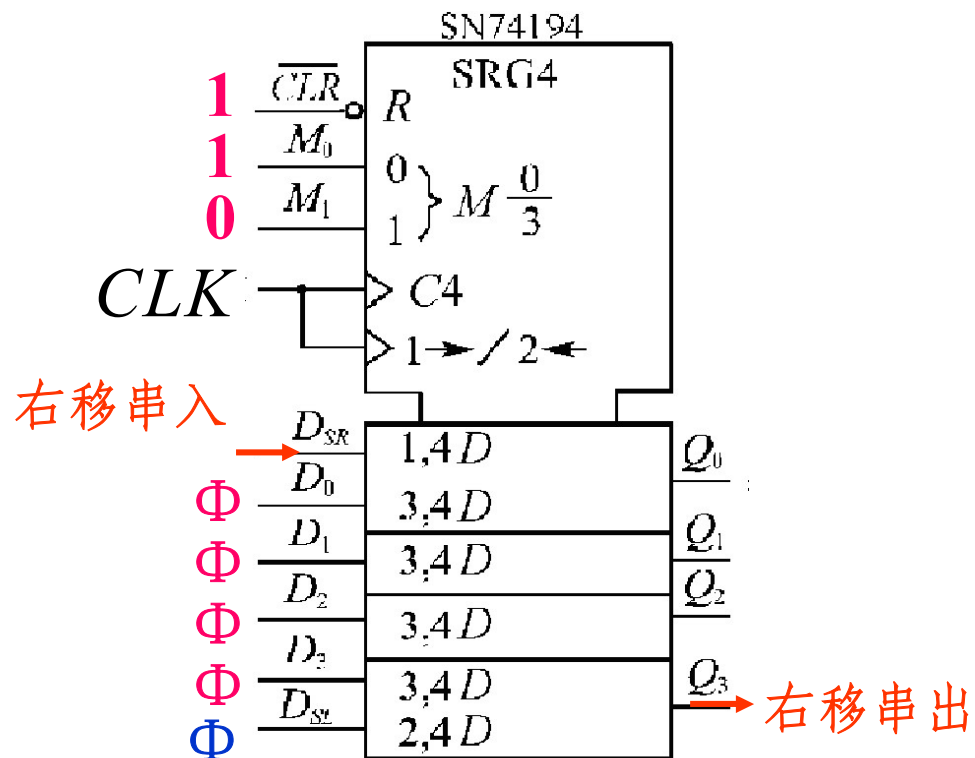
$$M_1 = 1,$$

$$M_0 = \begin{cases} 1, \text{ 并行输入} \\ Q_0 Q_1 Q_2 Q_3 = D_0 D_1 D_2 D_3 \\ 0, \text{ 扭环} \end{cases}$$

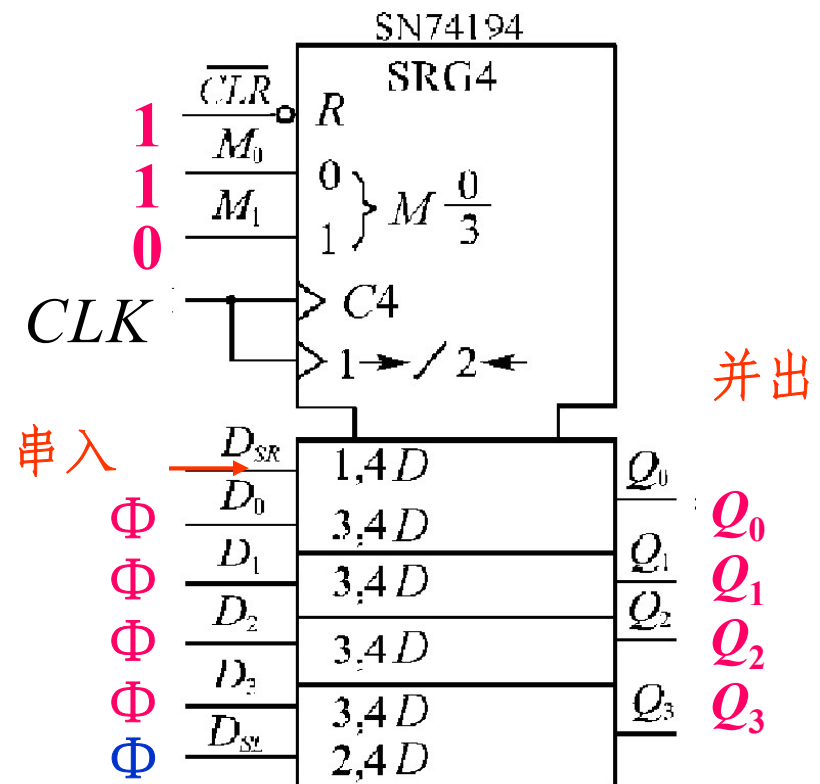
$\overline{Q_0}$ 连接 D_{SL}

$D_0 D_1 D_2 D_3$ 接 Φ , 都可以构成扭环

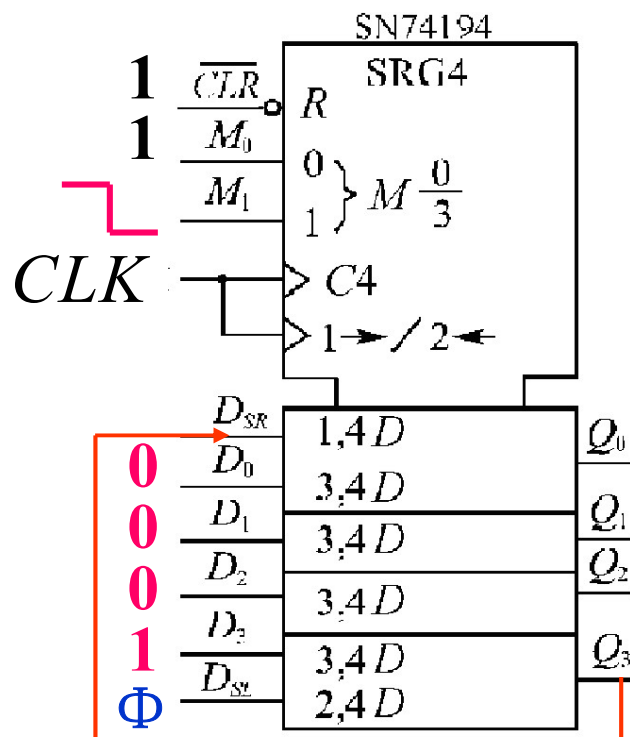
(6) 串入/串出 右移寄存器



(7) 串入/并出 右移寄存器



(8) 右移环形寄存器



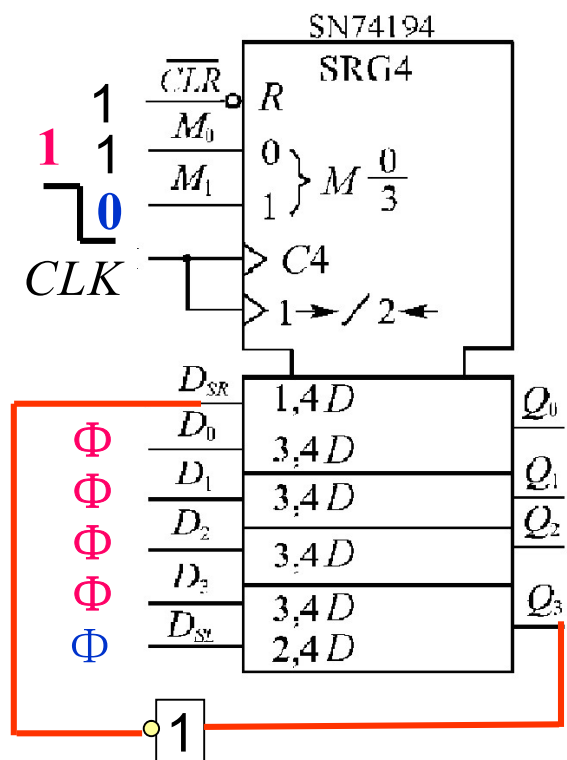
$$Q_3 \rightarrow D_{SR}$$

$$M_0 = 1$$

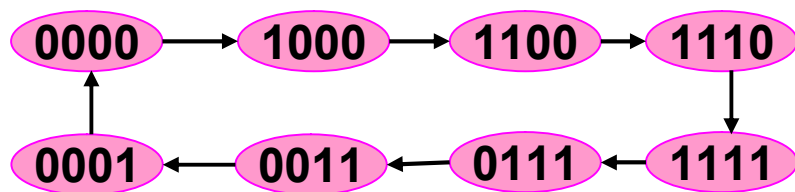
$$M_1 = \begin{cases} 1, CLK \text{ 到来} \\ \quad Q_0 Q_1 Q_2 Q_3 = D_0 D_1 D_2 D_3 \\ 0, CLK \text{ 到来} \\ \quad \text{右移环形} \end{cases}$$

模 4 计数器

(9) 右移扭环寄存器



只有两种状态图



注意：从并入的 $D_0D_1D_2D_3$ 开始循环

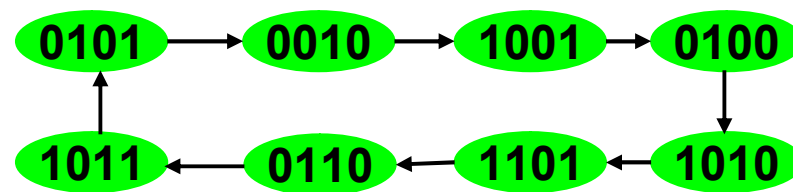
$\overline{Q_3}$ 连接 D_{SR}

$M_0 = 1,$

$M_1 = \begin{cases} 1, & \text{并入} \\ 0, & \text{扭环} \end{cases} \quad Q_0Q_1Q_2Q_3 = D_0D_1D_2D_3$

$D_0D_1D_2D_3$ 接 Φ , 都可以构成扭环

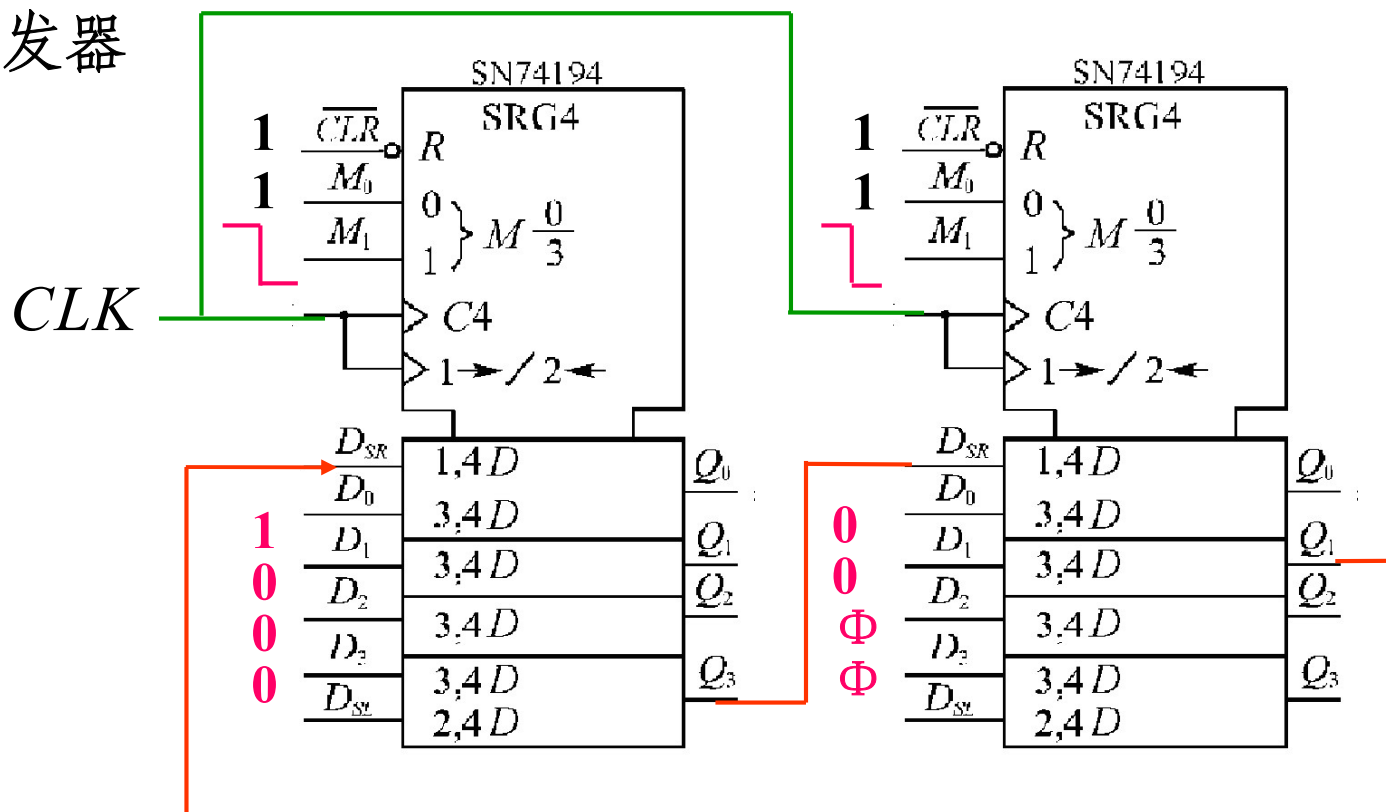
$Q_0Q_1Q_2Q_3$ 模 8 计数器



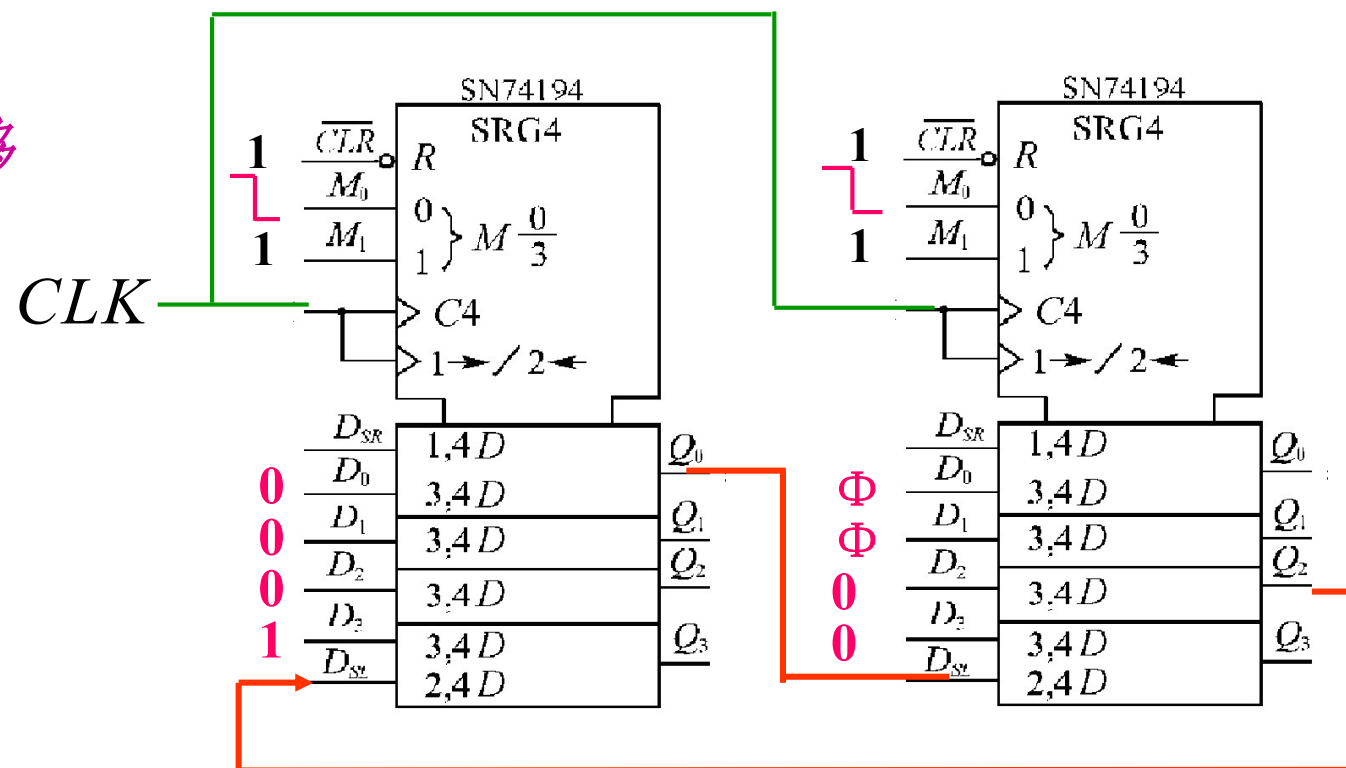
例1. 利用74194设计一个的模6环形计数器

6 个触发器

右移



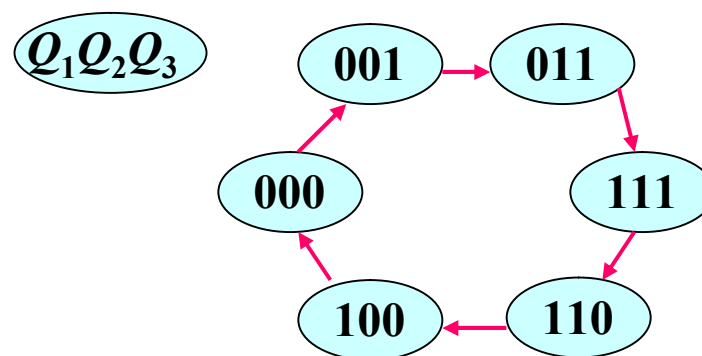
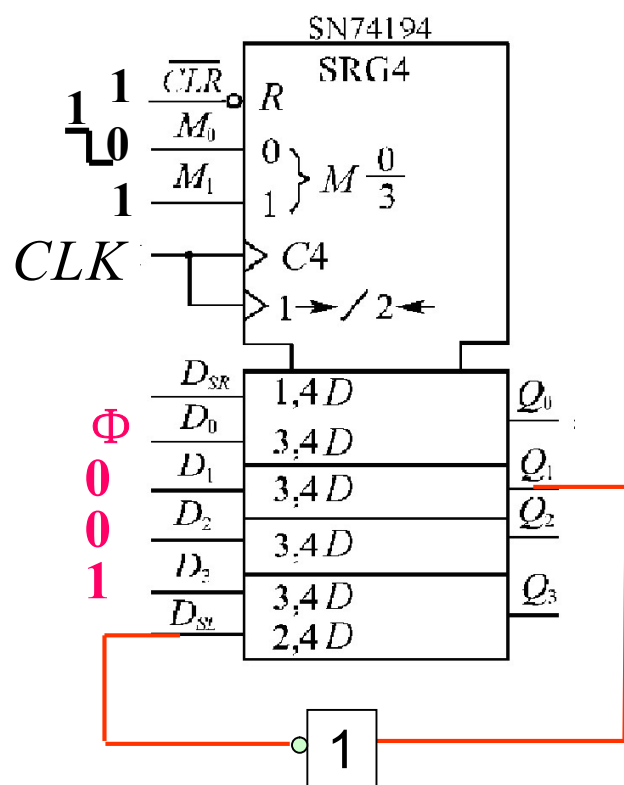
左移



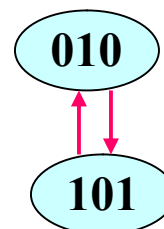
例2. 利用74194设计的模6扭环计数器，
并且画出状态图。

3个触发器

左移



不能置



小 结

- 同步时序电路的分析
- 同步时序电路的设计
- 集成计数器**74161**，**74160**，**74163**，**74290**
 - 符号、真值表、功能
 - 构成任意进制计数器
- 多功能寄存器**74194**
 - 符号、真值表、功能及应用

作业:

6.1, 6.3, 6.5,

6.8, 6.9 (用JK触发器) , 6.12,

6.14, 6.15, 6.19.