

第九章 数模与模数转换

9.1 数模转换电路

9.3 模数转换电路

第九章 数模与模数转换

D/A , A/D; DAC , ADC; 数字信号、模拟信号接口

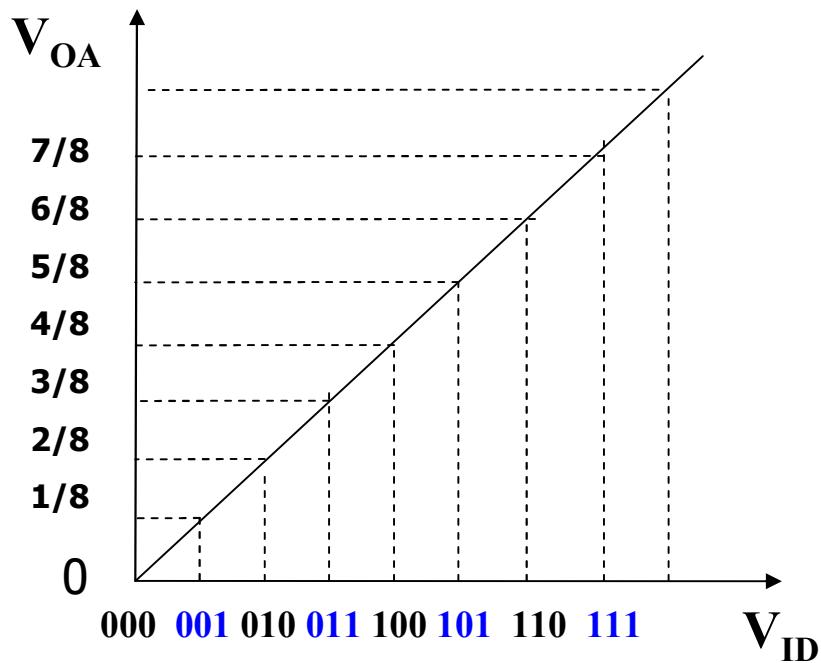
在现实当中许多变量都是模拟信号，也就是一些连续的模拟值。一些物理量如电压、温度、压力、时间、流速、位移、声音、速度等都是模拟量。

要对这些量进行自动控制,需要通过传感器把这些非电学量转化成电学量(V, I, R, C), 然后送入计算机或数字系统进行信号处理, 再返回测试系统, 并对物理量进行调整。这期间, 需要进行模数转换(A/D)和数模转换(D/A).

§ 9.1 数模转换电路

9.1.1 数模转换关系

3位 DAC 转换关系



DAC 特性:

1) 一一对应:

一一对应: 每个二进制数转换成一个确定的模拟量

2) 归一化:

归一化: 将数字量表示成满刻度(FSR)模拟量的一个分数值

例

$$001 \rightarrow \frac{1}{8} \text{FSR}$$

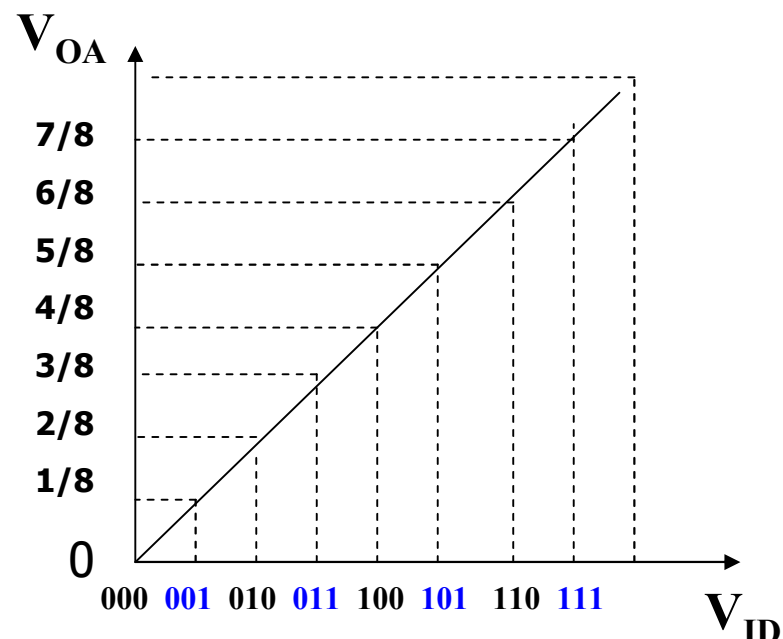
$$011 \rightarrow \frac{3}{8} \text{FSR}$$

$$111 \rightarrow \frac{7}{8} \text{FSR}$$

3位数字:



$$\frac{(\quad)}{2^3} \text{FSR}$$



001 对应的 $\frac{1}{2^3} \text{FSR}$ 称为最低有效位 **LSB** (least significant bit)

$$\text{LSB} = \frac{1}{2^n} \text{FSR}$$

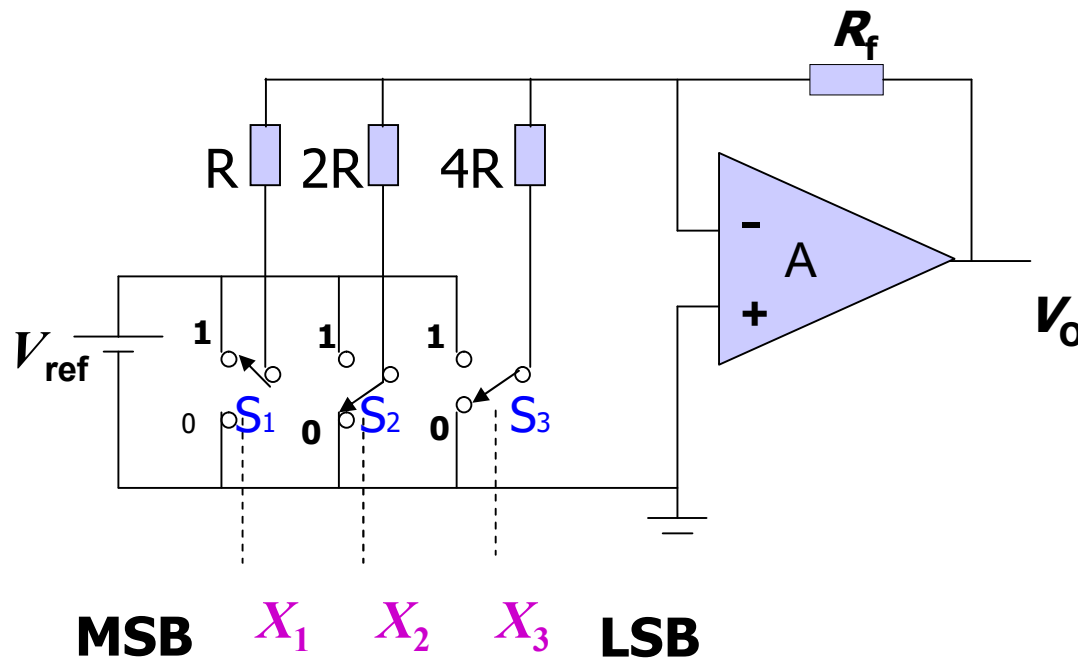
练习:

$$1001 \rightarrow \frac{9}{2^4} \text{FSR}$$

$$0011 \rightarrow \frac{3}{2^4} \text{FSR}$$

9.1.2 权电阻网络DAC

电路(3位)



权电阻DAC

V_{ref} : 参考电压

S_i : 模拟电子开关

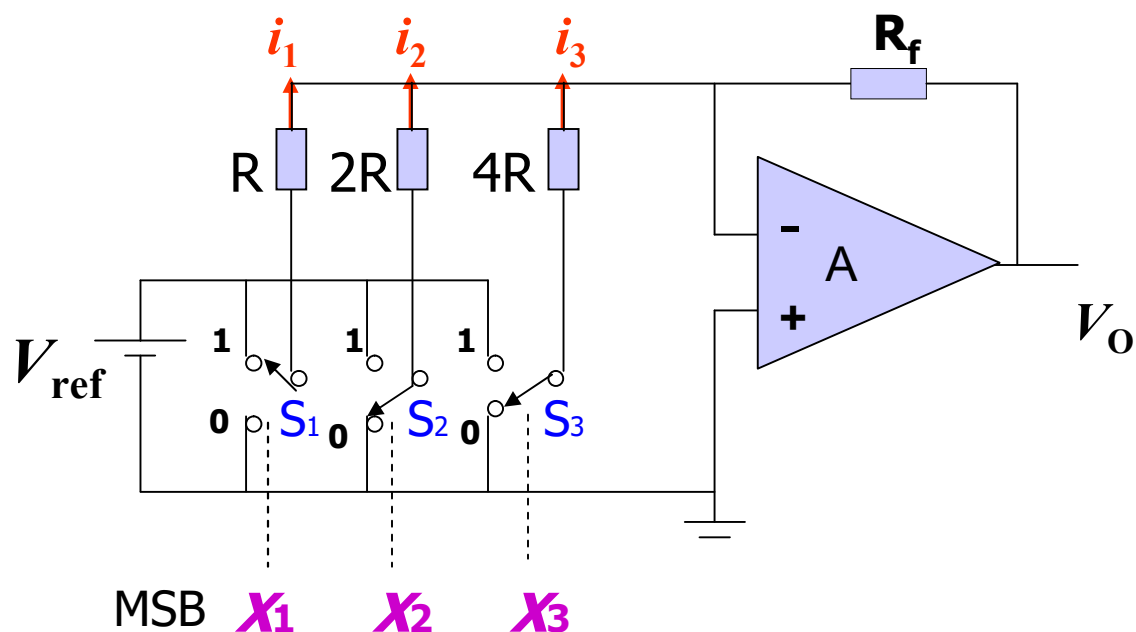
X_i : 3位数字

S_i 由 X_i 决定

$X_i = 1$, $S_i \rightarrow V_{\text{ref}}$

$X_i = 0$, $S_i \rightarrow \text{GND}$

A : 放大器 求和运放
一端为虚地



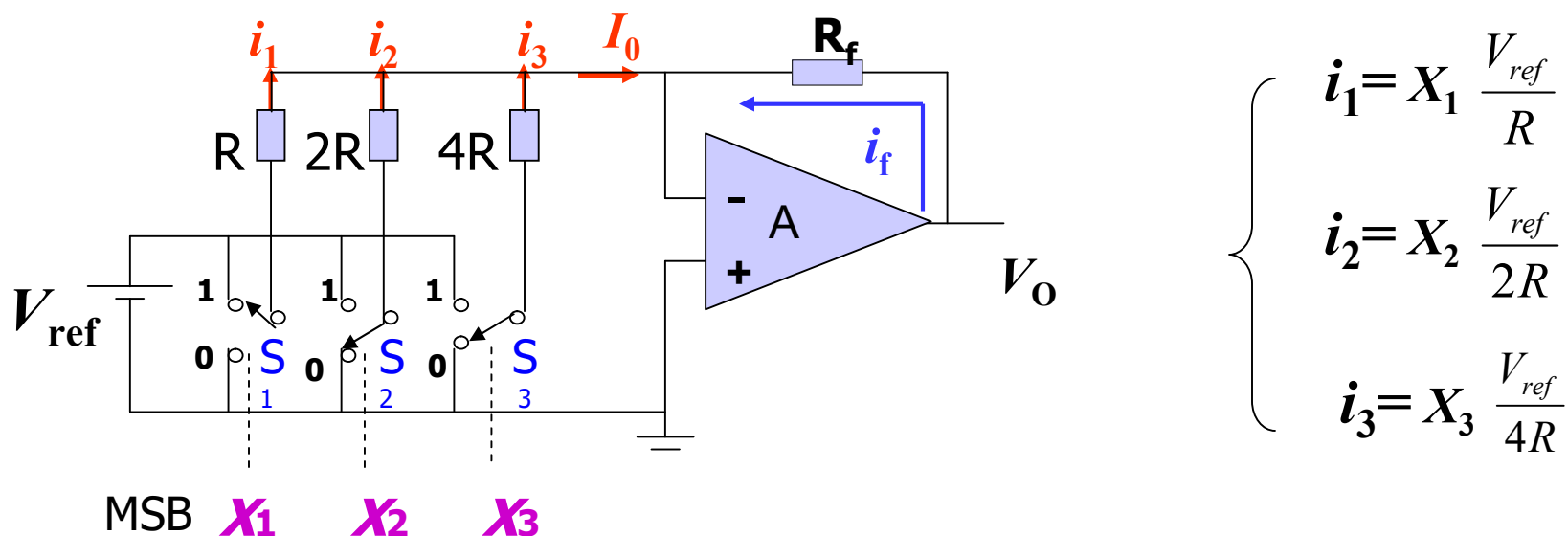
支路电阻值：
 $2^0R, 2^1R, 2^2R \dots$

R_f 反馈电阻

分析： 输入数字 $X_1X_2X_3$ \longrightarrow 输出模拟电压 V_o

叠加定理

$$\left\{ \begin{array}{l} X_1 \text{ 单独作用 } (X_1=1, X_2=X_3=0) : i_1 = X_1 \frac{V_{ref}}{R} \\ X_2 \text{ 单独作用 } (X_2=1, X_1=X_3=0) : i_2 = X_2 \frac{V_{ref}}{2R} \\ X_3 \text{ 单独作用 } (X_3=1, X_1=X_2=0) : i_3 = X_3 \frac{V_{ref}}{4R} \end{array} \right.$$



X_1 的权是 X_2 的 2 倍, 与二进制数的权相对应, 称为权电阻网络.

输出总电流: $I_0 = i_1 + i_2 + i_3 =$

$$X_1 \frac{V_{ref}}{R} + X_2 \frac{V_{ref}}{2R} + X_3 \frac{V_{ref}}{4R} = \frac{2V_{ref}}{R} \cdot \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

模拟输出电压: $V_O = i_f R_f = -I_0 R_f$

$$V_O = -\frac{2V_{ref}}{R} R_f \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

$$V_O \propto X_1 X_2 X_3$$

$$V_O = - \underbrace{\frac{2V_{ref}}{R} R_f}_{\text{FSR 满刻度}} \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

反向

分子：
二进制数按权展开的十进制数

分母： 2^3 (3-bit)

n 位二进制权电阻网络DAC 模拟输出电压 V_O ：

$$V_O = - \underbrace{\frac{2V_{ref}}{R} R_f}_{\text{FSR}} \cdot \frac{X_1 2^{n-1} + X_2 2^{n-2} + \dots + X_n 2^0}{2^n}$$

优点：简单 直观

缺点：电阻值太多不易准确

$$V_o = -\frac{2V_{ref}}{R} R_f \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3} = -FSR \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3}$$

$$V_{omin} = -\frac{2V_{ref}}{R} R_f \cdot \frac{1}{2^n}$$

分辨率（不考虑0输出）

$$V_{omax} = -\frac{2V_{ref}}{R} R_f \cdot \frac{2^n - 1}{2^n}$$

（在此系统中为负，有倒向）

例

3位二进制权电阻

DAC, $V_{ref} = 8 \text{ V}$,

$R_f = R = 2 \text{ k}\Omega$.

当 $X_1 X_2 X_3 = 011, 110$,

$V_o = ?$

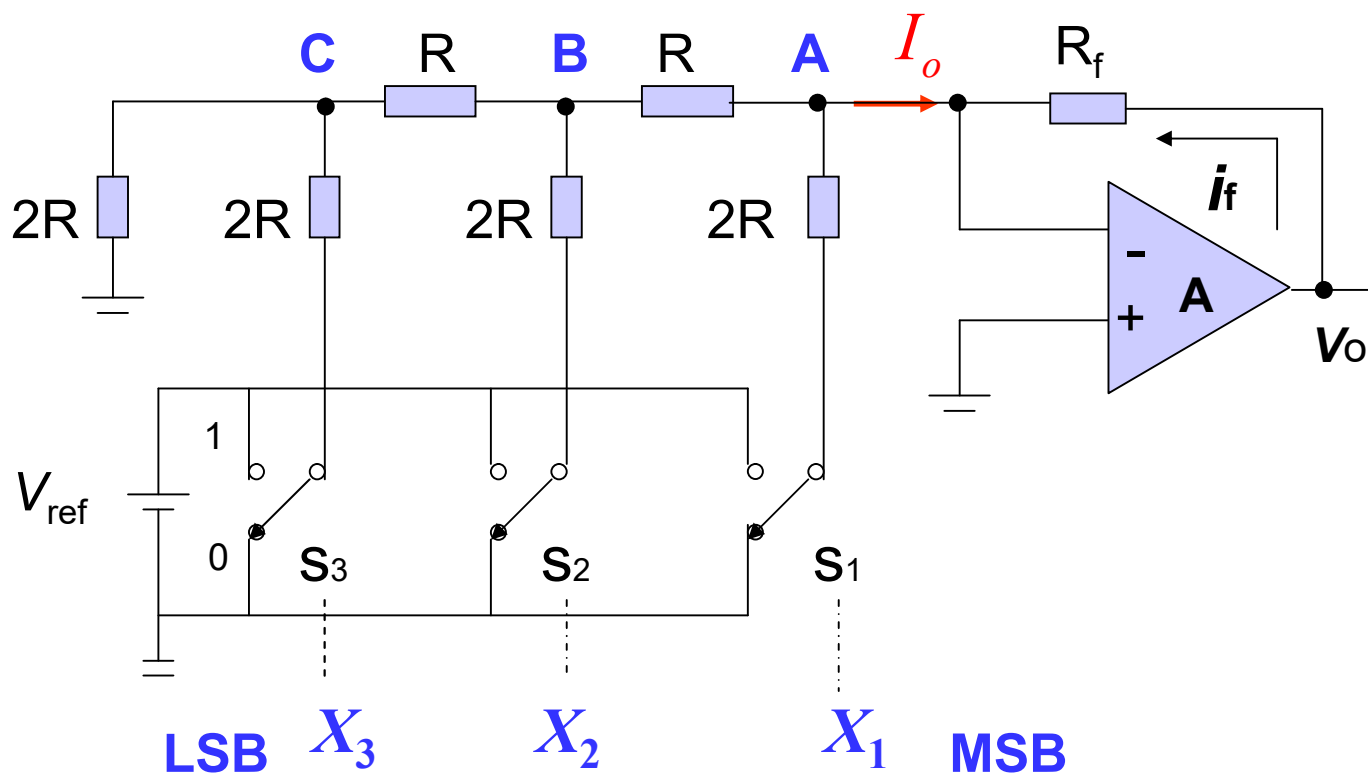
$$FSR = \frac{2V_{ref}}{R} R_f = \frac{2 \times 8 \times 2k}{2k} = 16 \text{ V}$$

$$011 \quad V_o = -FSR \cdot \frac{3}{2^3} = -16 \times \frac{3}{8} = -6 \text{ V}$$

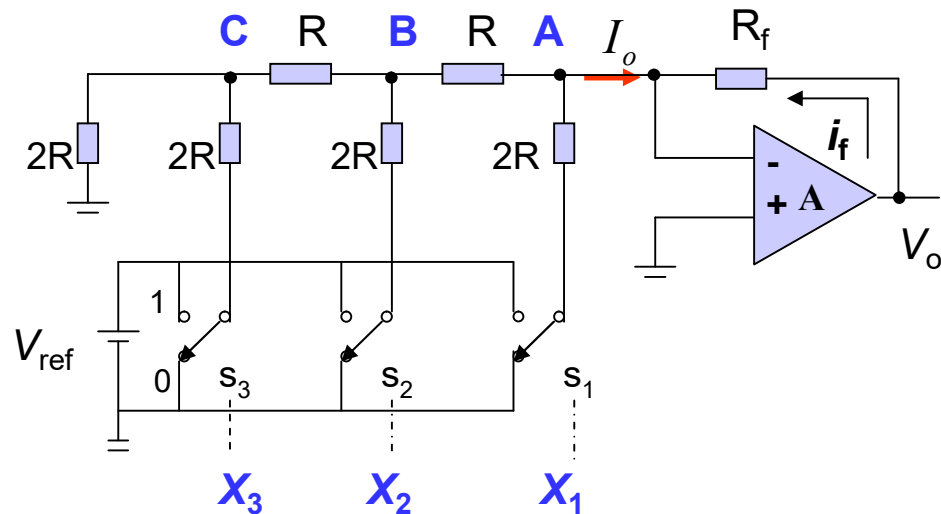
$$110 \quad V_o = -16 \times \frac{6}{8} = -12 \text{ V}$$

9.1.3 R-2R 梯形电阻网络DAC

电路



注意: X_1 MSB X_3 LSB 位置与权电阻相反



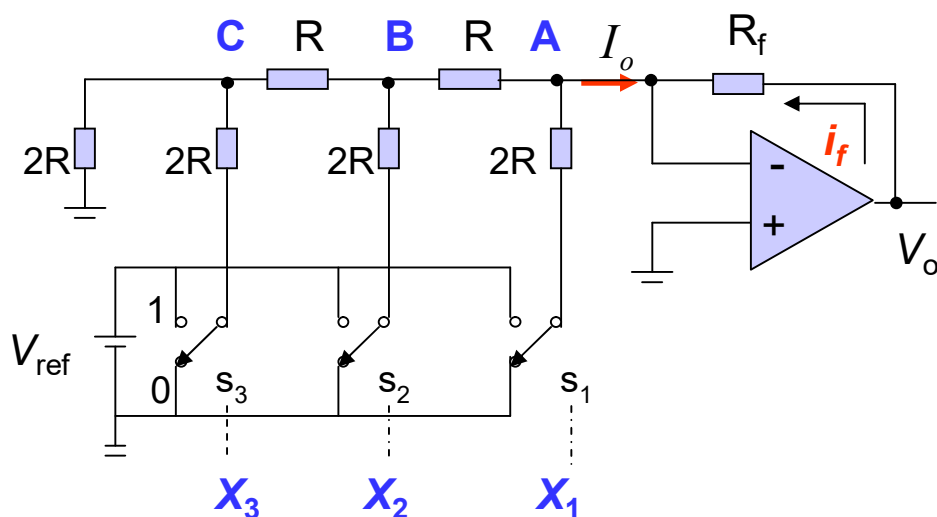
特点:

1) 整个网络只有两种电阻: $R, 2R$

网络由相同的电路环节组成, 每节有2个电阻, 一个开关, 每节对应二进制一位数.

2) 每个节点 (C.B.A) 对地等效电阻都是 R

从右端开始, 每左移一个节点, 支路中电源电压便衰减为它的一半, 而串联电阻仍为 R . 位数越低, 电压衰减越厉害. (即离A越远, 在A处引起的电流越小)



从图中有

$$I_o = -i_f$$

$$\frac{V_i}{R} = -\frac{V_o}{R_f}$$

叠加: 总电压

$$\begin{aligned} V_i &= X_1 \frac{V_{ref}}{2} + X_2 \frac{V_{ref}}{4} + X_3 \frac{V_{ref}}{8} \\ &= V_{ref} \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3} \end{aligned}$$

$$\therefore V_o = -\frac{V_i}{R} R_f$$

R-2R 梯形电阻DAC模拟输出电压

$$V_o = - \underbrace{\frac{V_{ref}}{R} R_f}_{FSR} \cdot \frac{X_1 2^2 + X_2 2^1 + X_3 2^0}{2^3} \quad \therefore V_o = -\frac{V_i}{R} R_f$$

满刻度值

$$FSR = \frac{V_{ref}}{R} R_f$$

最大值

$$V_{o\max} = -\frac{V_{ref}}{R} R_f \cdot \frac{7}{2^3} = -\frac{7}{2^3} FSR$$

最小值

$$V_{o\min} = -\frac{V_{ref}}{R} R_f \cdot \frac{1}{2^3} = -\frac{1}{2^3} FSR$$

分辨率

$$s = |V_{o\min}| = \frac{1}{2^3} FSR$$

例:

3 位R-2R 梯形电阻 DAC, $V_{ref} = 4 \text{ V}$, $R_f = 2 \text{ K}\Omega$, $R = 1 \text{ K}\Omega$

确定:

- ① FSR;
- ② 当 $X_1X_2X_3 = 010, 100$, 分别求出 V_O ;
- ③ 分辨率;
- ④ V_{omax} ;
- ⑤ $X_1X_2X_3=110$, 画出开关 $S_1S_2S_3$.

解:

$$\textcircled{1} \quad FSR = \frac{V_{ref}}{R} R_f = \frac{4 \times 2 \times 10^3}{1 \times 10^3} = 8 \text{ V};$$

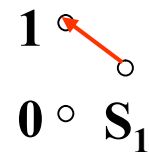
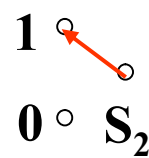
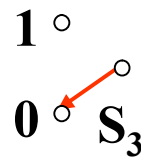
$$\textcircled{2} \quad \mathbf{010} \quad V_o = -FSR \frac{2}{2^3} = -\frac{8 \times 2}{8} = -2 \text{ V}$$

$$\mathbf{100} \quad V_o = -\frac{8 \times 4}{8} = -4 \text{ V};$$

$$\textcircled{3} \quad \text{分辨率} \quad |V_{o\min}| = \left| -\frac{1}{2^3} FSR \right| = \frac{1}{8} \times 8 = 1 \text{ V}$$

$$\textcircled{4} \quad V_{o\max} = -\frac{7}{2^3} FSR = -\frac{7}{8} \times 8 = -7 \text{ V}$$

$$\textcircled{5} \quad \mathbf{X_1 X_2 X_3 = 110}$$



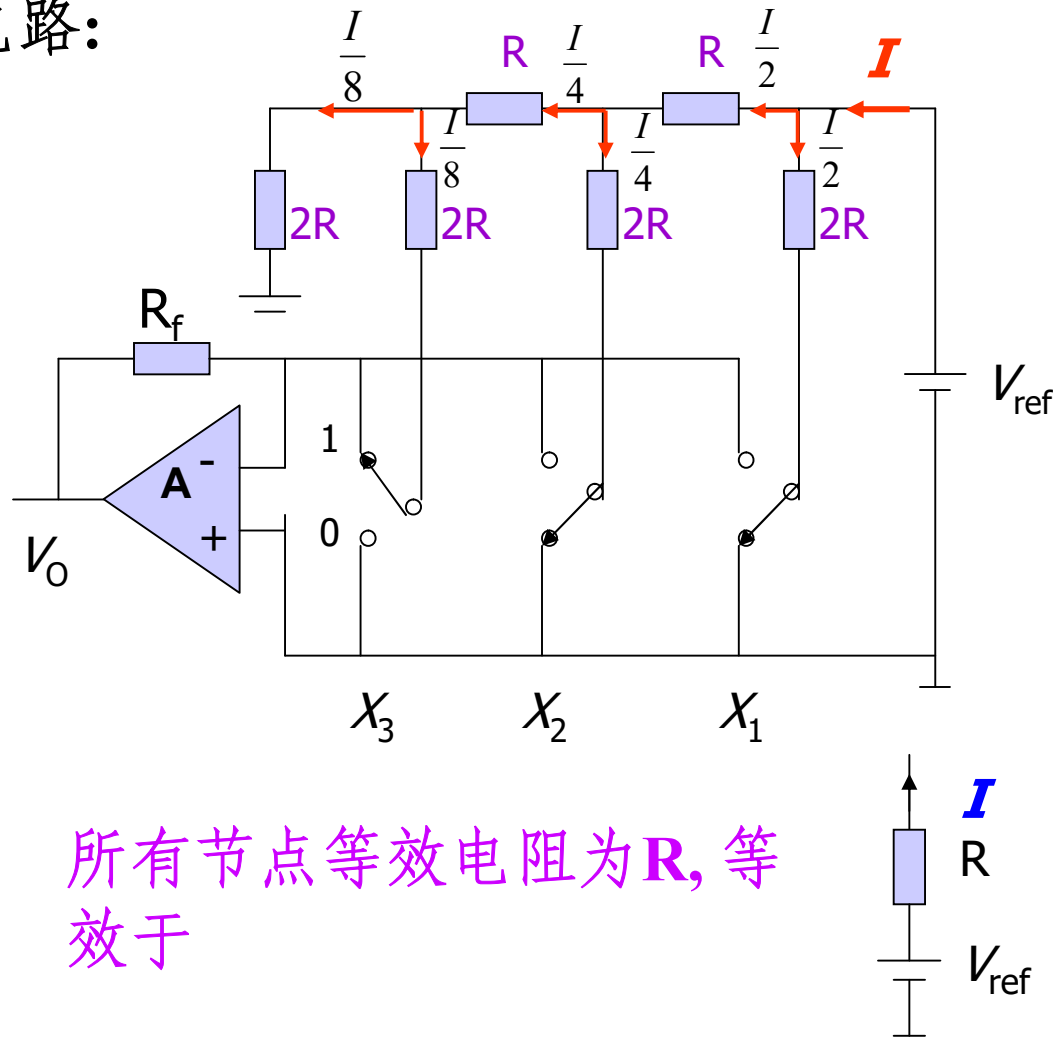
R-2R 梯形电阻DAC 优点:

与权电阻DAC比, 电阻种类少, 易集成;
开关工作条件相同.

缺点: 工作速度慢(开关接 1、0 换向时, 开关分布电容充放电, 有动态尖峰电流, 影响工作速度)

9.1.4 R-2R 倒梯形电阻DAC

电路:



R-2R 梯形DAC

$V_{\text{ref}} \longleftrightarrow$ 放大器
改变位置

此网络是电流输出型, 开关1端经运放和 R_f , 把电流转换成电压输出.

$$I = \frac{V_{\text{ref}}}{R}$$

倒梯形网络和梯形网络在工作原理，模拟输出电压公式，分辨率等都相同。

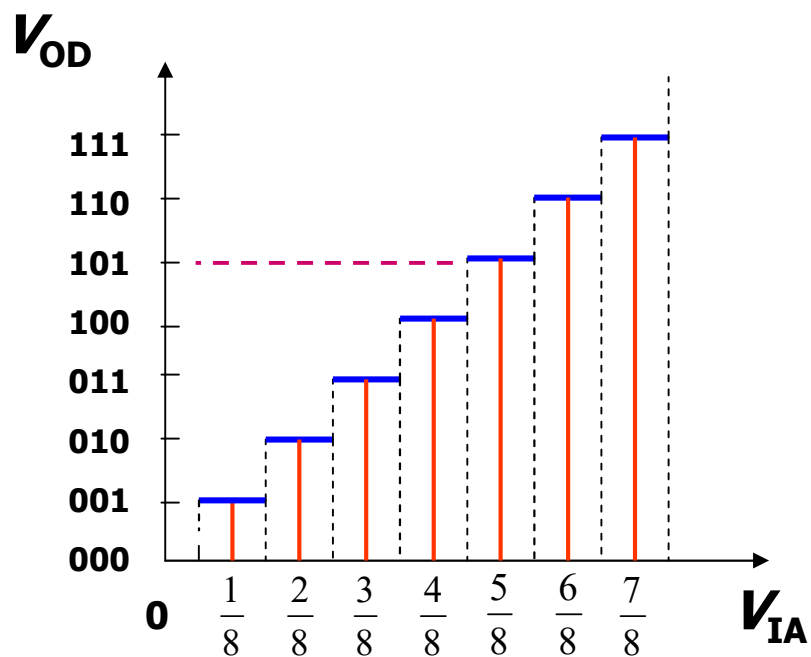
$$V_o = -\frac{V_{ref}}{R} R_f \cdot \frac{X_1 2^{n-1} + X_2 2^{n-2} + \dots + X_n 2^0}{2^n}$$

优点：开关位置改换时电压变化很小
各支路电流不改变，初态尖峰
电流小

转换速度快

§ 9.3 模数转换电路

3位 ADC



ADC 特性

1) 不对应:

一段连续量

→ 一个数字编码

$$\left(\frac{1}{8} \pm \frac{1}{2} LSB \right) \longrightarrow 001$$

$$\left(\frac{5}{8} \pm \frac{1}{2} LSB \right) \longrightarrow 101$$

有舍有入

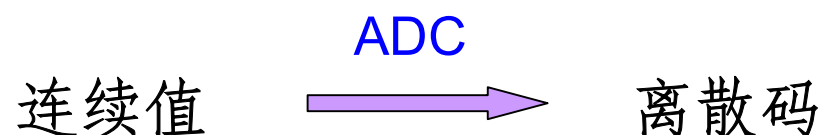
2) 转换误差:

也称固有误差 (Inherent error)

9.3.1 ADC的工作过程

模拟量: 连续变化的值

数字量: 离散编码



A/D 转换过程包括:

采样

保持

量化

编码



采样 - 保持电路



ADC 电路

量化

经采样-保持电路得到的模拟电压值按照某种方式归化到相应的离散电平上，这一过程称为数值量化。

编码

量化后的数值用代码表示出来，这一过程称编码。

量化：

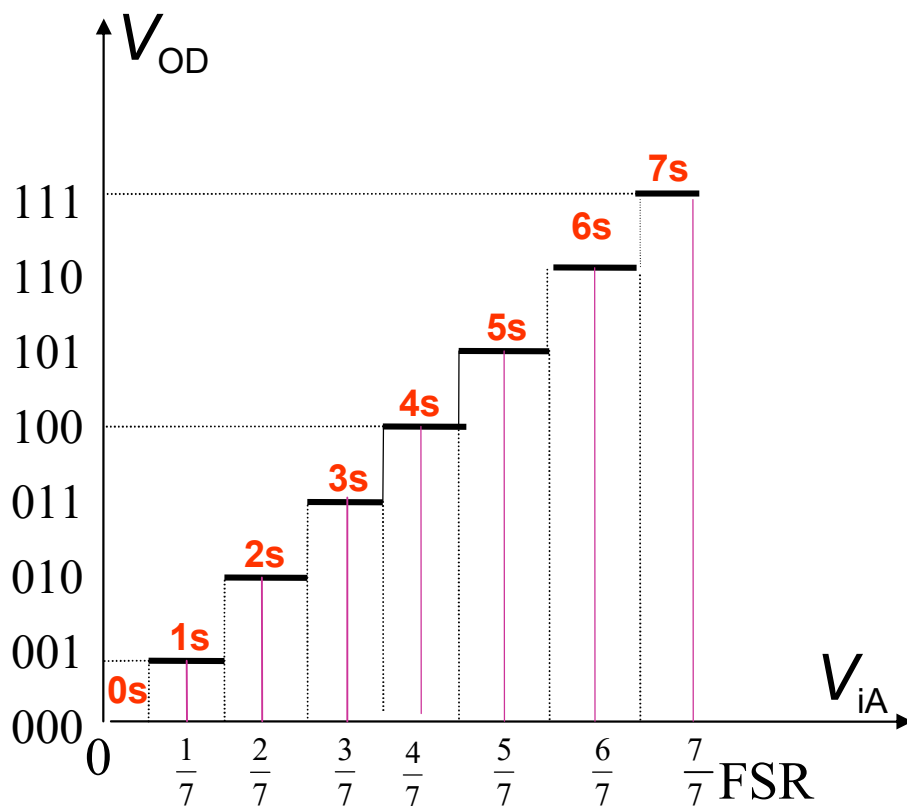
- 量化阶梯 S ：量化过程中所采取的最小数量单位。
- 量化误差
- 采用的量化方式不同，误差也不同。

量化方式有两种：

- 四舍五入方式
- 只舍不入方式

1. 四舍五入法

(误差小)



8 阶梯

注： 3 位ADC

若将分母定义为 $(2^3-1)=7$, 有

FSR \rightarrow 最大输出 111

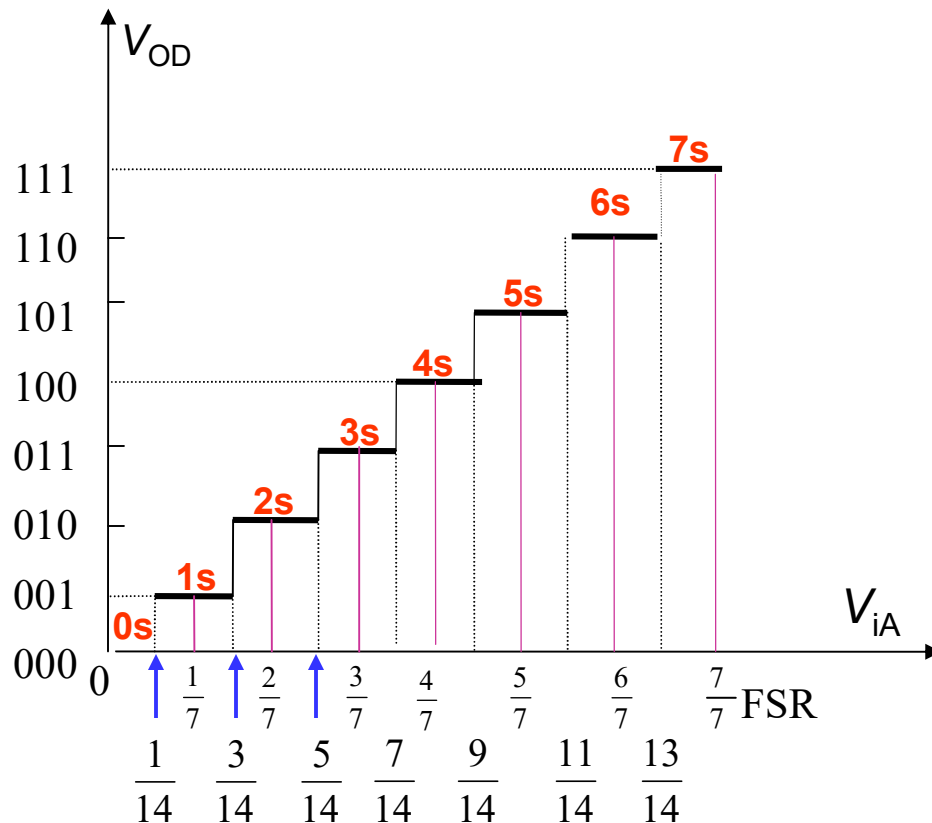
若将分母定义为 $2^3=8$, 有

FSR \rightarrow 1000

而最高数字输出 111 只能对应

(FSR - LSB)

为了使**FSR**与最大数字输出对应, 取分母 $(2^3-1) = 7$

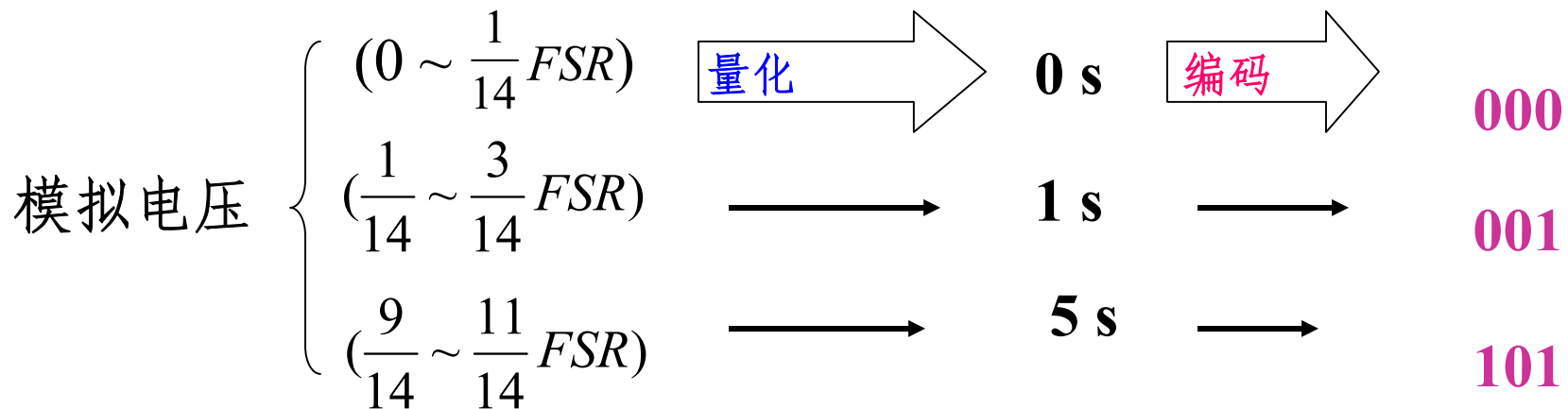


$2^3 = 8$ 量化阶梯
(0s ~ 7s). 阶梯:

$$s = \frac{1}{2^n - 1}$$

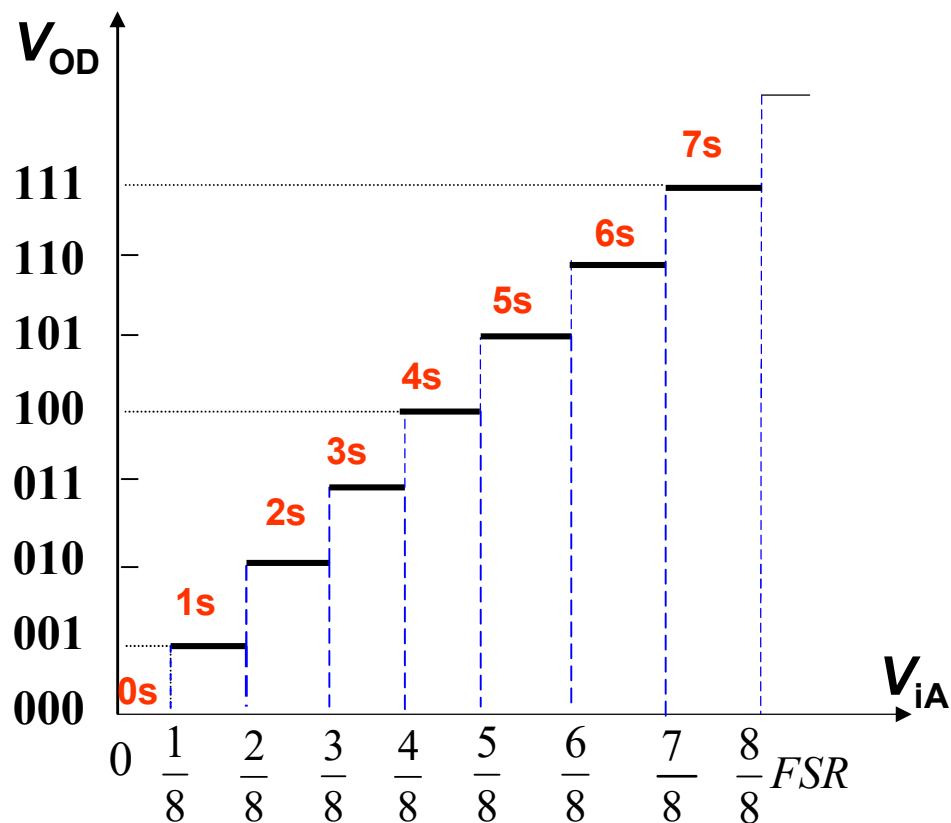
两阶梯之间为比较电平:

$$\frac{1}{14}, \frac{3}{14}, \dots, \frac{13}{14} FSR$$



2. 只舍不入方式

(误差大)



8 阶梯

2^3 量化 阶梯.

阶梯:

$$s = \frac{1}{2^n}$$

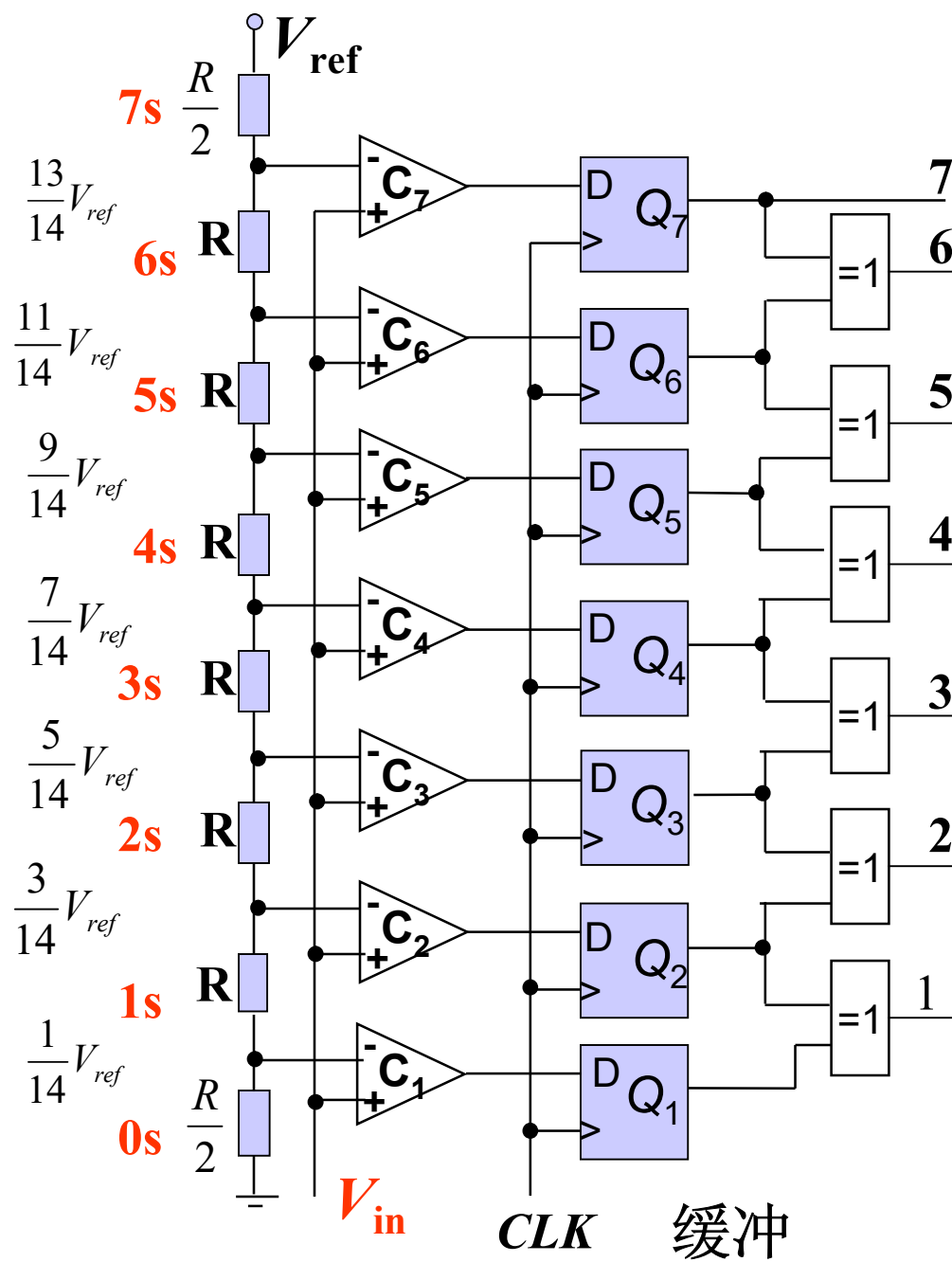
模拟电压

$$\left\{ \begin{array}{l} (0 \sim \frac{1}{8} FSR) \longrightarrow 0s \longrightarrow 000 \\ (\frac{1}{8} \sim \frac{2}{8} FSR) \longrightarrow 1s \longrightarrow 001 \end{array} \right\} \text{只舍不入}$$

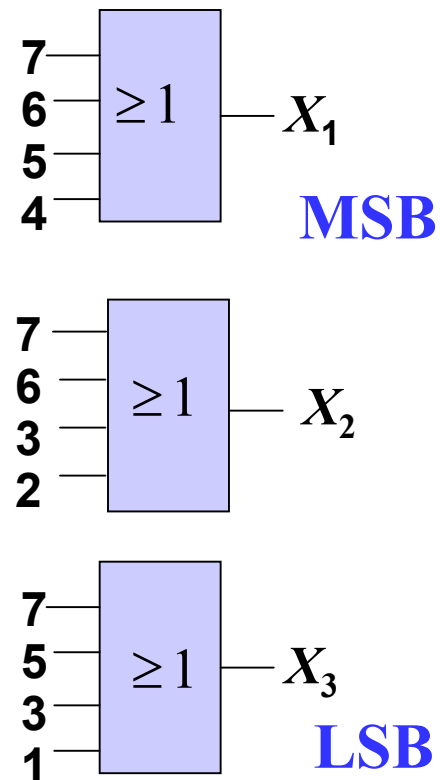
9.3.2 并行比较ADC

1. 有舍有入并行比较ADC





$+ \geq - : C=1$
 $+ < - : C=0$



编码器

输入信号 V_{in} 在不同范围内转换成对应的数字量, 真值表如下:

输入模拟信号 V_{in}	阶梯	等价模拟 输入 \bar{V}_{in}	比较器输出 $C_7 C_6 C_5 C_4 C_3 C_2 C_1$	输出 1 异或门	输出 $X_1 X_2 X_3$	量化误差
$0 \leq V_{in} < \frac{1}{14} V_{ref}$	0s	0	0 0 0 0 0 0 0	No	0 0 0	$+\frac{1}{14} V_{ref}$
$\frac{1}{14} V_{ref} \leq V_{in} < \frac{3}{14} V_{ref}$	1s	$\frac{1}{7} FSR$	0 0 0 0 0 0 1	1	0 0 1	$\pm \frac{1}{14} V_{ref}$
$\frac{3}{14} V_{ref} \leq V_{in} < \frac{5}{14} V_{ref}$	2s	$\frac{2}{7} FSR$	0 0 0 0 0 1 1	2	0 1 0	$\pm \frac{1}{14} V_{ref}$
$\frac{5}{14} V_{ref} \leq V_{in} < \frac{7}{14} V_{ref}$	3s	$\frac{3}{7} FSR$	0 0 0 0 1 1 1	3	0 1 1	$\pm \frac{1}{14} V_{ref}$
$\frac{7}{14} V_{ref} \leq V_{in} < \frac{9}{14} V_{ref}$	4s	$\frac{4}{7} FSR$	0 0 0 1 1 1 1	4	1 0 0	$\pm \frac{1}{14} V_{ref}$
$\frac{9}{14} V_{ref} \leq V_{in} < \frac{11}{14} V_{ref}$	5s	$\frac{5}{7} FSR$	0 0 1 1 1 1 1	5	1 0 1	$\pm \frac{1}{14} V_{ref}$
$\frac{11}{14} V_{ref} \leq V_{in} < \frac{13}{14} V_{ref}$	6s	$\frac{6}{7} FSR$	0 1 1 1 1 1 1	6	1 1 0	$\pm \frac{1}{14} V_{ref}$
$\frac{13}{14} V_{ref} \leq V_{in} < V_{ref}$	7s	V_{ref}	1 1 1 1 1 1 1	7	1 1 1	$-\frac{1}{14} V_{ref}$

看出: V_{in} 在第几号阶段内, 输出数字就是几.

例： 5位 有舍有入并行比较ADC，
 $V_{\text{ref}} = 46.5 \text{ V}$, $R = 1 \text{ k}\Omega$. 求：

1) $V_{\text{in}} = 34.9 \text{ V}$, $X_1 X_2 X_3 X_4 X_5 = ?$

2) $V_{\text{in}} = 28.1 \text{ V}$, $X_1 X_2 X_3 X_4 X_5 = ?$

3) 如果 $X = 10101$, $\overline{V_{\text{in}}} = ?$ $V_{\text{in}} = ?$

解：

$$s = \frac{V_{\text{ref}}}{2^5 - 1} = \frac{46.5}{31} = 1.5 \text{ V}$$

1) $V_{\text{in}} = 34.9 \text{ V}$, $\frac{V_{\text{in}}}{s} = \frac{34.9}{1.5} = 23.3 \rightarrow 23 \text{ s} \quad X_1 X_2 X_3 X_4 X_5 = 10111$

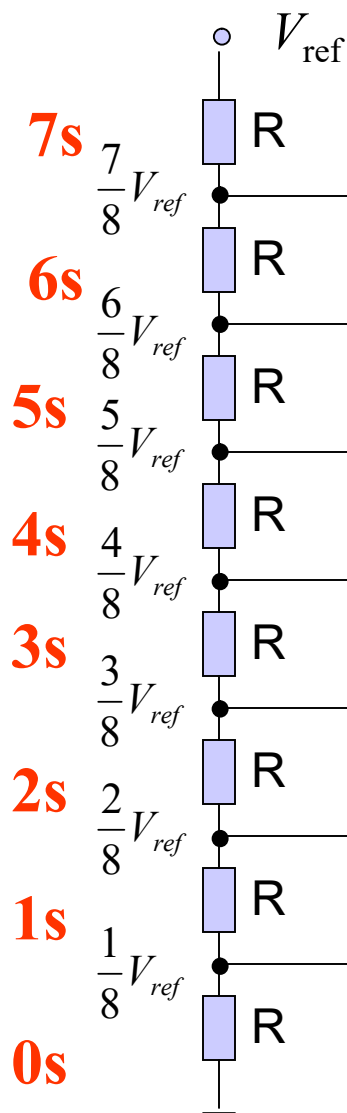
2) $V_{\text{in}} = 28.1 \text{ V}$, $\frac{28.1}{1.5} = 18.7 \rightarrow 19 \text{ s} \quad X_1 X_2 X_3 X_4 X_5 = 10011$

3) $X = 10101$, (21) $\rightarrow 21 \text{ s} \quad \overline{V_{\text{in}}} = 21 \times 1.5 \text{ V} = 31.5 \text{ V}$

$$V_i = (31.5 - \frac{1}{2} \times 1.5) \sim (31.5 + \frac{1}{2} \times 1.5) \quad (\overline{V_{\text{in}}} \pm \frac{1}{2} s)$$

2. 只舍不入并行比较ADC

电路



电路其他部分与有舍有入电路相同

8 个电阻: 阻抗 **8R**

分压, 比较级别: $\frac{1}{8}V_{ref} \sim \frac{7}{8}V_{ref}$

阶梯: **0s ~ 7s**

输入模拟电压 V_{in} , 与比较级别相比较, 转换为数字信号。

3位只舍不入并行比较ADC真值表

V_{in}	阶梯	$\overline{V_{in}}$	$X_1X_2X_3$	误差
$0 \leq V_{in} < \frac{1}{8}V_{ref}$	0s	0	0 0 0	$\frac{1}{8}V_{ref}$
$\frac{1}{8}V_{ref} \leq V_{in} < \frac{2}{8}V_{ref}$	1s	$\frac{1}{8}V_{ref}$	0 0 1	$\frac{1}{8}V_{ref}$
$\frac{2}{8}V_{ref} \leq V_{in} < \frac{3}{8}V_{ref}$	2s	$\frac{2}{8}V_{ref}$	0 1 0	$\frac{1}{8}V_{ref}$
$\frac{3}{8}V_{ref} \leq V_{in} < \frac{4}{8}V_{ref}$	3s	$\frac{3}{8}V_{ref}$	0 1 1	$\frac{1}{8}V_{ref}$
$\frac{4}{8}V_{ref} \leq V_{in} < \frac{5}{8}V_{ref}$	4s	$\frac{4}{8}V_{ref}$	1 0 0	$\frac{1}{8}V_{ref}$
$\frac{5}{8}V_{ref} \leq V_{in} < \frac{6}{8}V_{ref}$	5s	$\frac{5}{8}V_{ref}$	1 0 1	$\frac{1}{8}V_{ref}$
$\frac{6}{8}V_{ref} \leq V_{in} < \frac{7}{8}V_{ref}$	6s	$\frac{6}{8}V_{ref}$	1 1 0	$\frac{1}{8}V_{ref}$
$\frac{7}{8}V_{ref} \leq V_{in} < V_{ref}$	7s	$\frac{7}{8}V_{ref}$	1 1 1	$\frac{1}{8}V_{ref}$

例: 4位只舍不入并行比较ADC, $V_{\text{ref}}=32\text{ V}$, $R=1\text{ k}\Omega$.

求:

1) $V_{\text{in}}=8.9\text{ V}$, $X_1X_2X_3X_4=?$

2) $V_{\text{in}}=25.6\text{ V}$, $X_1X_2X_3X_4=?$

3) 若 $X_1X_2X_3X_4=1001$, $\overline{V_{\text{in}}}=?$ $V_{\text{in}}=?$

解:

$$s = \frac{V_{\text{ref}}}{2^4} = \frac{32}{16} = 2\text{ V}$$

1) $V_{\text{in}}=8.9\text{ V}$, $\frac{V_{\text{in}}}{s} = \frac{8.9}{2} = 4.45 \rightarrow 4\text{s} \rightarrow X_1X_2X_3X_4 = 0100$

2) $V_{\text{in}}=25.6\text{ V}$, $\frac{25.6}{2} = 12.8 \rightarrow 12\text{s} \rightarrow X_1X_2X_3X_4 = 1100$

3) $X=1001$, $(9) \rightarrow 9\text{s}$ $\overline{V_{\text{in}}} = 9 \times 2 = 18\text{ V}$

$$V_{\text{in}} = 18 \sim 20\text{ V}$$

$$\overline{V_{\text{in}}} \sim (\overline{V_{\text{in}}} + s)$$

并行比较 ADC (flash ADC)

优点: 速度快(并行)

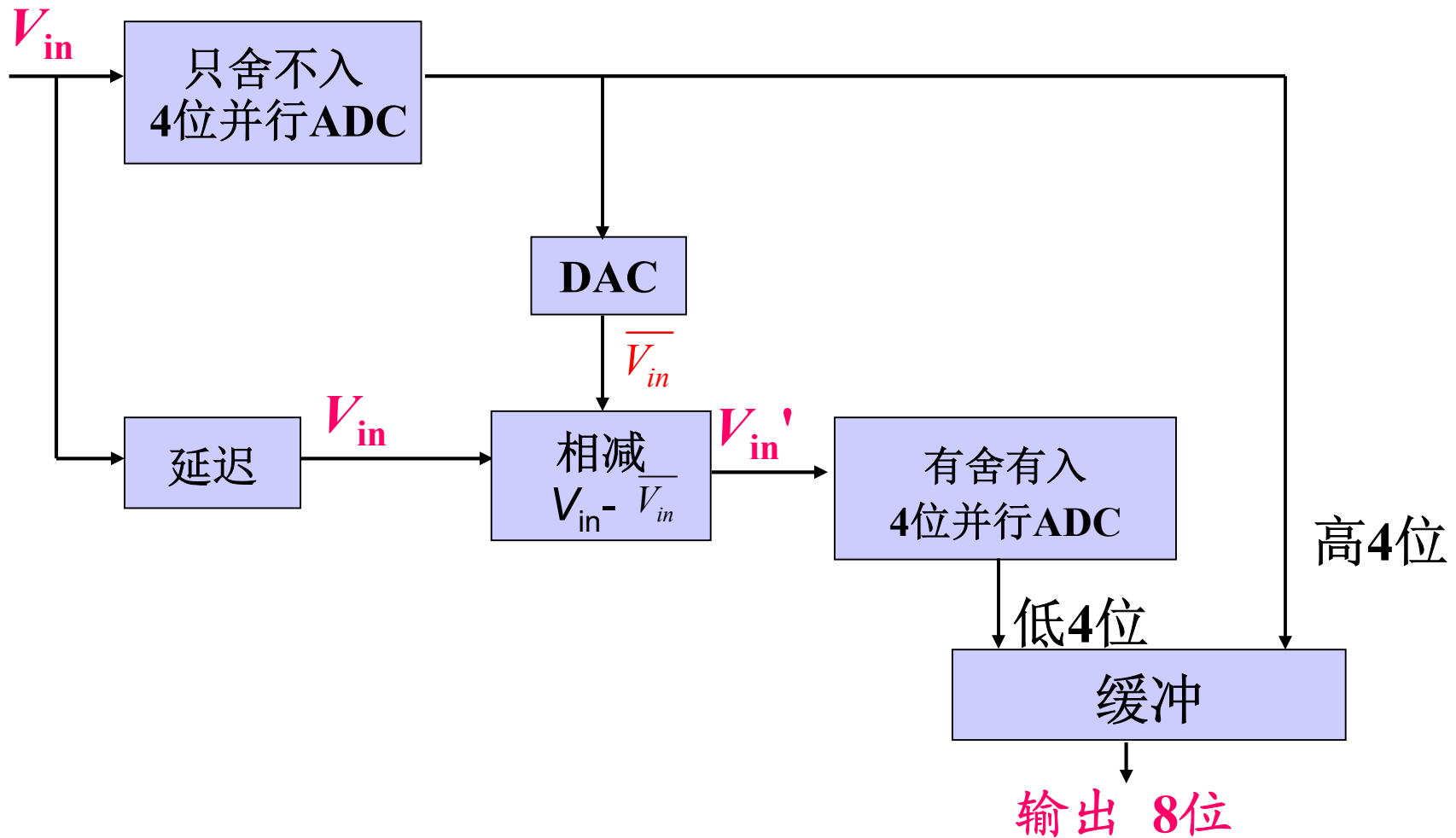
缺点: 硬件庞大

8位并行比较ADC {

- $2^8 = 256$ 电阻
- $2^8 - 1 = 255$ 比较器
- 255 D触发器
- $2^8 - 2 = 254$ 异或门
- 8 或门

9.3.3 并/串型ADC

以8位 并/串型ADC为例，是用两个4位并行ADC串接



过程:

1) V_{in} $\xrightarrow{\text{高 4 位 ADC}}$ $X_1X_2X_3X_4$

V_{in} 先进入高 4 位比较,
得到高 4 位的二进制数 (只舍不入)

$$S_1 = \frac{V_{ref}}{2^n}$$

2) $X_1X_2X_3X_4 \xrightarrow{\text{DAC}} \overline{V}_{in}$

把得到的 4 位二进制数经 DAC 转换成模拟量 \overline{V}_{in}

3) $(V_{in} - \overline{V}_{in}) = V_{in}'$

延迟后的信号与模拟量相减

4) $V_{in}' \xrightarrow{\text{低 4 位 ADC}}$ $X_5X_6X_7X_8$

差值送入低 4 位并行 ADC, (有舍有入)
得到 4 位二进制数

$$S_2 = \frac{V_{ref}}{2^n - 1}$$

5) 输出 8 位: $X_1X_2X_3X_4X_5X_6X_7X_8$

例：8位并/串ADC, V_{in} 范围0-8.27 V, 若 $V_{in}=5.58$ V, 求输出8位二进制数 $X_1X_2X_3X_4X_5X_6X_7X_8$ (各步计算取小数点后两位)

解： 高4位只舍不入, $V_{ref}=8.27$ V, (V_{in} 范围0~8.27 V)

量化阶梯 $s_1 = \frac{V_{ref}}{2^4} = \frac{8.27}{16} = 0.52$ V

$$\frac{V_{in}}{s_1} = \frac{5.58}{0.52} = 10.73 \longrightarrow 10s \longrightarrow 1010 \quad (\text{高4位})$$

$$\overline{V_{in}} = 10 \times s_1 = 10 \times 0.52 = 5.20 \text{ V}$$

$$V'_{in} = V_{in} - \overline{V_{in}} = 5.58 - 5.20 = 0.38 \text{ V}$$

低4位需要量化的部分 V'_{in}

低4位有舍有入

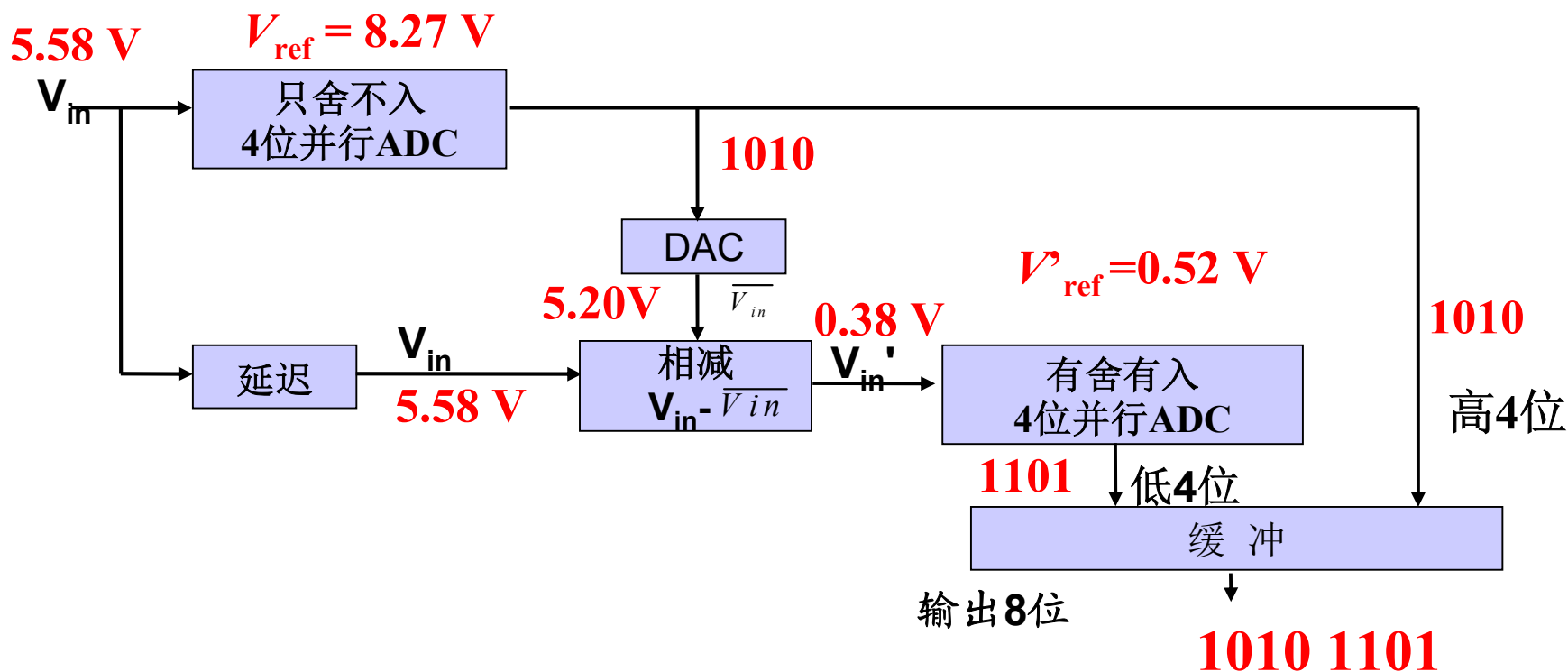
$$V'_{ref} = s_1 = 0.52 \text{ V}$$

阶梯

$$s_2 = \frac{V'_{ref}}{2^4 - 1} = \frac{0.52}{15} = 0.03 \text{ V}$$

$$\frac{V'_{in}}{s_2} = \frac{0.38}{0.03} = 12.67 \longrightarrow 13\text{s} \longrightarrow 1101 \quad (\text{低4位})$$

8位 输出码 $X_1X_2X_3X_4X_5X_6X_7X_8 = 1010 \ 1101$



练习

9.22 6位并/串型ADC电路，高三位用只舍不入方法，低三位用有舍有入方法，若 $V_{\text{ref}} = 5.42 \text{ V}$ ， $V_{\text{in}} = 3.26 \text{ V}$ ，求输出的6位二进制数 $X_1 \sim X_6$ 的值。（保留2位小数）

解：高三位： $s_1 = \frac{V_{\text{ref}}}{2^3} = \frac{5.42}{8} = 0.68 \text{ V}$ $\frac{V_{\text{in}}}{s_1} = \frac{3.26}{0.68} = 4.79 \rightarrow 4$
 $X_1 X_2 X_3 = 100$

低三位： $V'_{\text{in}} = V_{\text{in}} - 4s_1 = 3.26 - 4 \times 0.68 = 0.54 \text{ V}$

$$V'_{\text{ref}} = s_1 = 0.68 \text{ V}$$

$$s_2 = \frac{V'_{\text{ref}}}{2^3 - 1} = \frac{0.68}{7} = 0.10 \text{ V} \quad \frac{V'_{\text{in}}}{s_2} = \frac{0.54}{0.10} = 5.40 \rightarrow 5$$

$$\therefore X_1 \sim X_6 = 100101$$

$$X_4 X_5 X_6 = 101$$

小 结

- 二进制权电阻**DAC**， 梯型和倒梯型**DAC**
 - 工作原理及计算
- 有舍有入、只舍不入并行比较**ADC**
 - 工作原理及计算
- 并行比较**ADC**及并/串型**ADC**
 - 工作原理及计算

课后作业：

9 . 4 9 .19

9 . 5 9 .20

9 .18 9 .21