



UNIVERSIDAD
AUTÓNOMA
DE QUERÉTARO



FACULTAD
DE INGENIERÍA

PRÁCTICA 7: SPI MICROCONTROLADORES

RAMÍREZ ÁLVAREZ CARLO IVÁN - 280847
ONTIVEROS MARTÍNEZ BEATRIZ - 244784
TREJO DOMÍNGUEZ NELLY BIBIANA - 242494

UNIVERSIDAD AUTÓNOMA DE QUERÉTARO
INGENIERÍA BIOMÉDICA

MICROCONTROLADORES
ING. JOSÉ DE JESÚS SANTANA RAMÍREZ
ENERO, 2023

I. OBJETIVOS

- Aprender la aplicación del protocolo de comunicación SPI.

II. MARCO TEÓRICO

a. Comunicación serial

Se denomina comunicación serial a aquella en la que se transmite la información por un solo canal de datos, en contraposición con la comunicación en paralelo, donde la transmisión es de a múltiples líneas en simultáneo. En otras palabras, es el proceso de envío de datos de un bit a la vez, de forma secuencial, sobre un canal de comunicación o un bus.

b. Interfaz Serial Síncrona (SSI)

El microcontrolador TM4C123GH6PM incluye cuatro módulos de interfaz serial síncrona (SSI).

Cada módulo SSI es una interfaz maestra o esclava para la comunicación serial síncrona con dispositivos periféricos que tienen interfaces seriales síncronas Freescale SPI, MICROWIRE o Texas Instruments.

Los módulos SSI TM4C123GH6PM tienen las siguientes características:

- Operación de interfaz programable para interfaces seriales síncronas Freescale PI, MICROWIRE o Texas Instruments.
- Operación maestra o esclava
- Velocidad de bits de reloj programable y preescalador.
- FIFO de transmisión y recepción separados, cada uno de 16 bits de ancho y 8 ubicaciones de profundidad.
- Tamaño de trama de datos programable de 4 a 16 bit.
- Modo de prueba de bucle invertido interno para pruebas de diagnóstico/depuración.
- Interrupciones estándar basadas en FIFO e interrupción de fin de

transmisión.

- Transferencias eficientes mediante el controlador de acceso a memoria

Micro Direct (μ DMA)

- Canales separados para transmitir y recibir.
- Recibir solicitud única afirmada cuando los datos están en FIFO; solicitud de ráfaga afirmada cuando FIFO contiene 4 entrada.
- Transmitir solicitud única afirmada cuando hay espacio en el FIFO; solicitud de ráfaga afirmada cuando hay cuatro o más entradas disponibles para escribir en el FIFO

c. Ventajas del protocolo SPI

La primera es que es una interfaz direccionada de hardware simple que ofrece completa flexibilidad para la cantidad de bits transferidos. Usa un modelo de maestro-secundario con un maestro simple y puede manejar varios dispositivos secundarios usando comunicaciones dúplex que operan a altas velocidades de reloj. No usa un protocolo estándar y transfiere solo paquetes de datos, lo que la hace ideal para transferir flujos de datos largos.

d. Descripción del protocolo SPI

SPI usa un máximo de cuatro líneas de señal (Fig 1). El dispositivo maestro, por lo general un procesador o controlador, suministra y controla el reloj (SCK) y líneas de selección de chip (CS). La operación multiplexor completa se maneja a través de las líneas de datos Master Out Slave In (MOSI) y Master In Slave Out (MISO). En un maestro individual simple, con configuración del dispositivo secundario individual, la línea de selección de chip puede eliminarse y se puede forzar la entrada de CS al dispositivo secundario al estado lógico habilitado. Si el dispositivo secundario solo puede enviar datos (comunicación semidúplex), luego la línea MOSI también puede eliminarse, y así reducir el conteo de señales adicionalmente. Los datos salen a través de la señal del reloj de tal forma que la transferencia de datos se asemeja a un registro de turnos con un bit cambiado para cada reloj.

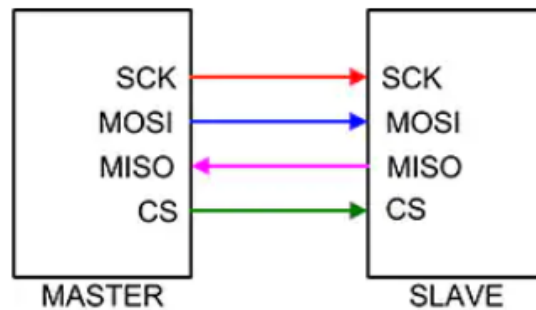


Fig 1. La conexión dúplex SPI básica usa dos líneas de datos (MOSI, MISO), una línea de reloj (SCK) y una línea de selección de chip (CS). MOSI en un dispositivo secundario es, a veces, rotulada como entrada de datos de dispositivo secundario (SDI). MISO puede denominarse como salida de datos secundarios (SDO).

III. MATERIAL

- termopar tipo K MAX6675

IV. DESARROLLO DE LA PRÁCTICA

```

1
8 int main(void)
9 {
10     float temperatura = 0;
11     Configurar_PLL(); // Configuración a 50 MHz
12     Configurar_SSI3();
13
14     while (1){
15
16         temperatura = SPI_readMAX();
17     }
18 }
19
  
```

Fig 2. Código principal

Observamos que en la Fig 3. se configura el PLL a 50 MHz para poder ser utilizado en la TIVAC TM4C123 y posteriormente se utiliza un ciclo while para poder realizar una lectura constante de la temperatura del sensor.

Cabe mencionar que debido al termopar la inicialización del módulo se realizó con un DSS de 16 bits, el CS low del estado alto a bajo para comenzar la lectura y con

un Clk a 4.3 MHz.

```
10
71 extern uint16_t SPI_readMAX(void)
72 {
73     uint16_t data = 0;
74     float temp = 0;
75     GPIOD->DATA |= (0<<1); // en CS = 0 // Poner primero en 0
76     SPI_write(0x0); // "activar"
77     while ((SSI3->SR & 0x10) == 0x10){ // espera por busy bit (4-
78     }
79     data = SSI3->DR;
80     GPIOD->DATA |= (0<<1); // en CS = 0
81
82     data = (data>>3);
83     data |= (0<<12) | (0<<13); // espacio de memoria
84
85     temp = data * 0.25;
86     return temp;
87 }
88
```

Fig 3. Lectura del sensor

Se observa en la Fig 3. la lectura del sensor, donde se recopila el sensado lo coloca en el espacio de memoria y lo multiplica por un factor de 0.25 de acuerdo a las especificaciones de este.

V. RESULTADOS

A la aplicación de calor el sensor fue realizando una lectura en la que nos indicaba la temperatura como se observa en la Fig 4.

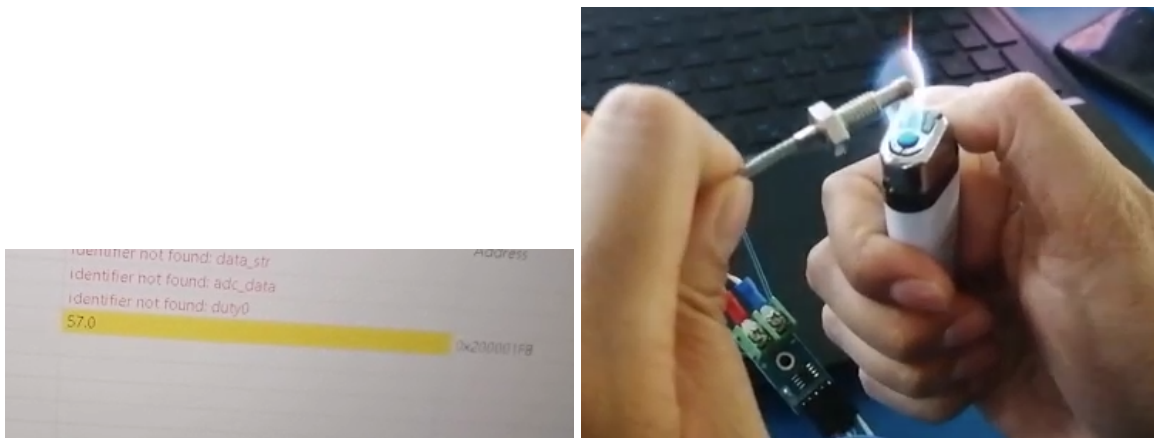


Fig 4. Lectura del sensor de temperatura.

VI. BIBLIOGRAFÍA

Texas Instruments Incorporated. (2007). *Tiva™ TM4C123GH6PM Microcontroller - Data Sheet*. -. Recuperado 20 de enero de 2023, de https://www.ti.com/lit/ds/spms376e/spms376e.pdf?ts=1646079818207&ref_url=https%253A%252F%252Fwww.google.com%252F

Por qué y cómo usar la interfaz periférica serial para simplificar las conexiones entre distintos dispositivos. (2019, 14 febrero). Digi-Key. Recuperado 14 de febrero de 2023, de <https://www.digikey.com.mx/es/articles/why-how-to-use-serial-peripheral-interface-simplify-connections-between-multiple-devices>