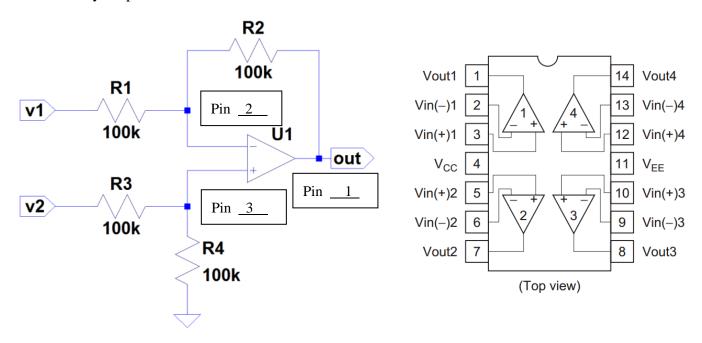
REPORT

Experiment 1: Difference Amplifier

Write down your pinout.



電路介紹與分析:

電路介紹:

本電路為差動放大器 Differential Amplifier(Voltage Subtractor),其主要功能為將兩個輸入端的輸入訊號差放大,換句話說,若差放的兩個輸入為 V^+ 和 V^- ,則輸出 V_{out} 則為 $A_a(V^+-V^-)+A_c(V^+-V^-)/2$ 其中 A_a 是差模增益而 A_c 為共模增益。

一個差動放大器通常以共模拒斥比(CMRR),也就是差模增益和共模增益的比值(CMRR= $\frac{A_d}{A_c}$)來衡量差動放大器消除共模訊號的能力,因此當共模增益 $A_c \to 0$ 時,CMRR $\to \infty$,也就代表差動放大器月接近理想狀態。

電路分析:

$$V1$$
 Re V_{R} Vout

 V_{R}

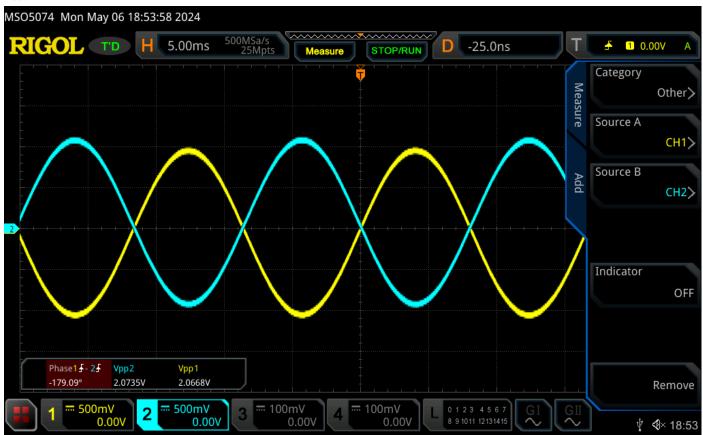
電路分析結論:

代入電阻值去做計算可以得到 $V_{out} = v_2 - v_1$,此電路的差模增益計算值為 1 而共模增益為 0, $CMRR \rightarrow \infty$ 符合電路分析時提到的理想狀態,但是在實驗數據上的反應則可以發現,當 $v_2 = 0$ 時, $|V_{out}| = v_1 + 67mV$,多出來的 67mV 明顯就是電阻誤差所造成的,也因為電阻誤差值而導致實際測量的差模增益為 1.003 而共模增益為 546.7u。

2.

v1,pp (V)	v2,pp (V)	vd,pp=v2-v1 (V)	V _{out,pp} (V)	A _{DM} (V/V)	Phase (vout->v1) (degree)
2.0668	0	2.0668	2.0735	1.003	179.09

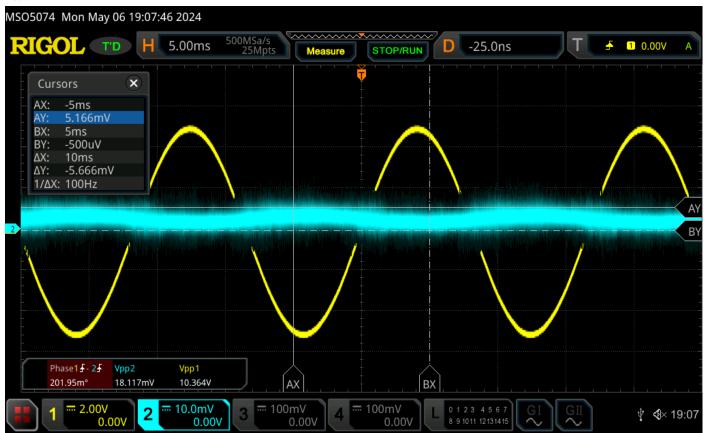
 v_{out} and v1 waveform:



3.

v1,pp (V)	vout,pp (V)	ACM (V/V)	Phase (vout->v1)	
71 ()	711 ()	, ,	(degree)	
10.364	5.666	0.5467m	201.95	

vout and v1 waveform:



4.

$$CMRR = \left| \frac{A_{DM}}{A_{CM}} \right| = \frac{1834.644}{1000} = \frac{1834.644}$$

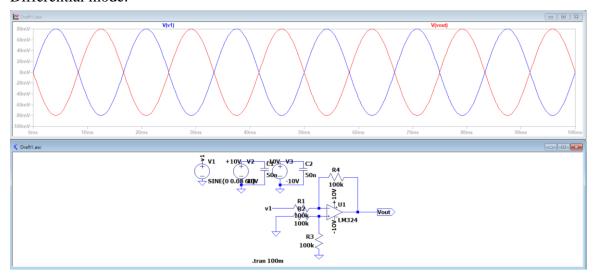
Question:

Please briefly explain how can a layout design "puts" coupled noise into common mode, which can be easily filtered?

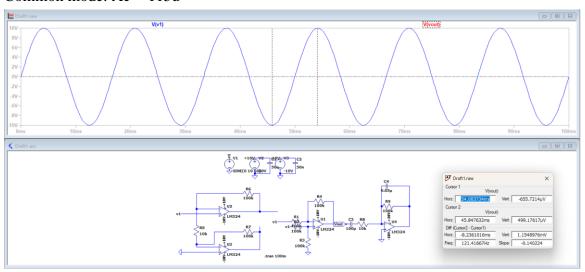
由於空間中有諸多電磁波以及冷熱輻射、空氣波動以及各種物體物品的震動所造成的雜亂訊號,而這些雜訊在一較小空間下可以看做是幾乎平均分布,而差分放大器或者說儀表放大器的兩端輸入靠得非常地接近,因此接收到的雜訊理論上是接近的,因此透過差分放大器的放大後,由電路分析導出的公式可以得到,輸出訊號會是輸入訊號相減後乘上增益,因此相同相位的雜訊就會抵消。

LTSpice Simulation:

Differential mode:

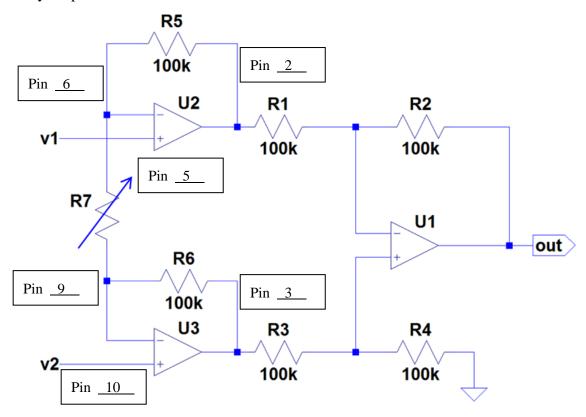


Common mode: Ac~=115u



Experiment 2: Instrumentation Amplifier

Write down your pinout.

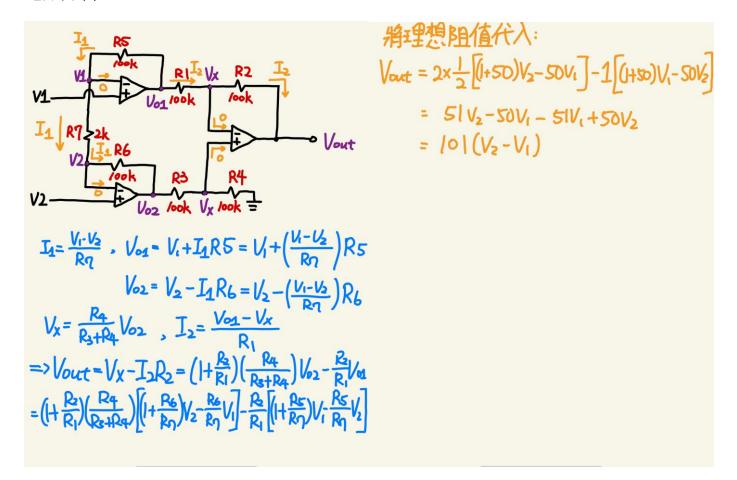


電路介紹與分析:

電路介紹:

本實驗的儀表放大器由三個運算放大器組成,這也是大多數儀表放大器構成所需的 OP AMP 數量,此電路分為前後兩級,第一級由兩個 OP AMP 昨為前置放大器,後面連接一個差動放大器,前置的放大器提供高輸入阻抗,低噪音影響還有輸出增益,後級的差動放大器則用來抑制共模雜訊,且若電阻 R1R2 比例更改,也可以提供附加輸出增益。

電路分析:



電路分析結論:

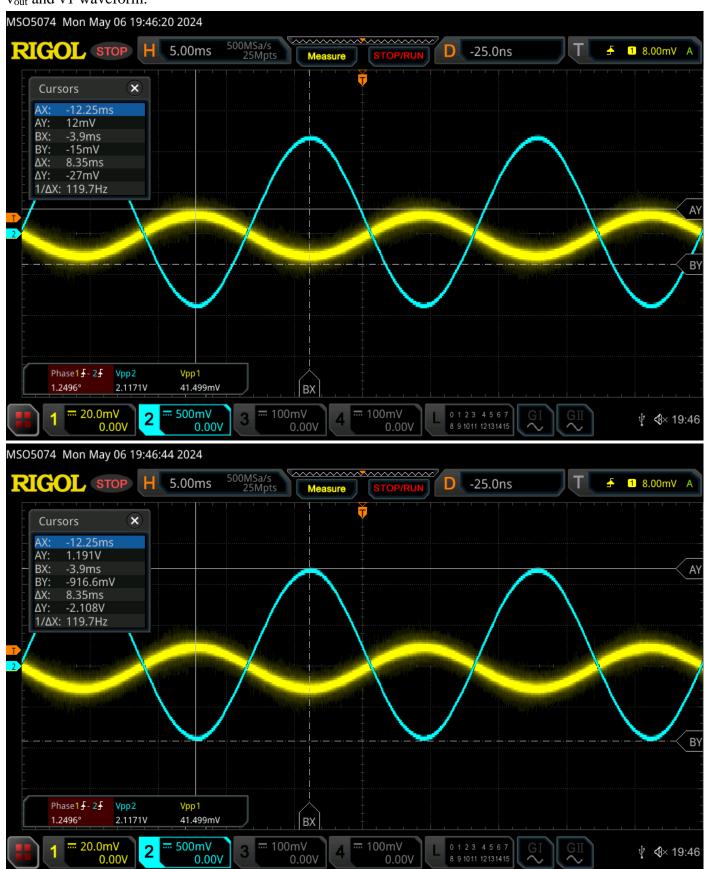
根據電路分析的推導結果,當 V2 接地時,輸出將為 101 倍(差模增益)的 V1 且擁有 180 度的相位差,而實際測量的時候卻只有量出大約 78 倍的增益,我認為是因為 Cursor 的尺度太大,因此對微小訊號(V1)的量取產生較大誤差,且示波器上顯示的 V1 訊號明顯很粗,這也讓測量時會產生更多誤差,我認為實際上 V1 的 Vpp 大約是 21mV,因此 2.108/21m 就會大概是 101 倍,而在相位的 Cursor量測與實際推算就大致一至。

當 V2=V1 時,理論上的輸出應該為 0V,但是因為實際上的電路會有電阻不匹配的問題,因此還是量出了大約 577u 的共模增益,相當的小,這也意味著我的實際電路電阻誤差很小,因此整體儀表放大器的 CMRR 算滿大的。

2.

v1,pp	v2,pp	vd,pp=v2-v1	V _{out,pp}	A_{DM}	Phase (vout->v1)
(V)	(V)	(V)	(V)	(V/V)	(degree)
27m	0	27m	2.108	78.074	8.35m/16.667m*360=180.356

vout and v1 waveform:



v1,pp (V)	vout,pp (V)	ACM (V/V)	Phase (vout->v1) (degree)
10.4	6m	577.0u	12

vout and v1 waveform:



4.

$$CMRR = \left| \frac{A_{DM}}{A_{CM}} \right| = 135310 = 102.627 dB$$

Question:

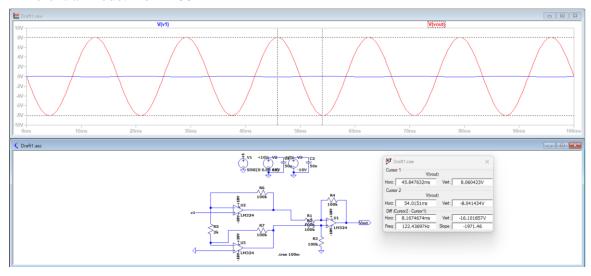
Why do we apply large signal in CM gain testing, and small signal in DM gain testing? Please explain briefly.

由於在測量差模增益的時候,V2是接地的,而根據電路分析的計算,輸出電壓將會是V1-V2後再乘上增益值,若輸入訊號對地壓差太大,就會導致輸出訊號大得太誇張,比如說輸入Vpp=10V,那麼實驗二得到的輸出就會是100V(若沒有元件損壞),這樣的電壓值是有危險性的。

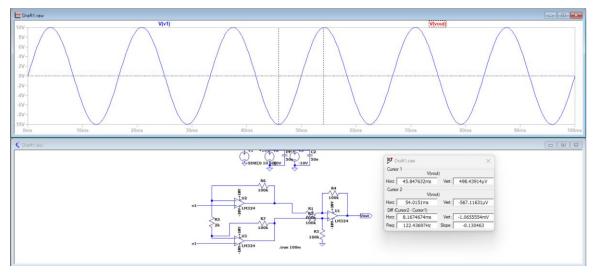
而在測量共模增益時,由於輸入訊號相同 V1=V2,因此理論上不管輸入訊號多大,都會因為相互抵消而消失,而調高輸入電壓的意義比較像是模擬真實的輸入訊號與實際雜訊之間的關係,由於一般情況下輸入訊號與雜訊都會有明顯的壓差,因此在共模增益測量實驗中提供高輸入訊號,較符合實際情況。

LTSpice Simulation:

Differential mode: Ad~=100



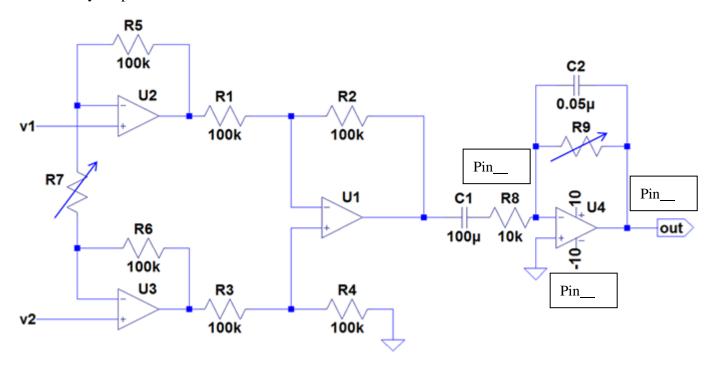
Common mode: Ac~=106u



Lab10

Experiment 3: Instrumentation Amplifier with band-pass filter

Write down your pinout.



電路介紹與分析:

電路介紹:

此實驗在實驗二的儀表放大器後串接了一個 Band Pass filter,用意為抓取儀表放大器特定頻率的輸出訊號,由於在許多電器中的訊號都會有來自台電公司電壓源的 60Hz 頻率段,因此若輸入與輸出訊號有很接近此頻率段的訊號,就需要有濾波器來抓取所需頻率,不然輸出有可能會被 60Hz 的供壓影響。

電路分析:

$$V_{1} - \frac{1}{\sqrt{R}} \frac$$

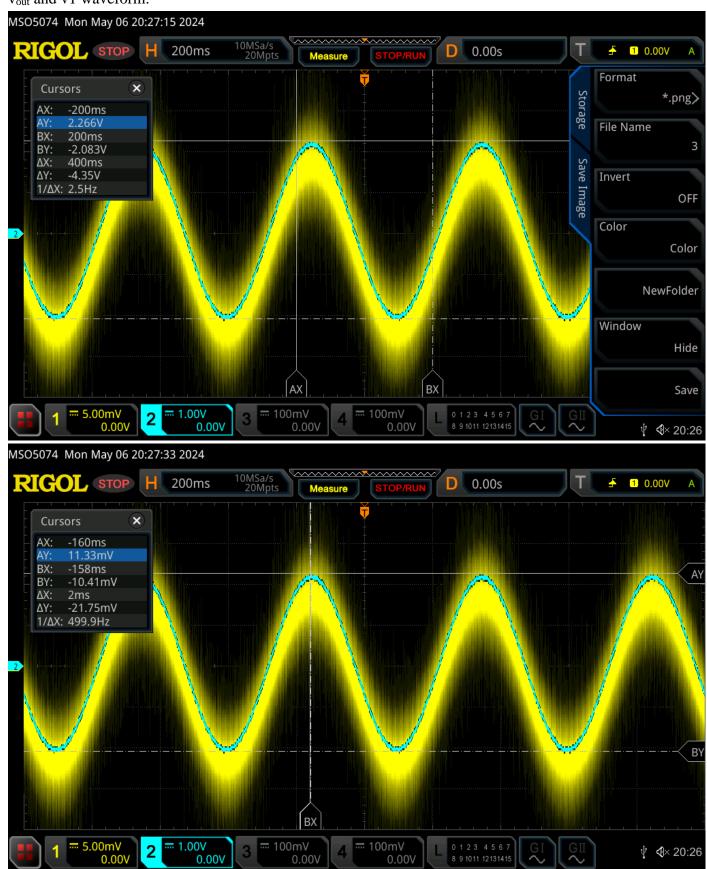
電路分析結論:

由計算可以得知,最後的 Vout 會有大約 210 倍的差模增益,由於大於 2pi Hz 的訊號在後面的濾波器就會超過 3dB 點,因此本實驗的輸入訊號選擇 2Hz,實際測量出來的 ADM 也差不多是理想值,因此電路算是滿準確的。

2.

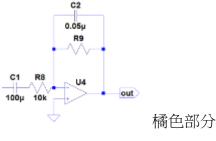
	v1, _{pp}	v2 _{,pp}	$vd_{,pp}=v2-v1$	V _{out,pp}	A _{DM}	Phase (vout->v1)
L	(V)	(V)	(V)	(V)	(V/V)	(degree)
	21.75m	0	21.75m	4.35	200.0	0ms/500ms*360=0

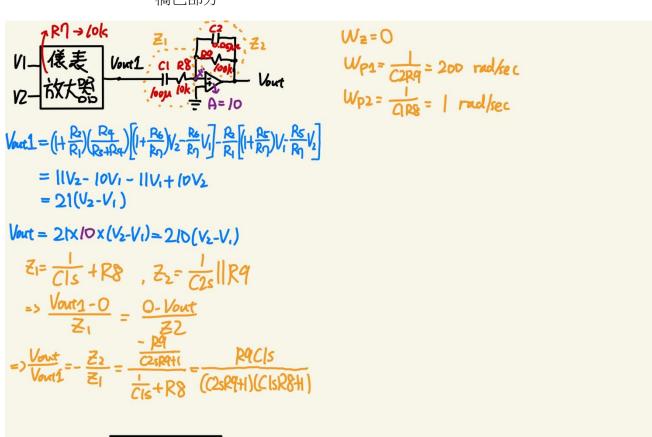
vout and v1 waveform:



Question:

Please derive its transfer function, and frequency response in terms of specs below.

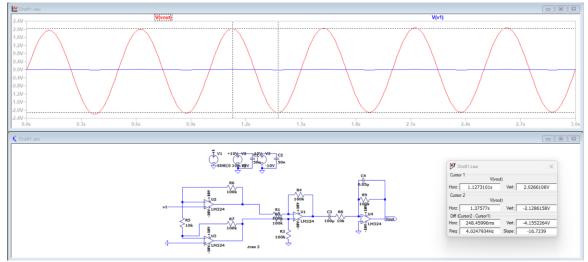




 $|H(s)|=210*1/((200^2+1)*2)^(1/2)$

LTSpice Simulation:

Differential mode:



實驗心得:

這次的實驗相較前面的實驗,算是比較簡單的,但是由於我一開始測量 Common mode 的時候,輸出訊號就算 scale 調到 5mV,訊號還是沒有 sine wave,而是接近一值線讓我一直懷疑是不是我的電路有接錯,結果搞了半天原來是我的電阻太精準,所以 Common mode gain 超級小,而 CMRR 超級大,因此訊號基本為直流,只有示波器和導線上的小雜訊而已,結果最後沒有 demo 到,殘念。

實驗結論:

實驗一為一個差動放大器,會將兩個輸入訊號的差放大,因此同相位與振幅的雜訊就會被過濾掉, 而此電路的重點在於電路上電阻的匹配度,越好的匹配度會帶來越好的雜訊濾除效果,也就是更高的 CMRR。

實驗二在實驗一電路前面加上一級 buffer 電路,功能是將輸入訊號進行第一級的放大,重點是同時提高更高的輸入阻抗,好讓實際運用時,前一級的電路訊號更完全的傳入。

實驗三在實驗二電路後方加入帶通濾波器,功能是將放大與濾掉雜訊後的訊號進行頻率上的篩選, 重點在於 C 和 R 的選擇,來控制想要的頻率範圍。

Reference:

Panasonic. (Unknown) Basics of Common Mode Noise Filters(2/5). Retrieve from: https://industrial.panasonic.com/tw/design-support/lecture/noise-filters5-2#c4 (2024/05/12)

Cadence. (Unknown) Minimize Crosstalk With Capacitive Coupling Noise Reduction Methods. Retrieve from:

https://resources.system-analysis.cadence.com/blog/msa2021-minimize-crosstalk-with-capacitive-coupling-noise-reduction-methods (2024/05/12)

維基百科。(2022/10/14) 差動放大器。檢自:

https://zh.wikipedia.org/zh-tw/%E5%B7%AE%E5%88%86%E6%94%BE%E5%A4%A7%E5%99%A8 (2024/05/12)

維基百科。(2023/8/22) 儀表放大器。檢自:

 $\frac{https://zh.wikipedia.org/zh-tw/\%\,E5\%\,84\%\,80\%\,E8\%\,A1\%\,A8\%\,E6\%\,94\%\,BE\%\,E5\%\,A4\%\,A7\%\,E5\%\,99\%\,A8}{(2024/05/12)}$