

DOI: 10.3724/SP.J.1187.2010.00911

支持多播路径传输的片上网络并行测试方法*

方芳^{1,2} 董建波² 韩银和² 李晓维²

(1. 合肥工业大学, 合肥 230009; 2. 中国科学院计算机系统结构重点实验室, 北京 100190)

摘要: 针对基于 NoC 互连方式, 具有多播路径传输功能的多核系统芯片, 提出多播路径测试方法(Multicast paths testing method, MPTM)。首先, 提出同构核的测试访问路径生成(test access path generation, TAPG)算法, 消除路径死锁。其次, 提出了支持片上响应比较的多播测试机制。最后, 利用 NoC 中的虚通道设计, 优化多条测试访问路径组合。实验结果表明, 本方法比串行测试方法至少减少 85% 的测试时间; 随着网络规模的扩大, 效果更好。实验证明, 同构核的集中分布也有利于进一步减少测试时间。

关键词: 片上网络; 系统芯片; 多播通信; 同构核; 测试访问路径

中图分类号: TP306+.2

文献标识码: A

国家标准学科分类代码: 520.30

Parallel testing method for NoC using multicast path

Fang Fang^{1,2} Dong Jianbo² Han Yinhe² Li Xiaowei²

(1. Hefei University of Technology, Hefei 230009, China; 2. System Architecture Key Laboratory, Institute of Computing Technology, Chinese Academy of Sciences, Beijing 100190, China)

Abstract: An efficient testing method called Multicast Paths Testing Method (MPTM) for NoC-based many-core and multicast-support SoC to reduce test time is presented in the paper. Firstly, Test Access Path Generation (TAPG) method is proposed to find a Test Access Path (TAP) for one kind of homogeneous cores and to avoid deadlock. Then, Multicast Testing Mechanism is presented to modify multicast communication protocol for test and to realize the test response comparison to analysis of the test results on chip. Finally, by using Virtual Channels, some TAPs could coexist for parallel testing. The experimental results show that MPTM could reduce test time by over 85% for large scale many-core SoC compared with serial testing, and have a better effect with growing NoC size. Furthermore, if homogenous cores are in the obviously concentrated distributions, it would farther decrease test time.

Keywords: networks-on-chip; system-on-chip; multicast communication; homogenous cores; test access path

1 引言

为了缩短芯片设计周期和降低设计复杂度, IP(intellectual property)核被越来越多的集成到系统芯片(system-on-chip, SoC)中^[1]。未来的系统芯片将以片上网络(network-on-chip, NoC)^[2]的互连方式集成成百上千个 IP 核, 其中存在大量同构核^[3]。如何在短时间内完成对这类系统芯片内大量 IP 核的测试已成为亟待解决的核心问题。

利用网络通信技术传输测试数据的方法已被广

泛应用在基于 NoC 的芯片测试过程中^[4-6]。这些通信技术主要包括: 单播通信(unicast communication^[7], 即点到点的报文(packet)传输)和多播通信(multicast communication, 也称多址广播或组播, 即一对多或多对多的报文传输)。前者是 NoC 的基本数据传输方式。随着片内并行计算等事务的增多, 后者^[8]的需求也与日俱增。首先, 多核并行处理需要多播通信的支持。例如, 并行查找算法和并行图像处理算法^[9]。其次, 多播通信也使单程序多数据(SPMD, single-program multiple-data)的计算模式从中受益^[9]。同

本文于 2009 年 7 月收到。

* 基金项目: 国家“973”重点基础研究发展计划(编号: 2005CB321604); 国家自然科学基金重点项目(编号: 70631003); 博士点基金新教师项目(编号: 200803591033)。

时, NoC 的多播通信研究也给多播技术应用于测试领域提供了技术支持。如 Goossens 等人的 AEthereal Network-on-Chip 项目^[10]和 Millberg 等人的 NOSTRUM 项目^[11]中都分析指出多播通信在 NoC 中的必要性, 但没有给出多播通信的具体实现方法。Lu^[12]等提出一种面向连接的路径多播机制。该方法提出的报文协议简单, 实用性强, 但没有给出路由器的设计细节。Jerger^[8]等人提出了虚电路树状多播, 设计了路由器结构, 用一种特殊的单播报文(虚电路树建立报文)建立虚电路表, 路由器依据此虚电路表转发相继通过的多播报文, 但硬件开销大。Samman^[13]等人提出多播并行流水线路由器的结构, 但是没有给出如何解决死锁问题, 路由器的开销相对较大。Sethuraman^[14]等人提出多本地接口的多播路由器, 在路由器内部的多个核之间实现了多播功能。

目前在测试领域, 几乎没有利用 NoC 的多播功能进行测试的研究。如何在测试过程中利用多播通信技术来降低测试时间是值得研究的新问题。其中关键问题包括: a) 如何建立无死锁的测试访问路径(test access path, TAP); b) 如何扩展多播协议服务于测试; c) 如何避免测试响应对网络流量的影响。

本文针对基于 NoC 互连方式、具有多播路径传输功能的多核系统芯片, 提出多播路径测试方法(MPTM)。它旨在通过多播技术实现片上同构核之间测试数据(包括测试激励和参考响应)的重用来达到快速测试的目的。首先, 文中提出测试访问路径生成(TAPG)算法以获得对单类同构核无死锁的 TAP。其次, 提出了支持片上响应比较的多播测试机制, 解决了支持测试的多播协议扩展问题和大量同构核同时向自动测试仪(automatic test equipment, ATE)传输测试响应带来的网络流量问题。最后, 利用 NoC 中的虚通道设计, 优化出多条 TAP 的组合来并行测试多类同构核, 进一步提高测试效率, 缩短测试时间。为了描述问题的方便, 假设文中研究的系统芯片采用 mesh 拓扑结构, X-Y 路由算法, 虫孔交换机制和虚通道流控制机制。

2 多播路径测试方法(MPTM)

2.1 测试访问路径生成算法(TAPG)

假设在一个 $N \times N$ 、2-D mesh 的 NoC 中, 有 M 类同构核, 第 i 类同构核有 K_i 个, 每个核有唯一的坐标, 标识为 (x, y) , 与其相连的路由器坐标与其相同,

标识为 (x, y) 。图 1 中, 共有 4 类核。核 1 有 5 个, 它们的坐标集合为 $\{(1,1), (2,2), (3,3), (4,3), (4,4)\}$ 。同理, 核 2 的集合为 $\{(1,2), (2,4), (3,1), (4,1)\}$ 。同时, 假设 ATE 通过路由器 $(1,1)$ 与 NoC 相连。因此, 对一类同构核进行 MPTM 测试, 首先是为它们找到一条从路由器 $(1,1)$ 开始经过所有该类同构核的 TAP。

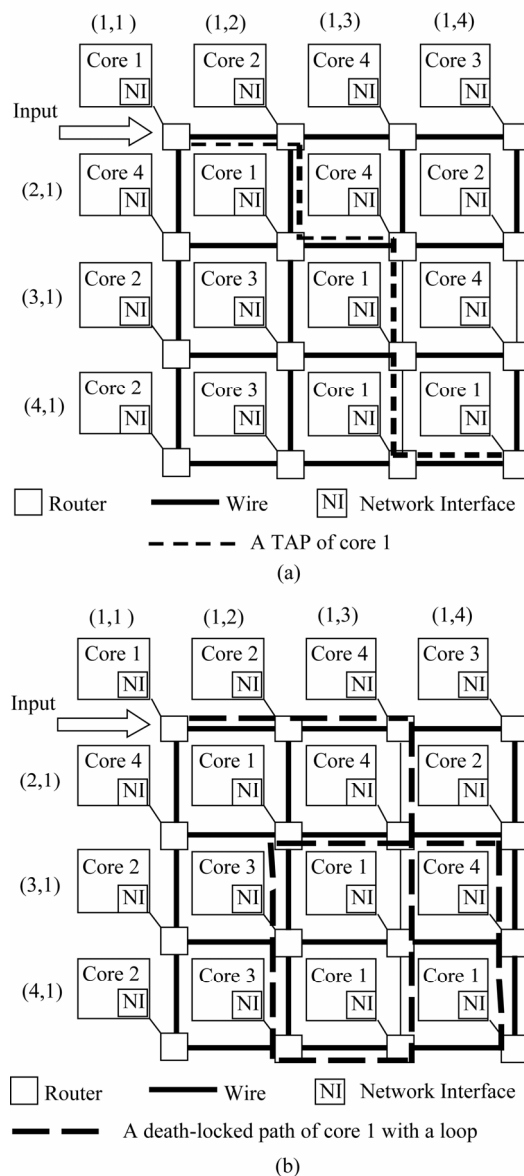


图 1 覆盖核 1 的一条 TAP(a)和一条产生死锁的回路(b)

Fig. 1 A TAP covered care 1 (a) and a loop generated death-lock (b)

定义 1 第 i 类核的一条 TAP 是从直接连接 ATE 的路由器开始依次访问该类核所经过路由器的坐标序列 $\langle (x_{ATE}, y_{ATE}), (x_1, y_1), \dots, (x_h, y_h), (x_{i1}, y_{i1}), (x_{i1}^1, y_{i1}^1), \dots,$

$(x_{i1}^j, y_{i1}^j), (x_{i2}^j, y_{i2}^j), (x_{i2}^1, y_{i2}^1), \dots, (x_{i2}^n, y_{i2}^n), (x_{i3}^1, y_{i3}^1), (x_{i3}^2, y_{i3}^2), \dots, (x_{iki-1}^m, y_{iki-1}^m), (x_{iki}^m, y_{iki}^m) \rangle$ 。它由该类核的一个坐标序列 $\langle (x_{i1}, y_{i1}), (x_{i2}, y_{i2}), \dots, (x_{iki}, y_{iki}) \rangle$ 唯一确定。TAP 不包含回路。

本文 NoC 采用 X-Y 路由算法, 即 TAP 中 ATE 到定义中核序列的第一个核, 以及核序列中每个核到下一个核均遵循 X-Y 路由规则。如图 1(a), 核 1 的一条 TAP 为 $\langle (1,1), (1,2), (2,2), (2,3), (3,3), (4,3), (4,4) \rangle$ 。

理论上, 第 i 类同构核可以形成 $K_i!$ 个不同的路由坐标序列, 其中可能包含带回路的坐标序列。回路会引起死锁问题。死锁是网络中的多个通信线程因彼此争夺资源而造成的一种互相等待的现象。如图 1(b) 中的通路 $\langle (1,1), (1,2), (1,3), (2,3), (3,3), (4,3), (4,2), (3,2), (2,2), (2,3), (2,4), (3,4), (4,4) \rangle$ 是一个带回路的坐标序列, 它是由核坐标序列 $\langle (1,1), (3,3), (4,3), (2,2), (4,4) \rangle$ 唯一确定的, 但它不是 TAP。当一个多播 Flit (流量控制单位, 片上网络传输的最小单位, 大小与带宽一致, 一个报文由一个或多个 Flit 组成) 经过回路再次传输到路由器 (2,3) 时, 它将因为属于同一个报文, 与初次到达该路由器的 Flit 被不加区分的放入同一个虚通道, 这导致报文错误。Flit 一旦进入该回路, 就在回路中循环, 无法向下游路由器 (2,4) 传输。当回路中 Flit 充满虚通道的 Buffer 容量时, 回路中的路由器依顺时针方向请求等待, 即形成死锁。因此, 在 TAPG 算法中删除了含有回路的通路。在 2-D mesh 的网络拓扑结构中, TAP 必然存在, 且不唯一^[9]。

图 2 给出的是 TAP 生成算法。由于途经多播目标核的次序不同, 每类同构核的多个 TAP 的测试时间也不相同。公式(1)是第 i 类同构核多播路径测试时间 T_{TAP_i} 的计算公式, T_{TAP_i} 由核的测试时间 T_{Core_i} 与测试数据在网络中传输的时间 $T_{data_transfer_on_TAP_i}$ 组成。由于 TAP 上众多同构核同时开始测试, 所以核的测试时间只计算这类核中一个核的测试时间, 它是一个常量。测试中, 由于这类核传入的数据量 Test_Data 是一定的, 同时, NoC 工作频率 f_{NoC} 、NoC 带宽和单个 Flit 穿越路由器所需的时钟周期个数 ω 也都是常量, $T_{data_transfer_on_TAP_i}$ 就主要取决于测试数据所经过的路由器数量 $N_{Router_Number_on_TAP_i}$ 。由式(1)可知, 它与总的测试时间 T_{TAP_i} 成线性关系。因此, 为了实现测试数据在 NoC 中传输时间最短, 需要选择最短 TAP (所含路由器数量最少) 作为最佳 TAP。

$$\begin{aligned} T_{TAP_i} &= T_{Core_i} + T_{data_transfer_on_TAP_i} \\ &= T_{Core_i} + \frac{Test_Data}{NoC_Bandwidth} \times \frac{1}{f_{NoC}} \times \omega \times N_{Router_Number_on_TAP_i} \end{aligned} \quad (1)$$

Algorithm: Pseudo Code of TAPG

```

Read the information of NoC and Cores;
Abstraction of NoC and Cores;
Set all of cores's flag = unselected;
For(i=0; i++; M-1)
    Trace();
    Trace()
    {
        If all the cores of this kind are visited
            Return;
        Else
        {
            For( i=0; i<Ki; i++)
            {
                If the core(i)'s flag = unselected;
                {
                    According to X-Y routing, create a candidate path from
                    the last core in original TAPG(i) to the core;
                    The candidate TAPG(i) is formed by adding the candidate
                    path to the end of the original TAPG(i);
                    If there is a loop in the candidate TAPG(i)
                        Abandon the candidate TAPG(i) and the core
                    Else
                    {
                        Accept the candidate TAPC(i) to be the new TAPG(i);
                        Append the core to the end of the coreset in TAPG(i);
                        Set the core flag = selected;
                        Trace();
                        Set the core flag = unselected;
                        Delete the core from the end of the coreset in TAPG(i);
                    }
                }
            }
        }
    }
}

```

图 2 TAPG 算法

Fig.2 Arithmetic of TAPG

2.2 支持片上响应比较的多播测试机制

支持片上响应比较的多播测试机制主要包括两部分: 1) 支持多播路径测试的多播通信协议; 2) 片上测试响应比较结构。前者规范多播路径测试数据的报文组成, 使之适合多播路径测试需求; 后者完成测试响应的片上实时比较, 解决众多的同构核测试响应数据传往片外给网络流量造成的影响。

2.2.1 支持多播路径测试的多播通信协议

NoC 多播通信协议是多播报文必须遵循的数据组织规则。由于面向连接的路径多播协议^[12]实用性好, 我们在它的基础上适当扩展协议内容以实现多播路径测试方法。图 3 给出了经修改的多播报文格式。下面简单阐述修改后的面向连接的路径多播协议^[12]的内容。其中, 对原有 Multicast Data 类报文的

Payload flit 加入了 **DataType** 标识, 使核的 Wrapper 可以识别测试激励和参考响应。

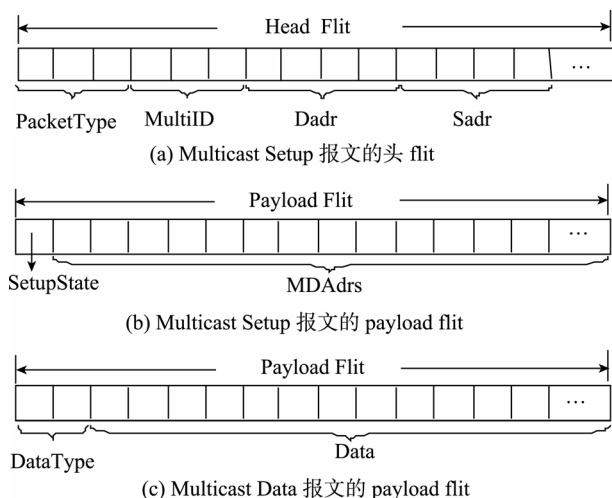


图3 多播报文格式

Fig. 3 Format of multicast data

1) **PacketType**: 报文种类。总共分为 6 类。分别为 Unicast, Multicast Setup, Multicast Setup Response, Multicast Data, Multicast Release, Multicast Release Acknowledgment。Unicast 是单播数据传输专用, 其他 5 个报文种类分别对应一个多播数据传输的 5 个阶段。

2) **MultiID**: 表示报文分组的唯一的标识。一次多播通信对应一个报文分组标识, 一次多播通信的各个阶段(5 类多播报文)的 **MultiID** 相同。

3) **Dadr**: 目的地址, 在多播通信时表示下一个要路由到的多播目的地址。

4) **Sadr**: 源地址。

5) **SetupFlag**: 多播路径建立标志, 占一位。当多播路径建立成功时, 将它设置为 1; 当多播路径建立失败时, 将它设置为 0。

6) **MDAdrs**: 多播目的地址列表。表示目的地址路由的先后次序。

7) **DataType**: 数据类型, 占两位。00 时, 表示 Data 部分是多播数据; 01 时, 表示 Data 部分是测试激励; 10 时, 表示 Data 部分是参考响应。

8) **Data**: 多播数据/测试激励/参考响应。

在测试过程中, 由于路由器不去识别 **DataType**, 而将识别 **DataType** 的任务留给网络接口(network interface, NI)完成, 因此 **DataType** 内容的变化不会增

加路由器的复杂性和面积开销。而 NI 通过判断 **DataType** 值以识别测试数据的类型, 并向 Test Wrapper 发送控制信号, 这些只需增加很小的面积开销, 详细描述参见 2.2.2。

2.2.2 片上测试响应比较结构

多播测试的优势是众多同构核重用相同的测试激励, 使需要传输的总的测试激励数量大大减少。但是每个同构核都需要将各自的测试响应传回 ATE, 进行测试结果比较, 这样不但时间长, 而且网络流量剧增。因此设计与 IEEE STD. P1500 标准兼容的目标核外壳(wrapper)结构, 要求 ATE 将参考响应也通过测试访问路径传给目标核, 在目标核外壳中与目标核产生的测试响应进行比较。

如图 4 所示, 在 IEEE STD. P1500 外壳的基础上增加了一个比较器与相应的控制逻辑。当源节点通过 TAP 传输 Multicast Data 报文时, 与目标核直接相连的路由器将此报文传入目标核的网络接口(NI)。经过解包(Unpack)和解码(Decode)之后, NI 获得 **DataType** 值。将测试激励与对应的参考响应间隔传送, 如图 5 所示, 为简化问题, 假定一条报文能够包含一条完整的测试激励或参考响应。当 NI 收到的报文中 **DataType** 为 01 时, Wrapper 中的控制器将目标核设置为测试模式, 将 test data (测试激励)移入目标核的主输入端和扫描链, 移入阶段全部结束后, 控制目标核进行测试响应捕获操作(Capture); 当 NI 收到的报文中 **DataType** 为 10 时, 将输入的 Test Data(参考响应)与目标核移出的测试响应进行比较,

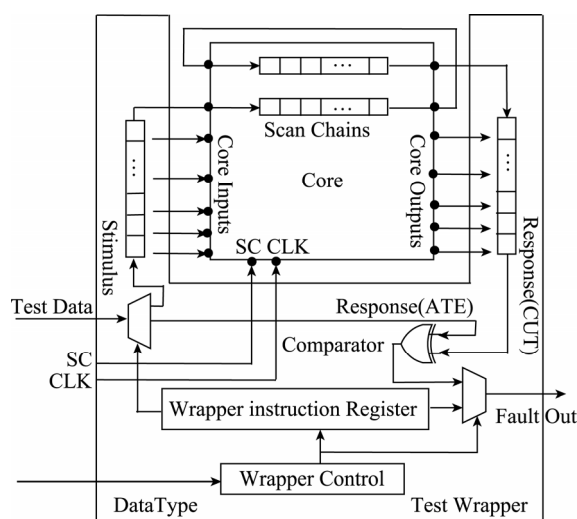


图4 测试响应比较结构

Fig. 4 Structure of test response comparison

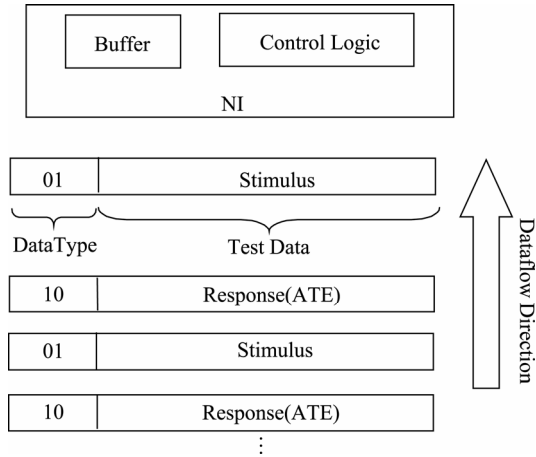


图 5 测试数据流结构
Fig. 5 Test data flow

一旦二者不同, 则给出错误信号, 由 NI 用一个统一的单播报文向 ATE 报错。该 Wrapper 结构不影响正常功能模式下的多播和单播功能。

2.2.3 支持片上响应比较的多播测试过程

ATE 端以多播数据报文形式发送测试数据。多播测试过程如下。首先, 源节点 ATE 发送一个 Multicast Setup 报文。Dadr 和 MDadrs 给出多个目的地址和路由的先后次序, 一个确定的目的地址列表唯一对应一条 TAP。每途经一个路由器, 路由器检查有没有可用的虚通道提供给这条 TAP, 如果有则占用它, 直到源节点发送一个 Multicast Release 报文来释放它; 否则, 该路由器将 SetupFlag 设置为 0, 并向源节点发送一个 Multicast Setup Response 报文, 表示建立 TAP 失败。当 Multicast Setup 报文成功分配到 TAP 的最后一个路由器的虚通道时, 该路由器将 SetupFlag 设置为 1, 并向源节点发送一个 Multicast Setup Response 报文。源节点收到 Multicast Setup Response 报文后, 根据 SetupFlag 的值判断 TAP 是否建立成功。如果建立成功, 则发送 Multicast Data 报文, 其中 ATE 根据测试进度间隔的发送测试激励和参考响应; 当测试结束或 TAP 建立不成功时, 源节点发送 Multicast Release 报文释放该 TAP 占用的所有虚通道。最后一个路由器释放虚通道后, 向源节点发送一个 Multicast Release Acknowledgment 报文, 此 TAP 的测试过程结束。

2.3 多测试访问路径并行优化

NoC 普遍采用虚通道技术作为流控制机制。虚

通道技术提高了 TAP 的并行性。假设 NoC 最大支持 L 条虚通道, 则一条 TAP 独用一条虚通道用于一类同构核的测试, 由于假设 ATE 连接路由器(1,1), TAP 只有向路由器(1,2)和(2,1)方向延伸的可能, 因此, 理论上 NoC 最多支持 $2L$ 条 TAP 并存。如图 6 所示, NoC 中 $L=2$, 有 5 条 TAP: A、B、C、D 和 E。由于 TAP 走向的不同, 没有出现 4 条 TAP 并行的情况。

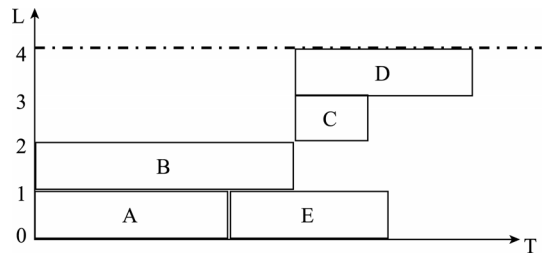


图 6 TAP 的并行情况
Fig. 6 Parallel instance of TAP

3 实验与分析

目前国际上一般使用 ITC'02 作为基于 NoC 的多核系统芯片的测试电路, 选择其中含有同构核的 3 种基准电路进行实验评估。另外为进一步说明本文方法的优点, 还使用 ISCAS'85 与 ISCAS'89 部分基准电路的组合, 形成多个实验方案, 分别模拟。实验中, 使用 Visual C++ 编写模拟程序, 运行在 512M 内存的奔腾 IV 处理器上。

3.1 三种 ITC'02 基准电路上 MPTM 与串行测试时间的比较

由于 MPTM 方法主要利用同构核测试数据重用与并行处理来缩短测试时间, 如果被测电路不含同构核, 则 MPTM 方法效果近乎等同于串行测试方法。因此选取 ITC'02 中含同构核的 3 个电路进行实验, 实验假设 NoC 的带宽分别是 16 位和 32 位。虚通道 $L=1$ 。实验结果如表 1 所示。

表 1 MPTM 对部分 ITC'02 基准电路的效果

Table 1 Effect of MPTM on ITC'02 norm circuit

Circuits	Serial Testing Time / μ s		MPTM Time / μ s		Reduction /%	
	16(bit)	32(bit)	16(bit)	32(bit)	16(bit)	32(bit)
U226	68 967.7	59 523.7	60 010.0	50 953.0	13.0	14.4
F1226	1 500.3	1 033.9	1 440.6	980.3	4.0	5.2
Q12710	12 501.3	9 372.1	9 627.1	7 138.8	23.0	23.8

由于 ITC'02 基准电路中含同构核的基准电路较少, 所含同构核无论种类、数量都很少。例如, 表 1 中含同构核种类最多的 U226, 3×3 网络中连接的 9 个核, 含 2 类、各 3 个同构核。并且 U226 中某 1 个异构核的测试时间是其他 8 个核中最长测试时间的 10 倍以上, 一定程度上决定了 U226 的总测试时间。F1226 和 Q12710 也分别都是 2×2 网络连接的 1 类、共 2 个同构核。综上所述, ITC'02 基准电路上的实验说明 MPTM 方法有一定效果, 但没有完全说明 MPTM 方法的巨大优势。

3.2 MPTM 对于大规模多核系统芯片的效果

由于 ITC'02 基准电路的局限性, 使用 ISCAS'85 和 ISCAS'89 电路中的 C5315、C6288、C7552、S5378、S9234、S13207、S15850、S38584 共 8 种电路, 分别设计了 2 个实验。

1) 将其中 4 类核组成 4×4 网络, 将其中 6 类核组成 6×6 网络, 将 8 类核组成 8×8 网络, 使用 MPTM 方法进行实验。核的数量与分布情况均随机生成, 虚通道 $L=2$, NoC 带宽为 32 位。

2) 将其中 4 类核分别组成 4×4 网络、6×6 网络和 8×8 网络, 使用 MPTM 方法进行实验。核的数量与分布情况均随机生成, 虚通道 $L=2$, NoC 带宽为 32 位。

实验结果如表 2 和表 3 所示。实验证明 MPTM 方法通过多播通信技术能够大大提高测试速度, 与

表 2 MPTM 对 4×4-4 类核 SoC、6×6-6 类核 SoC 和 8×8-8 类核 SoC 的效果

Table 2 Effect of MPTM on 4x4-4 core SoC, 6x6-6 core SoC and 8x8-8 core SoC

NoC	Serial Testing Time / μ s	MPTM Time / μ s	Reduction /%
4×4	1 172 362	168 562	85.6
6×6	2 963 350	239 393	91.9
8×8	6 940 944	243 394	96.5

表 3 MPTM 对 4×4-4 类核 SoC、6×6-4 类核 SoC 和 8×8-4 类核 SoC 的效果

Table 3 Effect of MPTM on 4x4-4 core SoC, 6x6-4 core SoC and 8x8-4 core SoC

NoC	Serial Testing Time / μ s	MPTM Time / μ s	Reduction /%
4×4	1 657 720	209 156	87.4
6×6	5 406 739	226 381	95.8
8×8	10 865 578	254 969	97.7

串行测试相比能够至少缩短 85% 的测试时间。因此, 多播测试的前景非常广阔。

3.3 同构核分布情况对 MPTM 的影响

由于 TAP 的长度、形状、并行情况与核的分布有关, 设计实验说明这种关系。采用 ITC'02 基准电路集中的 U226、f2126、q12710 和 d685 作为 4 类核, 每类核各 4 个, 共 16 个核, 组成 4×4 的网络结构。实验共设计了 7 种共 3 类具有代表性的分布情况: 随机分布、均匀分布和集中分布。首先, 对 3 种随机分布情况进行测试。随机分布指, 所有核随机分布在 4×4 的网络中。然后, 设计 2 种均匀分布情况, 均匀分布指, 在 4×4 网络中, 每行每列每类核出现且仅出现一次。最后, 设计 2 种集中分布情况。第 1 种为同构核行集中, 每类核集中占据一行。第 2 种为同构核簇集中, 4 类核分别集中组成 2×2 的簇, 4 个 2×2 簇组成整个 4×4 的网络。虚通道 $L=2$, NoC 带宽为 32 位。实验结果见表 4, 第一列表示同构核的不同分布情况, 第 2 列是每种分布情况对应的总的测试时间。第 3 至 5 列是每种分布情况下, NoC 中存在的可并行的 TAP 数量情况, 如在集中分布情况 1 下, NoC 中有 1 种 4 条 TAP 并行的情况、2 种 3 条 TAP 并存的和 1 种 2 条 TAP 并存的情况。表 4 中数据表明, 同构核集中分布时可并行的 TAP 数较多, 总体测试时间较短。

表 4 核分布情况对 MPTM 的影响
Table 4 Effect of MPTM on core distribution

Distribution of Cores	MPTM /ns	# of Parallel Test Branches		
		4	3	2
Random 1	54 271 803	0	0	1
Random 2	52 737 753	0	0	1
Random 3	52 742 853	0	0	1
Uniform 1	55 294 503	0	0	1
Uniform 2	55 805 853	0	0	1
Concentrated 1	51 715 053	1	2	1
Concentrated 2	51 715 053	1	2	1

3.4 不同规模网络中 TAP 长度的比较

对 3.2 中实验(1)的 3 种网络规模, 对 TAP 的优化情况进行了统计。实验结果如图 7 所示, 图中纵坐标为 TAP 长度。随着网络规模的增大, 同构核最长和最短 TAP 相差幅度越来越大。因此, 需要慎重选择合适的 TAP, 合理进行优化。

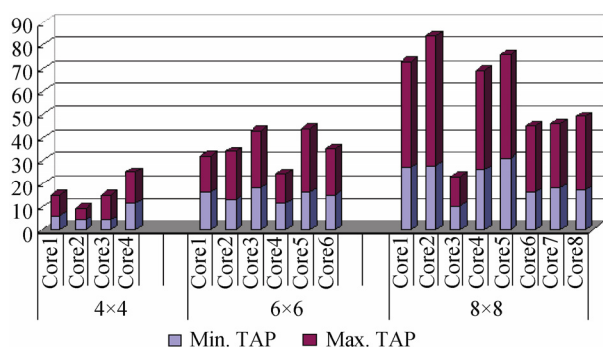


图 7 最长和最短 TAP 的对比情况

Fig. 7 Contrast of the most long and most short TAP

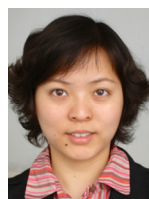
4 结 论

本文针对基于 NoC 互连方式、具有多播路径传输功能的多核系统芯片, 提出一种高效的多播路径测试方法。该方法将多播通信技术应用到芯片测试, 实现同构核测试数据多播重用、同构核的测试响应片上实时比较和 TAP 并行。实验结果表明, 针对含大规模同构核的多核系统芯片, 本方法与串行测试相比能够至少缩短 85% 的测试时间, 大大缩短测试时间, 降低测试成本。随着多核规模的进一步扩大、芯核数目的增多, 本文方法的效果越发明显。

参考文献:

- [1] PANDE P P, GRECU C, IVANOV A, et al. Design, synthesis, and test of networks on chips [J]. IEEE Design & Test of Computers, 2005, 22(5): 404-413.
- [2] 耿罗锋, 张多利, 高明伦. 8 核 NoC 原型芯片设计与应用性能评估[J]. 电子测量与仪器学报, 2009, 23(11): 89-94.
GENG L F, ZHANG D L, GAO M L. Design and performance evaluation of an 8 core NoC prototype [J]. Journal of Electronic Measurement and Instrument, 2009, 23(11): 89-94.
- [3] BENINI L, DE MICHELI G. Networks on chips: a new SoC paradigm [J]. IEEE Computer, 2002, 35(1): 70-78.
- [4] 欧阳一鸣, 冯伟, 梁华国. 功耗限制下的 NoC 测试端口的优化选择方法[J]. 计算机应用, 2008, 28(4): 1026-1028.
OUYANG Y M, FENG W, LIANG H G. An optimized test ports selecting method under power constraint in NoC [J]. Journal of Computer Applications, 2008, 28(4): 1026-1028.
- [5] LI J, XU Q, HU Y, et al. Channel width utilization improvement in testing NoC-based systems for test time reduction [C]. Proceedings of Electronic Design, Test and Applications, 2008. 4th IEEE International Symposium 2008: 26-31.
- [6] 赵建武, 师奕兵, 王志刚. 层次型结构片上网络测试方法研究[J]. 电子测量与仪器学报, 2009, 23(5): 34-39.
ZHAO J W, SHI Y B, WANG ZH G. Research on test strategy for hierarchical network-on-chips interconnection infrastructure[J]. Journal of Electronic Measurement and Instrument, 2009, 23(5): 34-39.
- [7] BENINI L. Application specific NoC design[C]. Munich: Proceedings of Design, Automation and Test in Europe, 2006: 491-495.
- [8] JERGER N E, PEH L S, LIPASTI M. Virtual circuit tree multicasting: a case for on-chip hardware multicast support [C]. Proceedings of International Symposium on Computer Architecture, 2008: 229-240.
- [9] LIN X L, MCKINLEY P K, NI L M. Deadlock-free multicast wormhole routing in 2-D mesh multicomputers [J]. IEEE Trans. Parallel Distribution System, 1994, 5(8): 793-804.
- [10] GOOSSENS K, DIELISSSEN J, RADULESCU A. Aetheral network on chip-concepts, architectures, and implementations [J]. IEEE Design & Test of Computers, 2005, 22(5): 414-421.
- [11] MILLBERG M, NILSSON E, THID R, et al. Guaranteed bandwidth using looped containers in temporally disjoint networks within the nostrum network on chip[C]. Proceedings of Design, Automation and Test in Europe Conf. and Exhibition, 2004: 890-895.
- [12] LU ZH H, YIN B, JANTSCH A. Connection-oriented multicasting in wormhole-switched networks on chip[C]. Karlsruhe: Proceedings of IEEE Computer Society Annual Symposium on VLSI, 2006: 205-210.
- [13] SAMMAN, HOLLSTEIN F A, GLESNER T, et al. Multicast parallel pipeline router architecture for network-on-chip[C]. Munich: Proceedings of Design, Automation and Test in Europe, 2008: 1396-1401.
- [14] SETHURAMAN B, VEMURI R. Multicasting based topology generation and core mapping for a power efficient networks-on-chip[C]. Portland OR USA: Proceedings of ACM International Symposium on Low Power Electronics and Design, 2007: 399-402.

作者简介:



方 芳

方 芳: 女, 1979 年生, 博士研究生。CCF 会员, 主要研究方向为系统芯片测试, 算法分析和可测试性设计。
E-mail: fangfang.chinese@gmail.com
Fang Fang: female, born in 1979, Received her B.Eng.'s degree from Hefei University of Technology in 2001. She now is PhD candidate also in Hefei University of Technology. Her research interests include SoC test, algorithms analysis and design for test.