

1. Realizar un programa en assembler que lea el contenido de las celdas que se extienden desde [ds:100h] a [ds:200h], y copie en orden consecutivo a partir de la dirección [ds:201h] aquellos valores de bit 5 = bit 2 = 0, que superen al promedio de los impares, usar llamadas a procedimientos.
2. Dada una colección de datos ubicados entre la posición de memoria [ds:00h] a [ds:100h], se pide construir un programa en assembler que muestre por pantalla el binario correspondiente al mayor de los valores de bit 3 = bit 7 y la cantidad de veces que aparece en el arreglo.

3. Describa los distintos modos de direccionamiento de un procesador, indique que se debe tener en cuenta para identificarlos. ¿Cuál es el objetivo de una arquitectura con estructura de pipeline? ¿Es posible alcanzar el máximo de procesamiento en una arquitectura con pipeline? Justifique su respuesta.

Modos de direccionamiento básicos: modo implícito o inherente, inmediato, el directo, el indirecto, el de base, el indexado, y combinaciones de estos, pueden describirlos con un ejemplo. Se debe considerar la forma de hallar el operando indicado en la instrucción.

Objetivo aumentar la velocidad de procesamiento a través de la segmentación de instrucciones regulares, y de unidades especializadas para poder llevar adelante cada tarea atómica. No es posible alcanzar el máximo porque problemas estructurales, dependencia de datos, y saltos, esto es lo mínimo que debe contener su respuesta.

4. ¿Qué parámetros son los modificados para ganar en velocidad de procesamiento dentro de un microprocesador? ¿En qué consiste la segmentación de instrucciones y qué beneficio brinda? ¿Sería posible usar el pipeline en un microprocesador CISC? ¿Por qué?

Las modificaciones a los micros tendientes a mejorar su capacidad de procesamiento resultan de modificar tres parámetros Cantidad de Instrucciones, Cantidad de ciclos por instrucción, y tiempo de cada ciclo. La segmentación de instrucciones resulta de dividir en tareas menores cada instrucción, las cuales se ejecutaran internamente al micro en unidades especializadas en dichas funciones de forma independiente, haciendo posible una paralelización del procesamiento por software. Si consideramos que un CISC tiene instrucciones irregulares de diferentes longitudes no se podría realizar un pipeline de más de 2 etapas, dado que no se conoce la posición de la siguiente instrucción hasta no ingresar por completo la instrucción a procesar.

5. Describa las funciones que cumplen: el Administrador físico de interrupciones y el Administrador lógico de interrupciones. ¿Qué tareas tienen que realizar cada uno de los administradores antes interrupciones concurrentes? Si fuera necesario describa qué valores guarda y qué registros internos del procesador cambian de valores.

Administrador físico: es el colector de pedidos externos, que amplía la capacidad del microprocesador que tiene sólo dos entradas para recibir interrupciones externas las NMI y las IRQ. Es un dispositivo programable o forma parte del puente sur en el caso de las Motherboard. Ante la concurrencia de varios pedidos simultáneos decide de acuerdo a su programación cuál es el más importante y lo asigna al procesador a través del bus de datos, previamente realiza pedido de servicio al microprocesador. La presencia de dispositivos inteligentes periféricos al micro hacen que los costos aumenten pero también permite que la respuesta en el tiempo para atender pedidos externos también mejor.

Administrador lógico: éste forma parte del sistema operativo, y se encarga de resolver ante la llegada de pedido externo de servicio, qué rutina es la que debe cargar en memoria para atenderla, para eso se vale de la consulta del vector de interrupción el cuál devuelve el CS:IP de cada una de las rutinas de atención que el sistema operativo conoce, se toma del vector de interrupción como si éste fuera un índice de ubicaciones. Previamente a atender un pedido es el encargado de guardar en el stack todos aquellos valores que considere importante para permitirle al proceso que se ha detenido temporalmente para atender el pedido externo pueda continuar desde donde se lo interrumpió; al menos el registro IP y el registro de Flag deben ser guardados para luego poder seguir para ello se vale de registros internos como son el SS, BP, y el SP, este último se incrementa o se decrementa automáticamente independizando al software de su administración. La actividad de este administrador continúa hasta agotar los pedidos que le llegan, y luego restablece los registros guardados en la pila para volver al proceso detenido y permitirle continuar.