

논리회로 실험 1

Introduction

1. 실험 준비

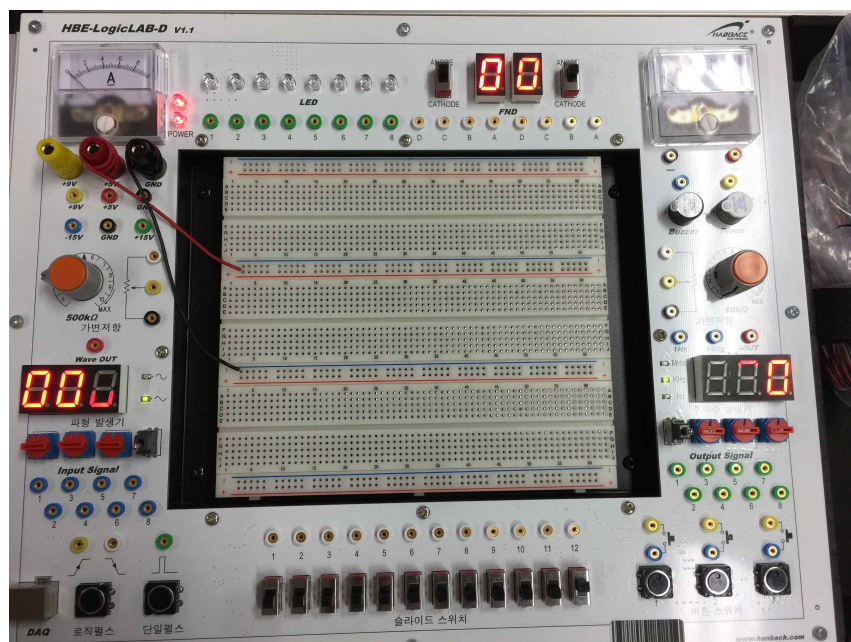
0) 실험조 구성(2인 1조) 및 실험 기기 수령

- HBE-LogicLab-D, ICs(7408, 7421, 7400, 7486), Cable Box

2. HBE-LogicLab-D

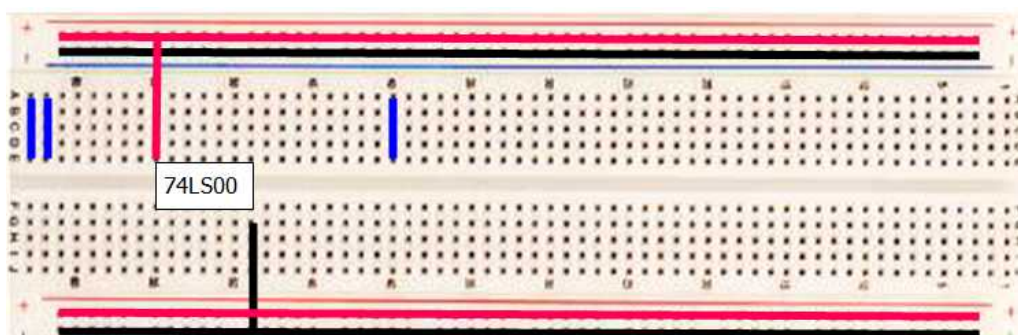
1) HBE-LogicLab-D 사용 방법

- 실험 시간 동안 사용할 HBE-LogicLab-D의 구성 요소
 - 슬라이드 스위치(아래)
 - LED(위)
 - Input Signal(왼쪽 아래)
 - Output Signal(오른쪽 아래)
 - Breadboard(가운데)

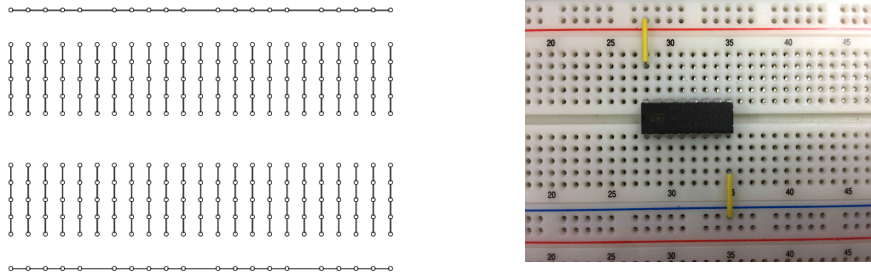


[그림 1] HBE-LogLab-D 구성

- Breadboard



[그림 2] Breadboard



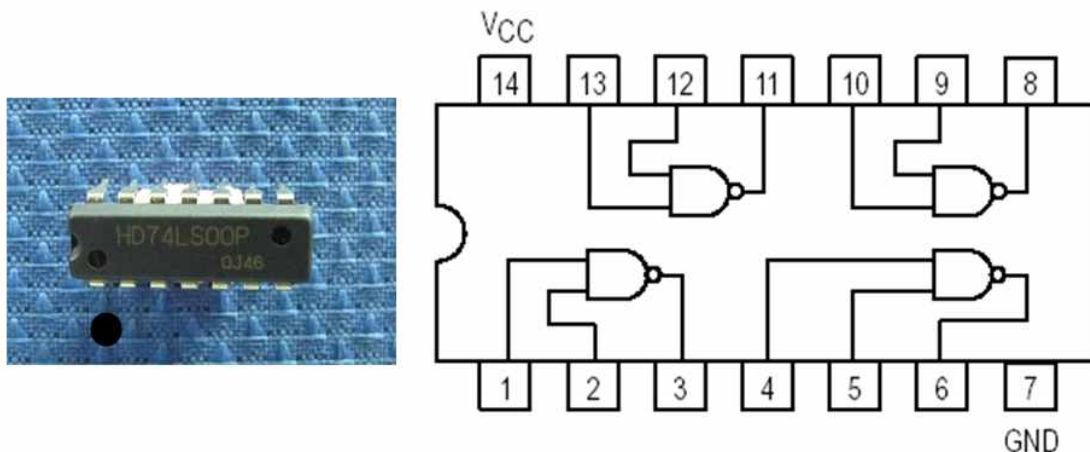
[그림 3] Breadboard의 연결

- HBE-LogicLab-D 동작 확인
 - 슬라이드 스위치 1과 LED 1을 연결
 - 슬라이드 스위치 1을 아래로 놓고 LED 1을 관찰
 - 슬라이드 스위치 1을 위로 놓고 LED 1을 관찰
 - 오른쪽 가운데 1Hz와 LED 2를 연결하여 깜빡거리는지 확인

- Breadboard에 전원선 연결
 - GND(0 Volt) 검정색 선, Vcc(+5 Volt) 빨간색 선 사용
 - 이 전원선은 실험이 끝난 후에도 제거X

2) IC(Integrated Circuit)

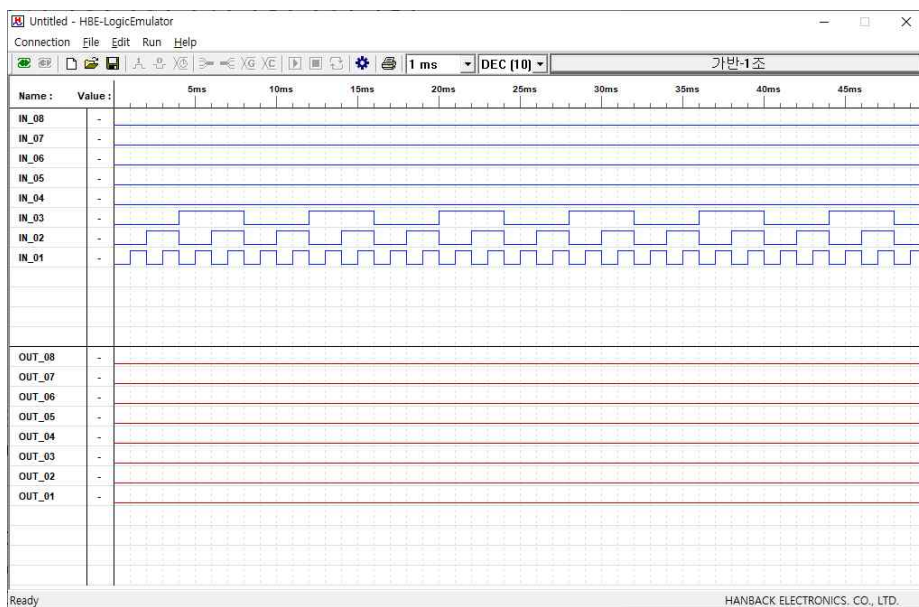
- IC 이름과 PIN 번호
 - 숫자만 확인 - IC에 각인된 문자가 HD74LS00P 일 때, IC는 7400이라고 읽음
 - 반달 모양을 기준으로 IC를 좌측으로 놓고 아래 핀부터 1번 핀 ~
- IC Datasheet 검색과 확인
 - IC Datasheet 확인
 - 검색할 IC가 7400이라고 할 때, 검색창에 7400 검색
 - 필요한 IC 검색
 - 내가 필요한 IC를 모를 경우 및 사용할 게이트만 알 때, 검색창에 게이트를 검색
 - ex. 사용할 게이트가 3-input NAND Gate → 검색창에 3-input NAND Gate 검색



[그림 4] IC와 Datasheet

3. Logic Eumulator

- 1) HBE-LogicLab-D의 USB Cable을 컴퓨터 연결하고 Power-on
- 2) LogicEmulator.exe를 실행하고, Connection-Connet Auto
(초록색 icon이 꺼지고 갈색 icon이 켜지면 OK!)
- 3) IN_01을 click – Mouse 오른쪽 button을 click – Clock 선택
Start Value (Low), Multiplied By (1) → OK
- 4) IN_02를 click - Mouse 오른쪽 button을 click – Clock 선택
Start Value (Low), Multiplied By (2) → OK
- 5) IN_03를 click - Mouse 오른쪽 button을 click – Clock 선택
Start Value (Low), Multiplied By (4) → OK
- 6) LogicEmulator의 오른쪽 상단의 User Information을 '가반 – 1조'와 같이 자기 반과 조 번호로 변경
- 7) Menu box의 '1 sec'를 '1 ms'로 변경

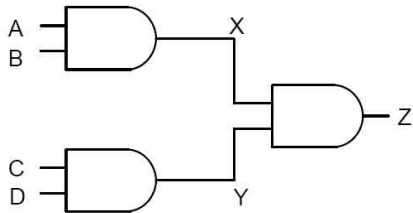


[그림 5] Logic Eumulator UI

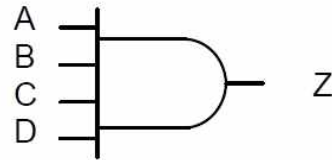
4. Gates 실험

1) [그림 6], [그림 7], [그림 8], [그림 9] 논리회로 구성

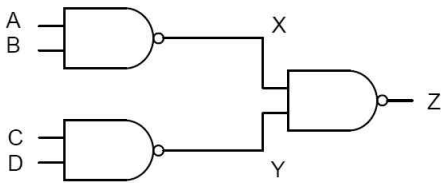
- Input A, B, C, D를 각각 슬라이드 스위치 1, 2, 3, 4에 연결
- Output X, Y, Z를 LED 1, 2, 3에 연결
- 각 논리회로를 구성하는데 필요한 IC의 Datasheet를 구해서 실험



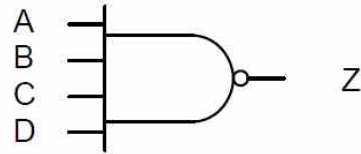
[그림 6]



[그림 7]



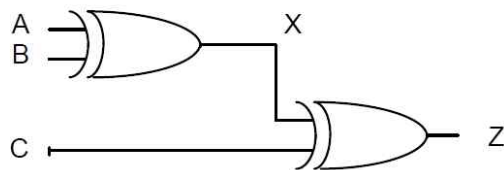
[그림 8]



[그림 9]

2) [그림 10] 논리회로 구성

- Input A, B, C를 각각 Input Signal 1, 2, 3에 연결
- Output X, Z를 Output Signal 7, 8에 연결
- 각 논리회로를 구성하는데 필요한 IC의 Datasheet를 구해서 실험
- 실험 후 File-Save Bitmap으로 파형 저장 (File name은 본인이 식별 가능한 이름으로 알아서 변경)



[그림 10]

3. 실험보고서 – 팀별 제출

- 1) [그림 6]의 사진, 진리표, 회로도
- 2) [그림 7]의 사진, 진리표
- 3) [그림 8]의 사진, 진리표, 회로도
- 4) [그림 9]의 사진, 진리표
- 5) [그림 10]의 사진, 파형 사진, 진리표, 회로도