

Cognome Nome _____ **Matricola** _____

- **Gli studenti DSA devono svolgere i primi 4 esercizi.**

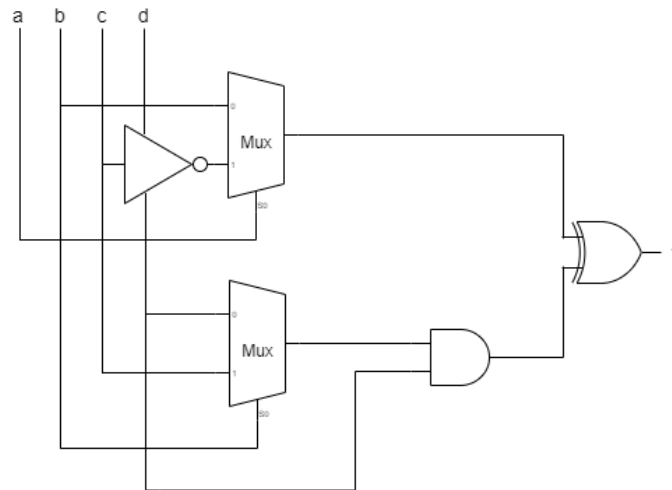
Esercizio 1 (8 punti)

Progettare un circuito sequenziale con un ingresso x due uscite z1 e z0. L'uscita z1 deve essere uguale a 1 se gli ultimi tre bit di ingresso rappresentano un numero negativo dispari, mentre z0 deve essere 1 se gli ultimi 2 bit sono diversi. Si utilizzino FF di tipo SR per il bit di stato più significativo e FF di tipo T per i restanti bit. Non si considerino le sovrapposizioni.

Esempio	x	011110010000011
	z1	000010000000000
	z0	010000010000010

Esercizio 2 (2+2+1+2 punti)

- Si consideri il circuito in figura e si scriva l'espressione della funzione f
- Trasformare tale espressione, usando assiomi e regole dell'algebra di Boole, in forma normale SOP
- Si stenda la tavola di verità di f
- Si scrivano le espressioni minimali SOP e POS di f



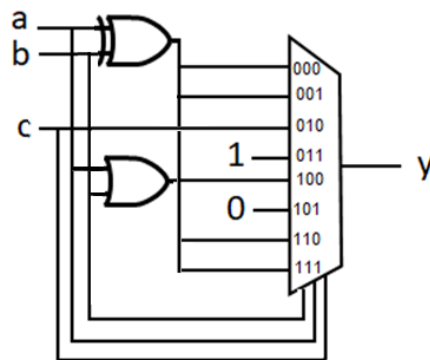
Esercizio 3 (3 punti)

Usando gli assiomi dell'algebra di Boole, verificare la seguente identità:

$$\overline{(ab + c)}(a + bc) + (a \oplus \bar{c}) = \bar{a} + b + c$$

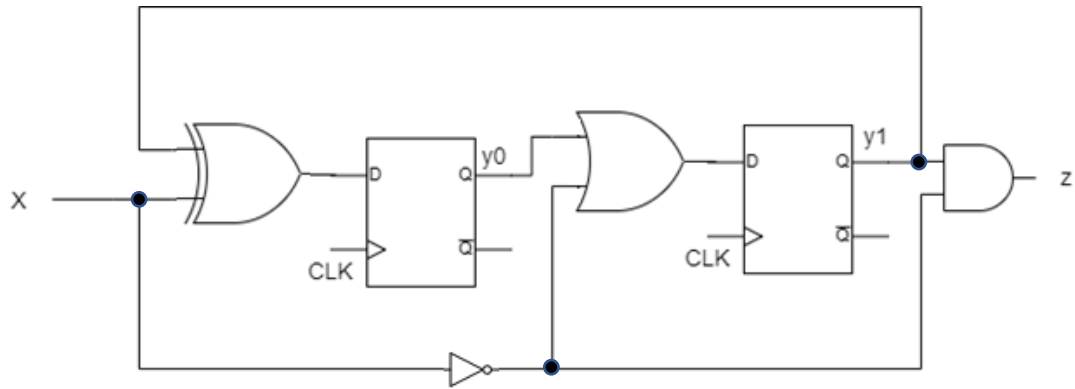
Esercizio 4 (4 punti)

Scrivere il modulo Verilog che realizza il seguente circuito.



Esercizio 5 (4 punti)

Analizzare la macchina a stati mostrata in figura. Scrivere le tabelle degli stati futuri e di uscita e disegnare l'automa (il diagramma di transizione degli stati).



Esercizio 6 (2+2 punti)

Dati i numeri in rappresentazione esadecimale IEEE 754 half-precision $X = C500$ e $Y = 4300$,

- (a) eseguire l'operazione $X+Y$ secondo lo standard IEEE 754
- (b) rappresentare il risultato in notazione esadecimale, poi convertire operandi e risultato in base dieci.