

# 触发器和时序逻辑电路（ Flip-Flops and Sequential logic circuits）（21）

序号	教学内容	教学要求！	学时
3	<ul style="list-style-type: none"><li>1.双稳态触发器；</li><li>2.寄存器；</li><li>3.计数器；</li><li>4.时序逻辑电路分析与设计方法；</li></ul>	<ul style="list-style-type: none"><li>1. <b>掌握</b> R—S、J—K、D 触发器的逻辑功能及不同结构触发器的动作特点。</li><li>2. <b>掌握</b> 寄存器、移位寄存器、二进制计数器、十进制计数器的逻辑功能，会<b>分析</b>时序逻辑电路。</li><li>3. 学会使用本章所介绍的各种集成电路(包括改装)。</li></ul>	10

# 21 Sequential logic circuits

**21.1** 双稳态触发器 (Bistable flip-flop)

**21.2** 寄存器 (Register)

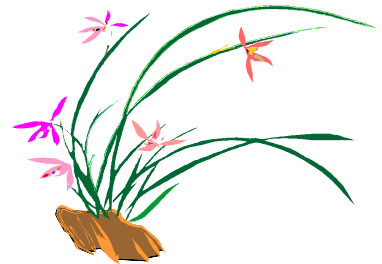
**21.3** 计数器 (Counter)

**21.4** 应用举例 (Applications)

# 时序逻辑电路的特点：

电路的输出状态不仅取决于**当时**的输入信号，而且与电路**原来的状态**有关，当输入信号消失后，**电路状态仍维持不变**。这种具有存贮记忆功能的电路称为时序逻辑电路。

下面介绍**双稳态触发器**，它是构成时序电路的基本逻辑单元。



## 21.1 双稳态触发器 (trigger)

21.1.1  $R-S$  触发器

21.1.2  $J-K$  触发器

21.1.3  $D$  触发器

21.1.4 触发器逻辑功能转换



## 21.1 双稳态触发器

双稳态触发器（bistable）：

是一种具有记忆功能（memorable）的逻辑单元电路，它能储存一位二进制码。

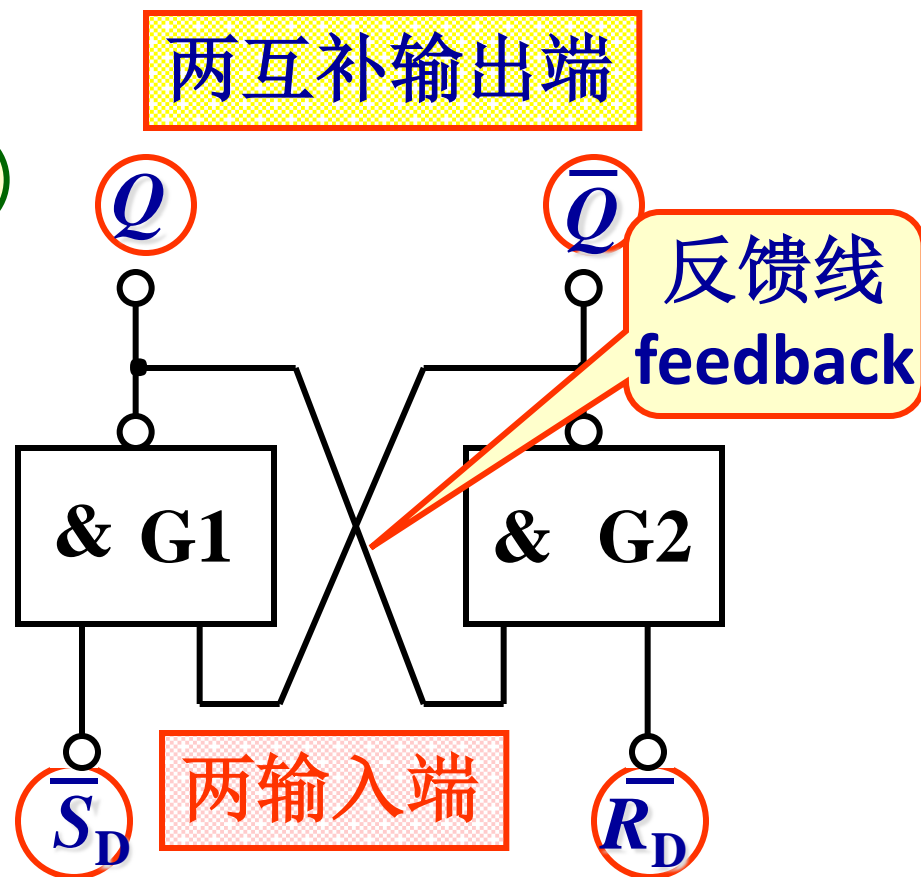
特点：

- 1、有两个稳定状态 (steady state) “0”态和 “1”态；
- 2、能根据输入信号将触发器置成 “0”或 “1”态；
- 3、输入信号消失后，被置成的 “0”(Reset)或 “1”(Set)态能保存下来，即具有记忆功能。

## 21.1.1 $R-S$ 触发器

### 1. 基本 $R-S$ 触发器

正常情况下，两输出端的状态保持相反。通常以 $Q$ 端的逻辑电平表示触发器的状态，即 $Q=1$ ， $\bar{Q}=0$ 时，称为“1”态；反之为“0”态。



交叉耦合: cross-coupled

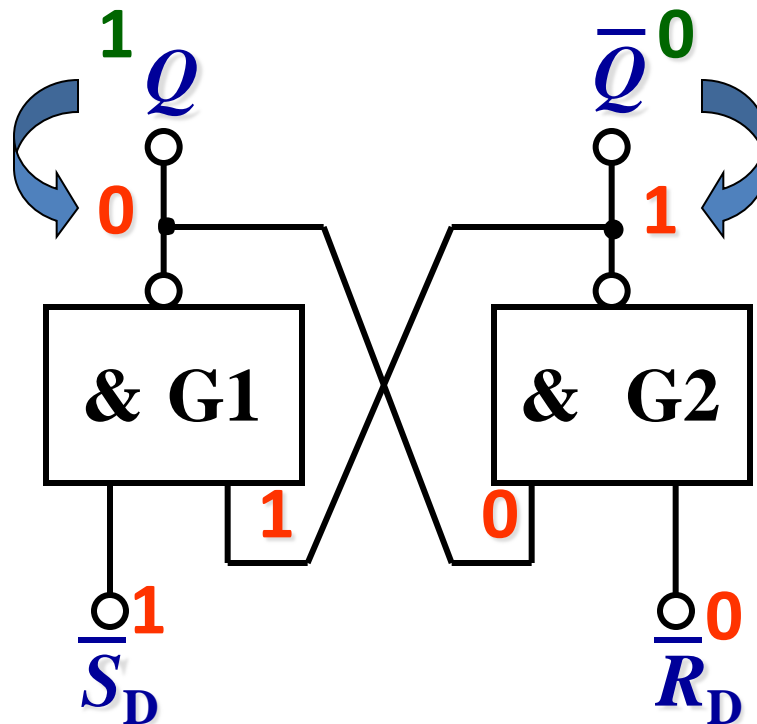
## 触发器输出与输入的逻辑关系

(1)  $\overline{S}_D=1$ ,  $\overline{R}_D=0$

设触发器原态  
为“1”态。



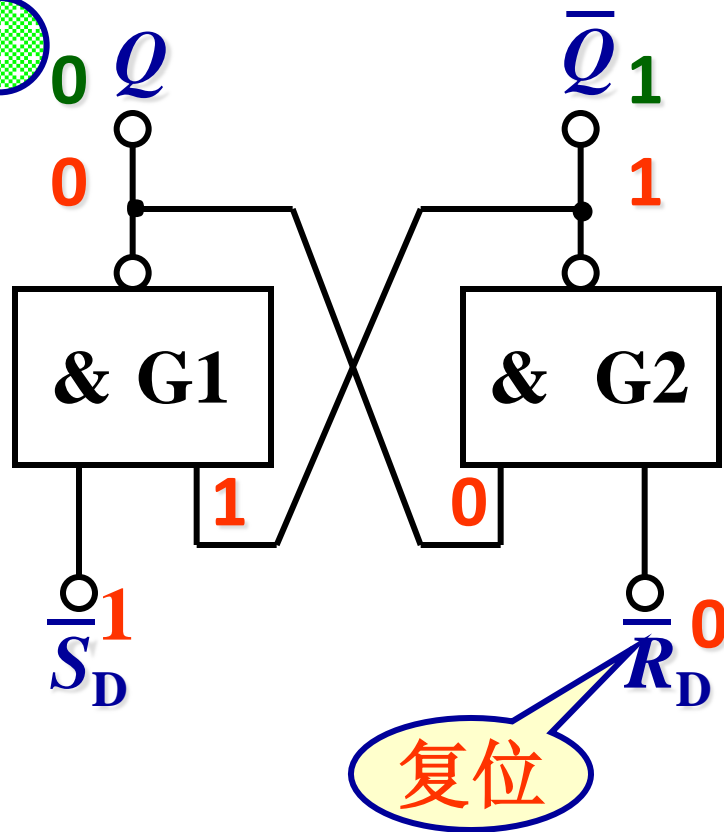
翻转(toggle)  
为“0”态



设原态为“0”态

触发器保持  
“0”态不变

结论：不论触发器原来为何种状态，当  $\overline{S_D}=1$ ， $\overline{R_D}=0$  时，将使触发器置“0”或称为复位。



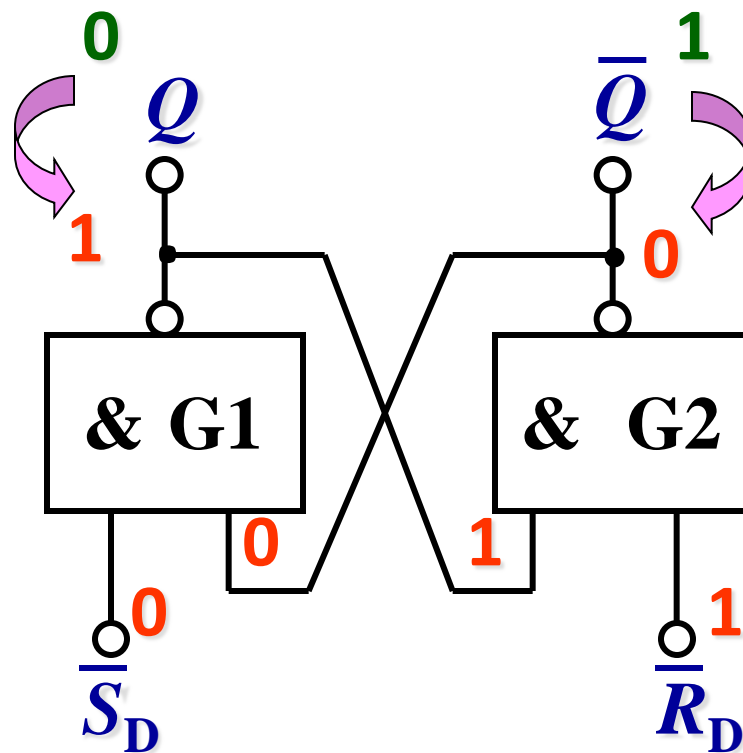


$$(2) \bar{S}_D=0, \bar{R}_D=1$$

设原态为“0”态



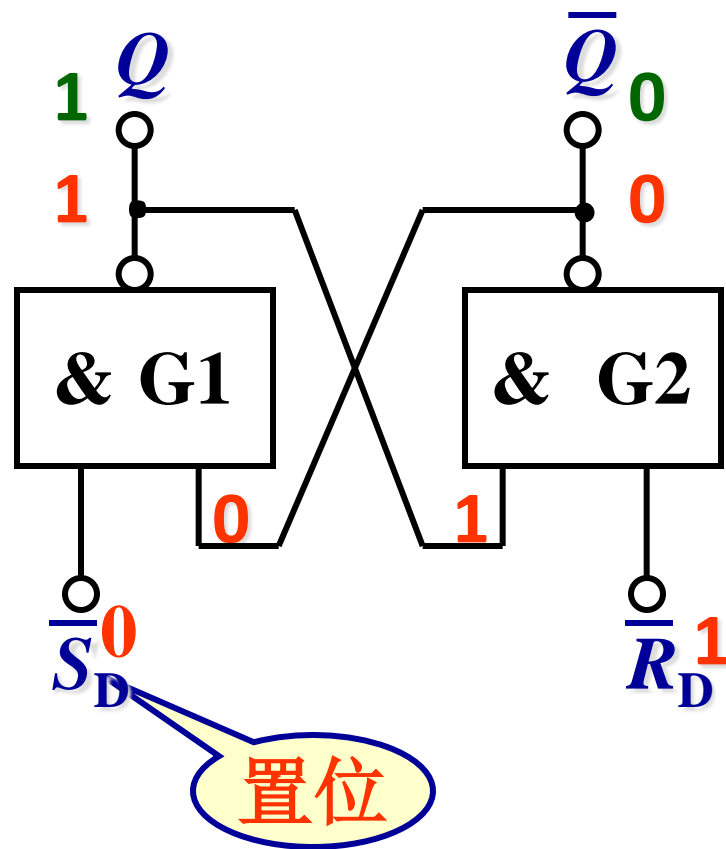
翻转为“1”态



设原态为“1”态

结论：不论触发器原来为何种状态，当  $\bar{S}_D=0$ ， $\bar{R}_D=1$  时，将使触发器置“1”或称为置位。

触发器保持“1”态不变

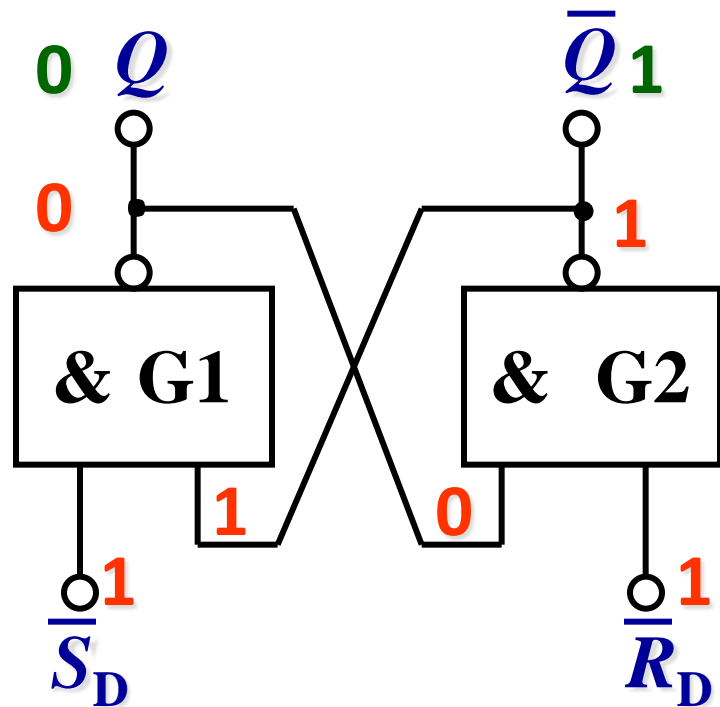


(3)  $\overline{S}_D=1$ ,  $\overline{R}_D=1$

设原态为“0”态



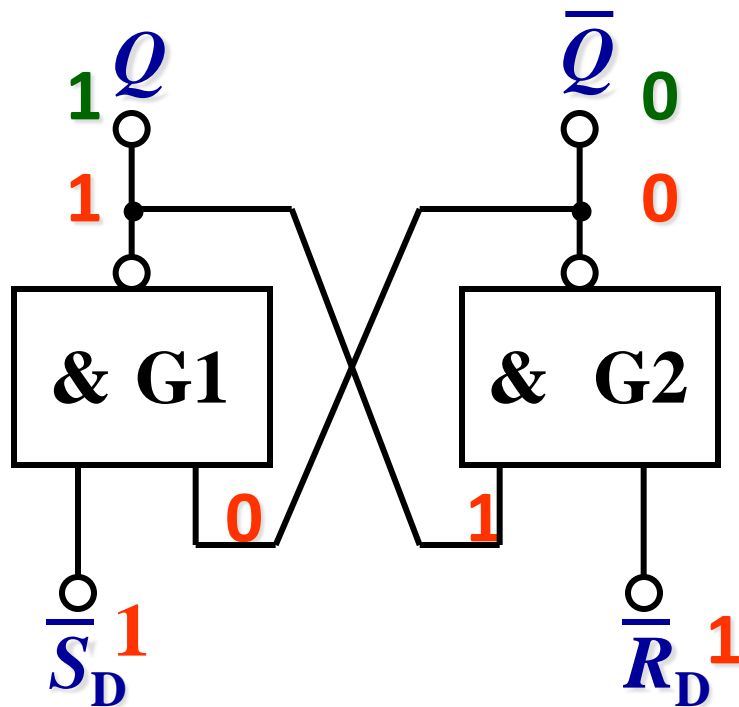
保持为“0”态



设原态为“1”态

当  $\overline{S}_D=1$ ,  $\overline{R}_D=1$  时,  
触发器保持原来的  
状态, 即触发器具  
有保持、记忆功能。

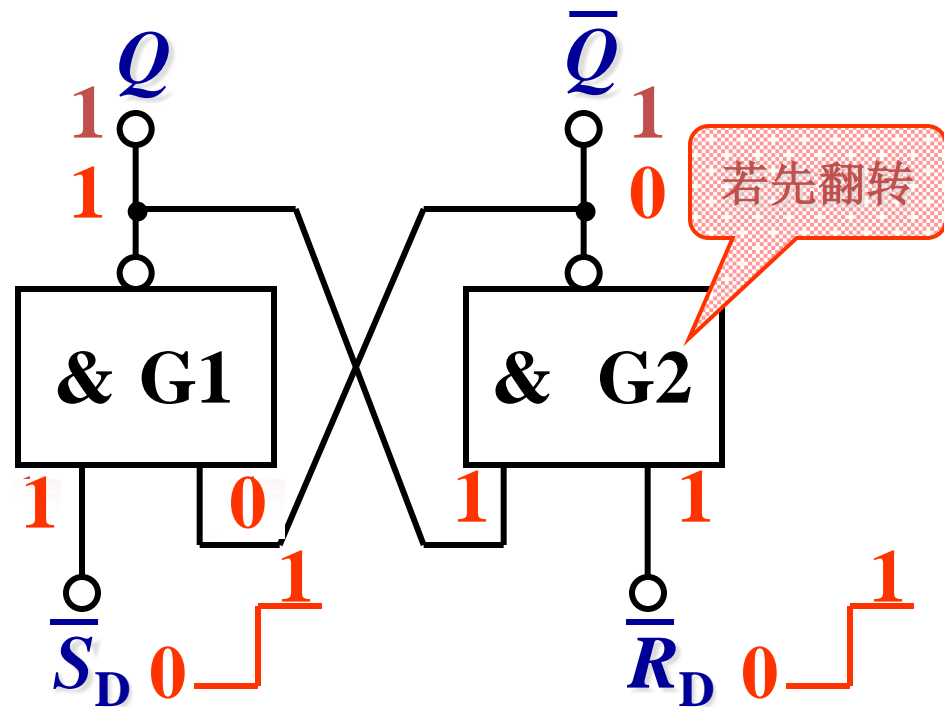
触发器保持  
“1”态不变



(4)  $\overline{S}_D=0$ ,  $\overline{R}_D=0$

当信号 $\overline{S}_D=\overline{R}_D=0$ 同时变为1时，由于与非门的翻转时间不可能完全相同，触发器状态可能是“1”态，也可能是“0”态，不能根据输入信号确定。

“1”态



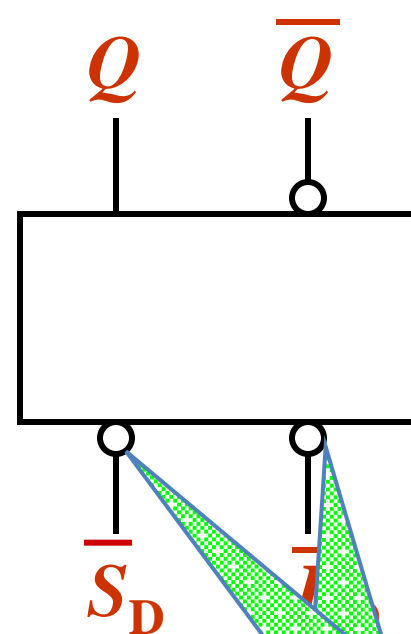
若 $G_1$ 先翻转，则触发器为“0”态

若 $G_2$ 先翻转，则触发器为“1”态

# 基本 $R-S$ 触发器状态表

$\overline{S}_D$	$\overline{R}_D$	$Q$	功能
1	0	0	RESET
0	1	1	SET
1	1	No change	KEEP
0	0	Invalid condition	

逻辑符号



$R_D$ (Reset Direct)-直接置“0”端(复位端)

$S_D$ (Set Direct)-直接置“1”端(置位端)

低电平有效

## 特性表 (状态表)

现态：触发器接收输入信号之前的状态，也就是触发器原来的稳定状态。

$\overline{R}$	$\overline{S}$	$Q^n$	$Q^{n+1}$	功能
0	0	0	不用	不允许
0	0	1	不用	
0	1	0	0	$Q^{n+1} = 0$
0	1	1	0	置 0
1	0	0	1	$Q^{n+1} = 1$
1	0	1	1	置 1
1	1	0	0	$Q^{n+1} = Q^n$
1	1	1	1	保持

次态：触发器接收输入信号之后所处的新的稳定状态。

## 次态 $Q^{n+1}$ 的卡诺图

$\overline{\overline{RS}}$					
$Q^n$		00	01	11	10
	0	×	0	0	1
	1	×	0	1	1

## 特性方程

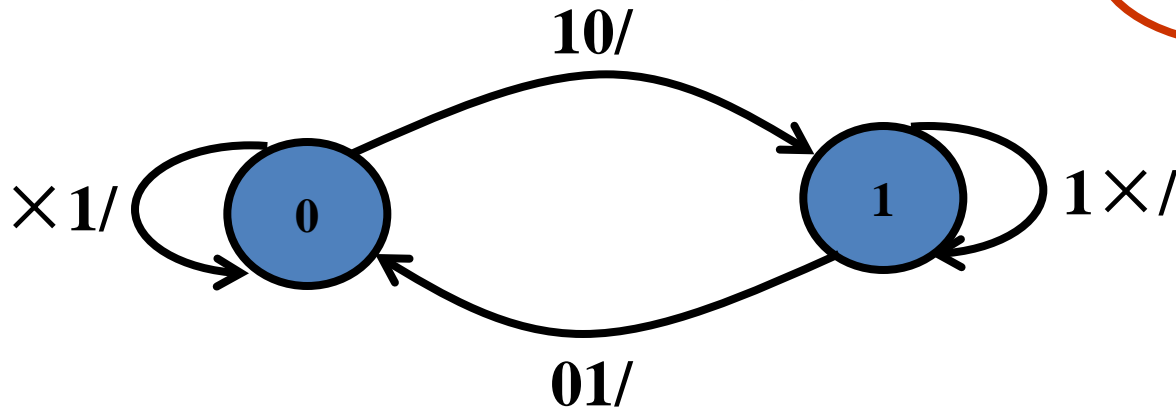
$$\begin{cases} Q^{n+1} = (\overline{\overline{S}}) + \overline{R}Q^n = S + \overline{R}Q^n \\ \overline{R} + \overline{S} = 1 \end{cases} \quad \text{约束条件}$$

触发器的特性方程就是触发器次态 $Q^{n+1}$ 与输入及现态 $Q^n$ 之间的逻辑关系式



# 状态图graph

描述触发器的状态转换关系及转换条件的图形称为状态图



①当触发器处在0状态，即 $Q^n=0$ 时，若输入信号 $\overline{R}\overline{S}=01$ 或11，触发器仍为0状态；

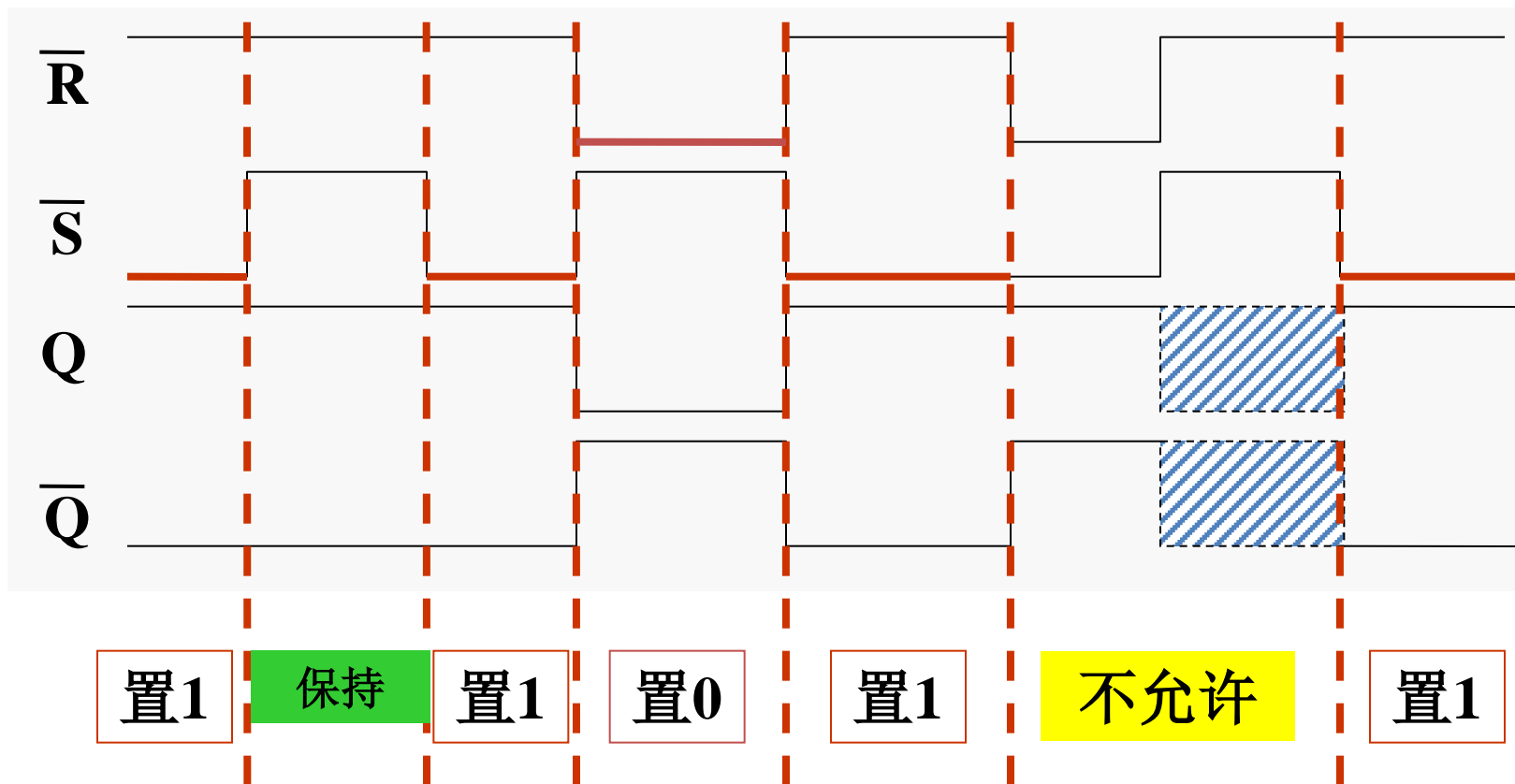
若 $\overline{R}\overline{S}=10$ ，触发器就会翻转成为1状态。

②当触发器处在1状态，即 $Q^n=1$ 时，若输入信号 $\overline{R}\overline{S}=10$ 或11，触发器仍为1状态；

若 $\overline{R}\overline{S}=01$ ，触发器就会翻转成为0状态。

# 波形图

反映触发器输入信号取值和状态之间对应关系的图形称为  
波形图



## 基本RS触发器的特点

- (1) 触发器的次态不仅与输入信号状态有关，而且与触发器的现态有关。
- (2) 电路具有两个稳定状态，在无外来触发信号作用时，电路将保持原状态不变。
- (3) 在外加触发信号有效时，电路可以触发翻转，实现置0或置1。
- (4) 在稳定状态下两个输出端的状态和必须是互补关系，即有约束条件。

在数字电路中，凡根据输入信号 $R$ 、 $S$ 情况的不同，具有置0、置1和保持功能的电路，都称为**RS触发器**。

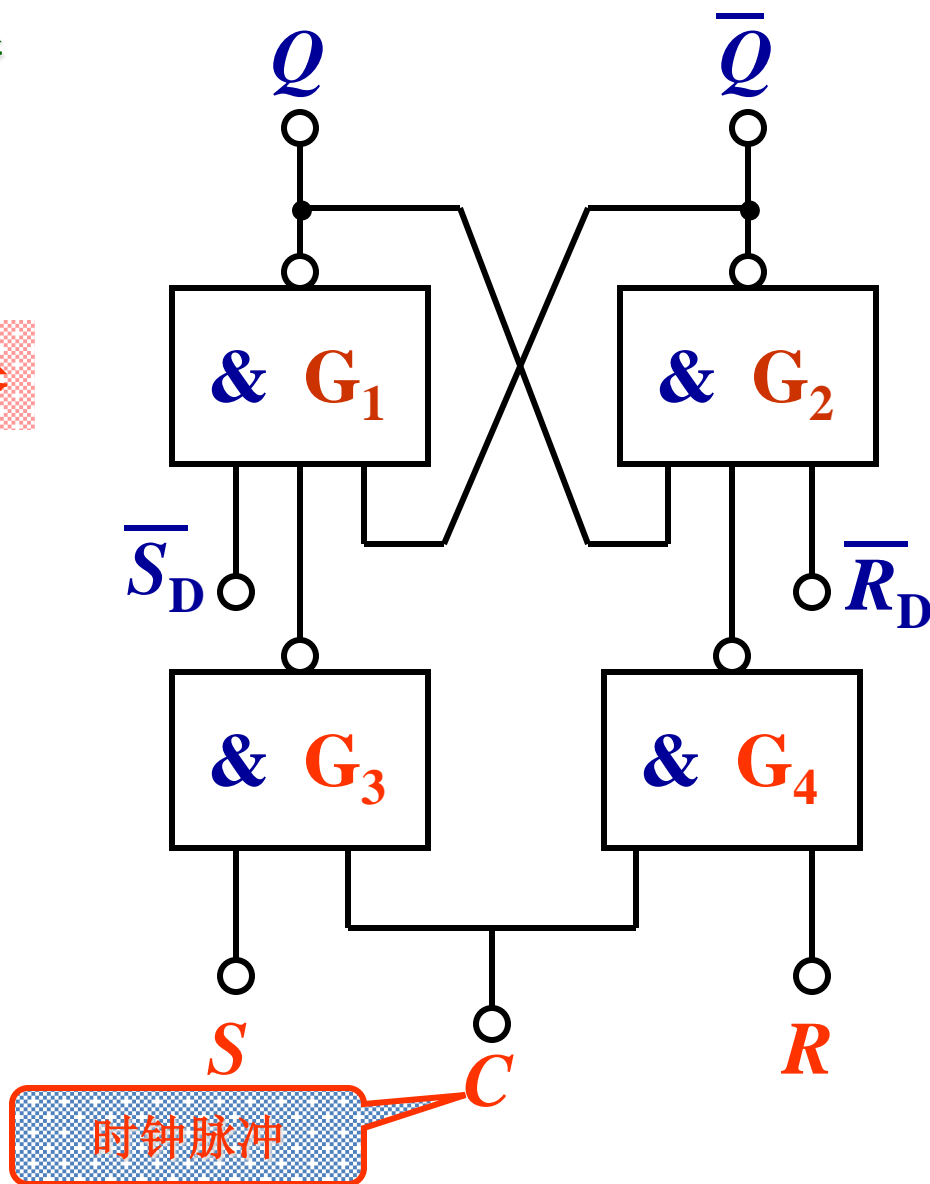
## 2. 可控 (Controllable) RS 触发器(同步RS触发器 Synchronous RS flip-flop)

- 基本的RS触发器动作特点是当R、S端的置0信号或置1信号一出现，输出状态就可能随之发生变化。触发器的状态转换没有一个统一的节拍，这不仅使电路的抗干扰能力下降，也不便于多个触发器同步工作。
- 在实际使用中，经常要求触发器按一定的节拍翻转，为此，需要加入一个时钟控制端CP，只有在CP端出现时钟脉冲时，触发器的状态才能变化。
- 具有时钟脉冲控制的触发器称为时钟触发器，又称为同步触发器，因为触发器状态的改变与时钟脉冲同步。

## 2. 可控 $RS$ 触发器 (同步 $RS$ 触发器)

基本  $R$ - $S$  触发器

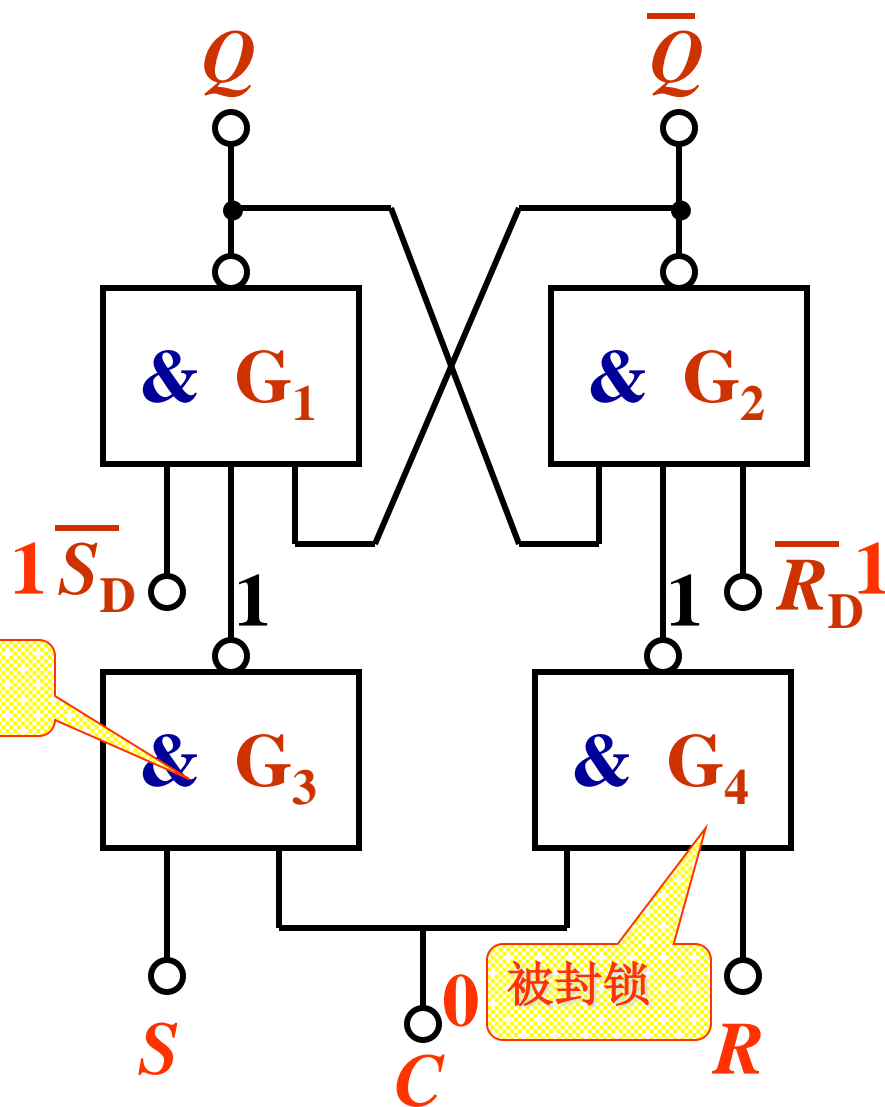
导引电路



工作过程中应处于高电平，对电路工作状态无影响。

## 当 $C=0$ 时

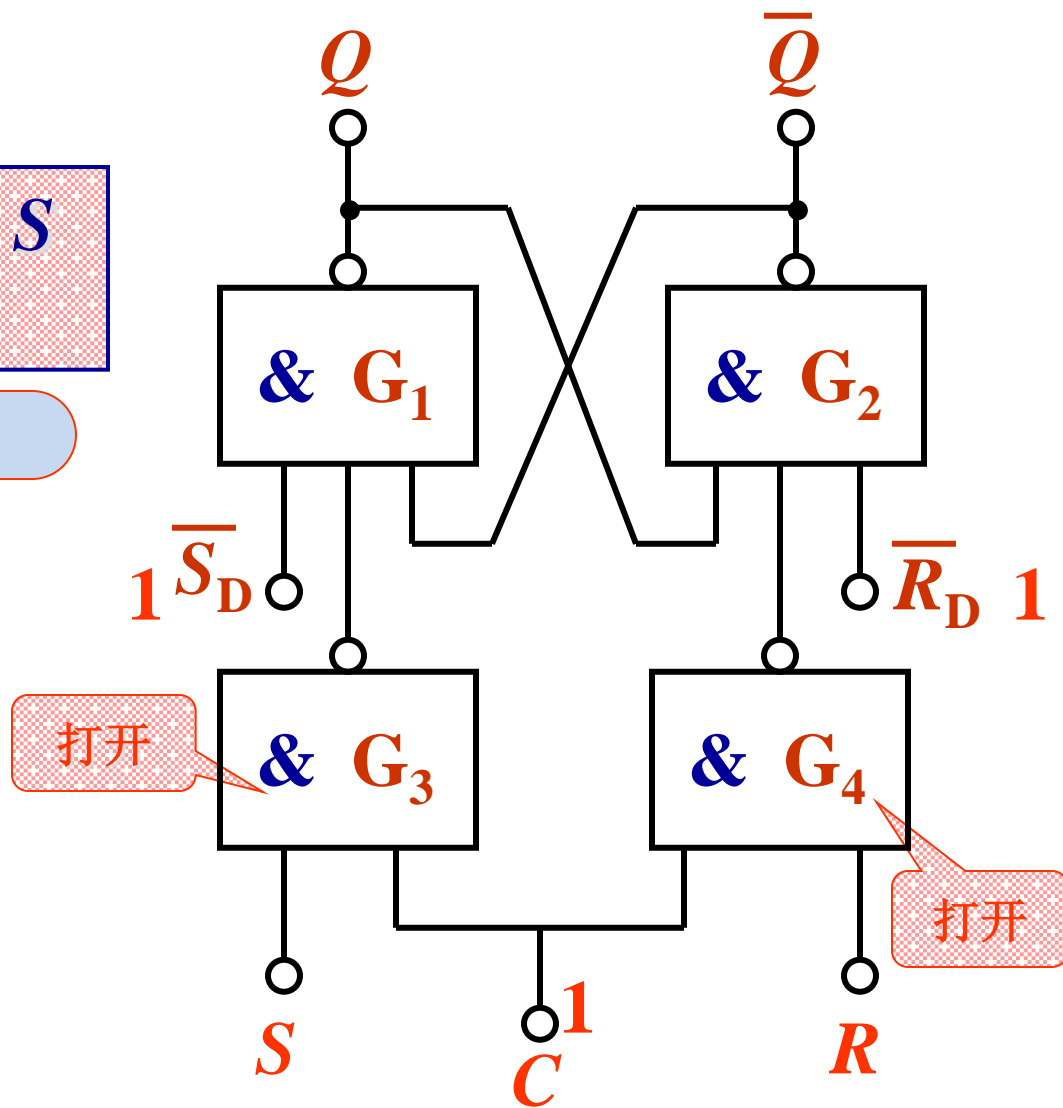
**$R, S$  输入状态不起作用。  
触发器状态不变**



当  $C = 1$  时

触发器状态由  $R$ ,  $S$  输入状态决定。

触发器的翻转时刻受  $C$  控制（ $C$  高电平时翻转），而触发器的状态由  $R$ ,  $S$  的状态决定。



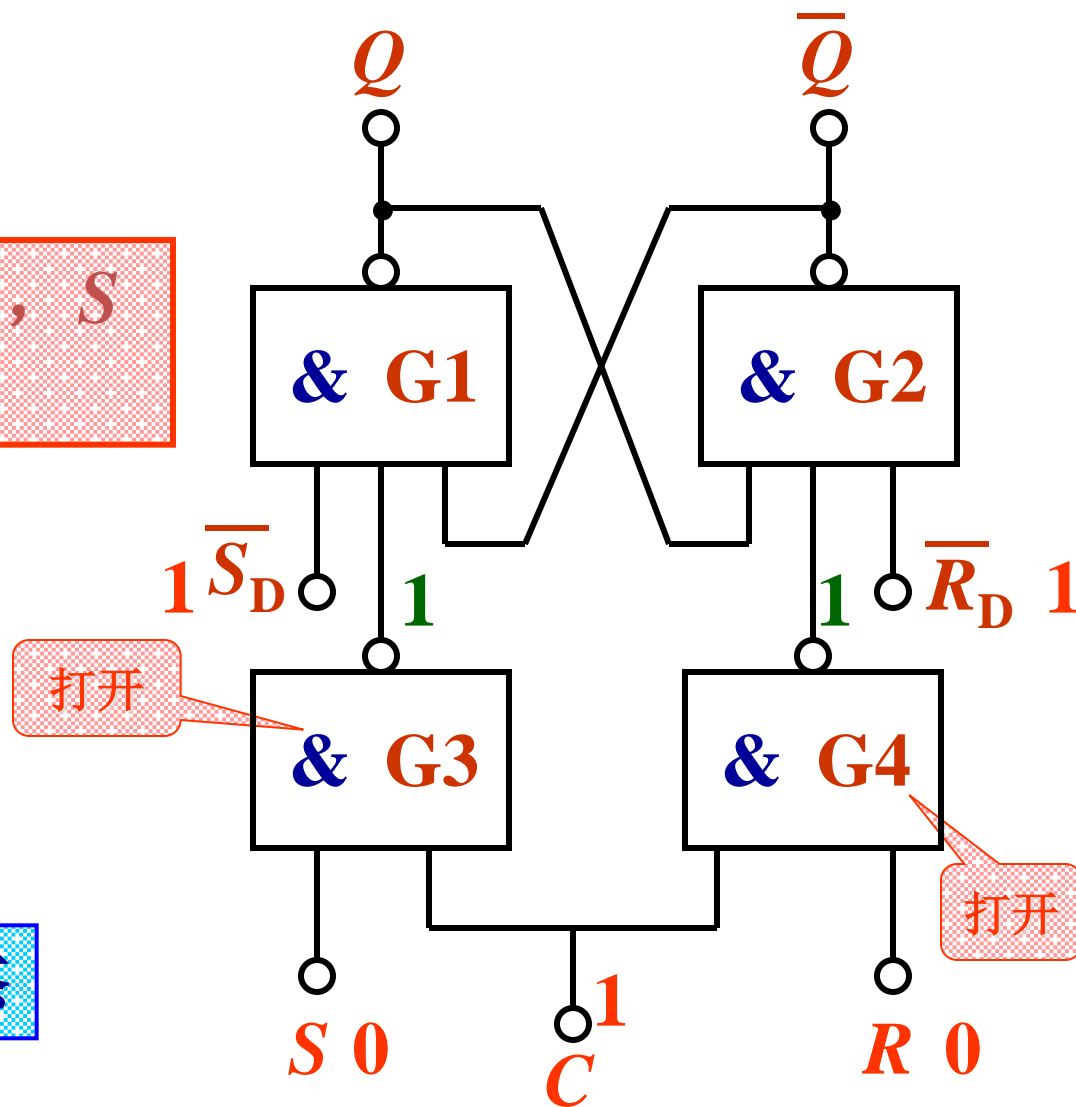
当  $C = 1$  时

触发器状态由  $R$ ,  $S$   
输入状态决定。

(1)  $S=0, R=0$

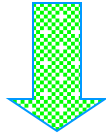


触发器保持原态



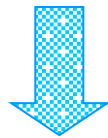


(2)  $S = 0, R = 1$

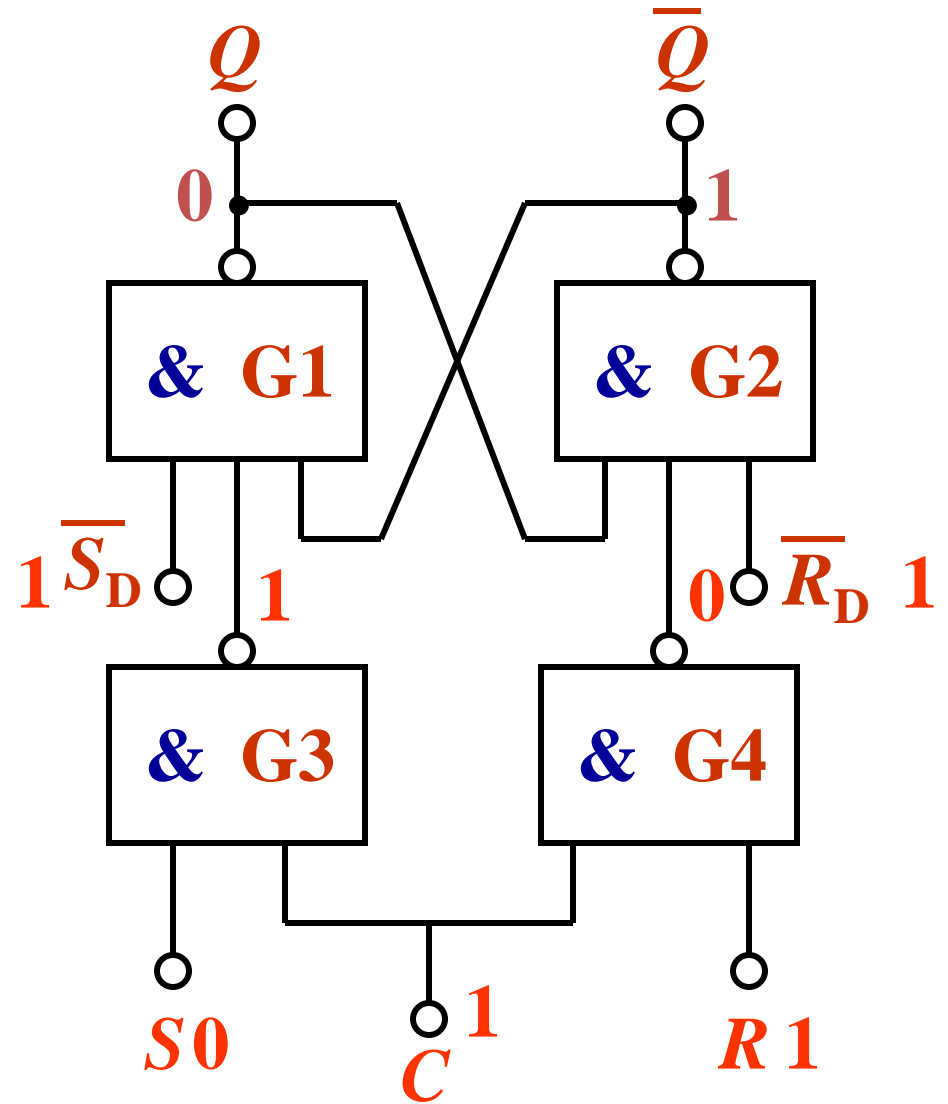


触发器置“0”

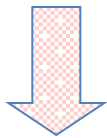
(3)  $S = 1, R = 0$



触发器置“1”



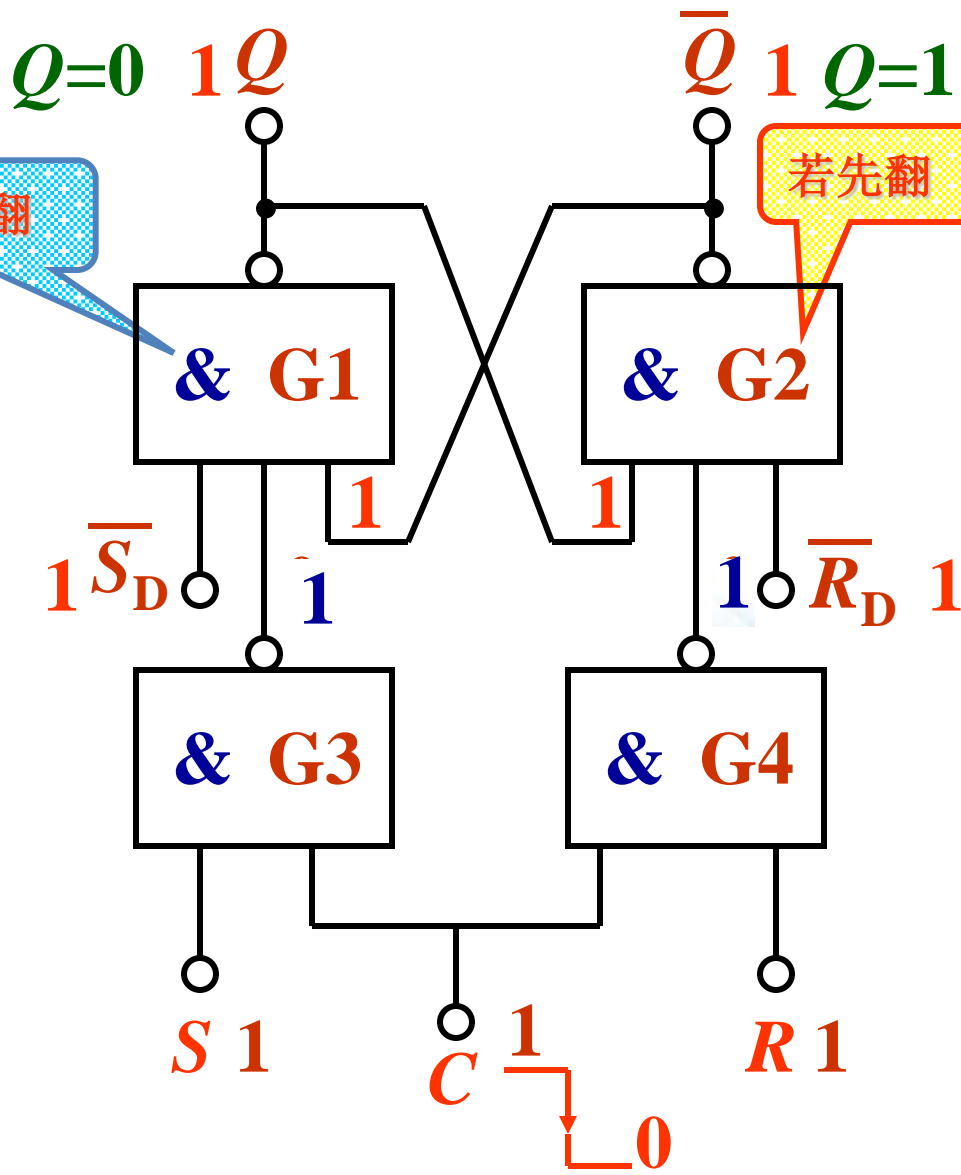
(4)  $S=1, R=1$



当时钟由 1 变 0 后  
触发器状态不定

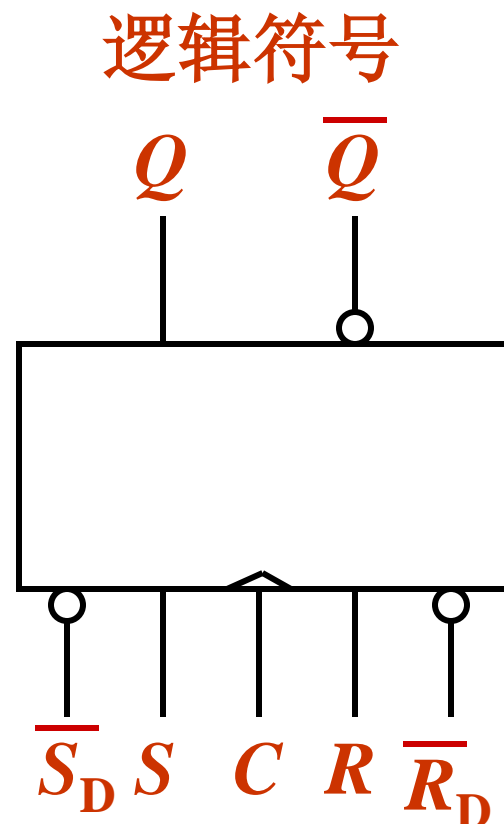
若先翻

若先翻



可控RS状态表

$S$	$R$	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	不定

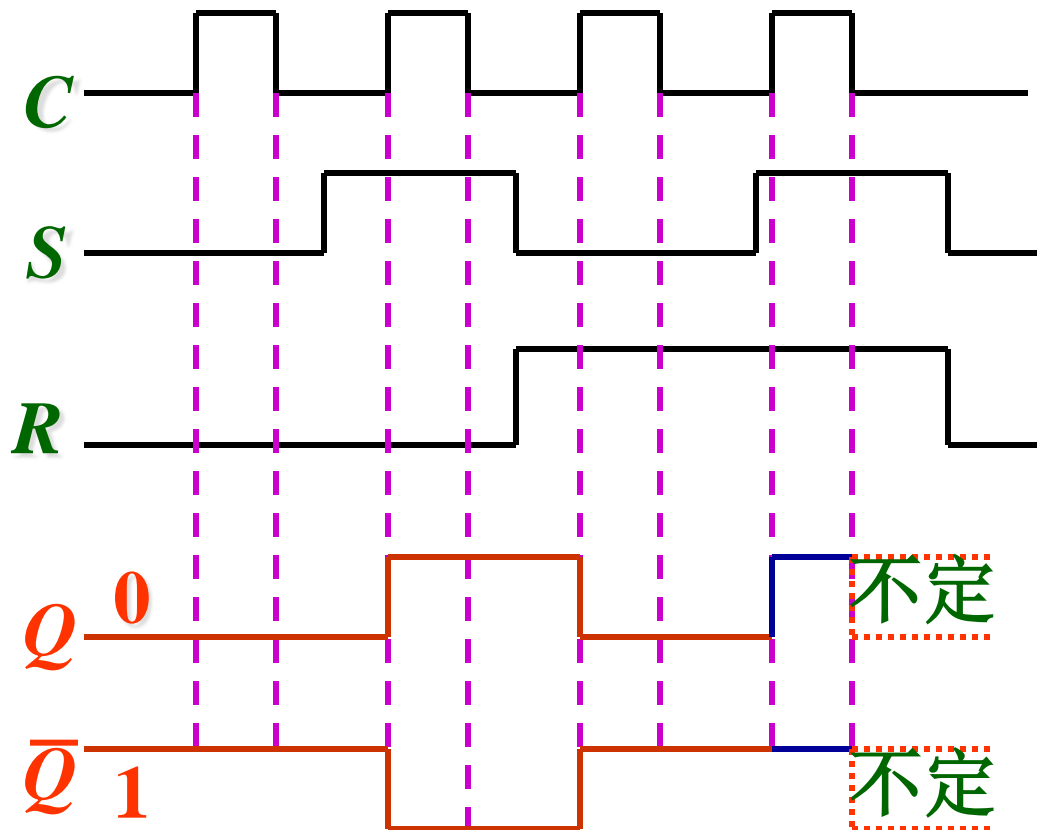


$C$ 高电平时触发器状态由 $R$ 、 $S$ 确定

$Q_n$ —时钟到来前触发器的状态

$Q_{n+1}$ —时钟到来后触发器的状态

### 例：画出可控 $R-S$ 触发器的输出波形



## 可控 $R-S$ 状态表

$S$	$R$	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	不定

## C高电平时触发器 状态由R、S确定