

硬體模糊位元控制設計方法

Design of Fuzzy Controller with n Dimensional Fuzzy Arguments in Digital Encoding

第十七組 成員：連永立

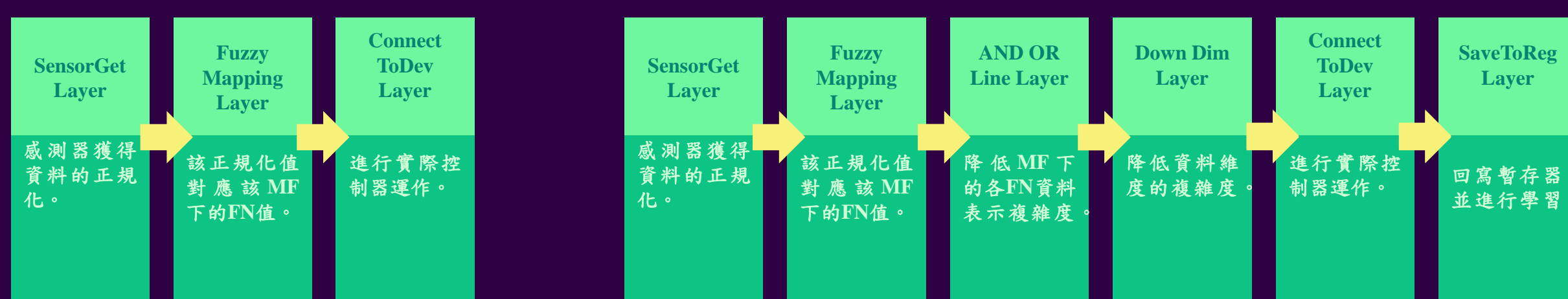
專題摘要

本專題以純數位位元計算的電路設計模糊控制的硬體電路，並在顯示使用純數位化的擴展應用。此外，也設計了一個程式生成軟體，使用者可透過此軟體生成System Verilog程式檔以寫對應模組，並可做更細部的調整，以使用Quartus專案編譯成數位電路。

系統架構

電路架構：

架構分成兩類，第一類為最基本版的硬體模糊位元控制版本與仿神經網路的擴充版本：

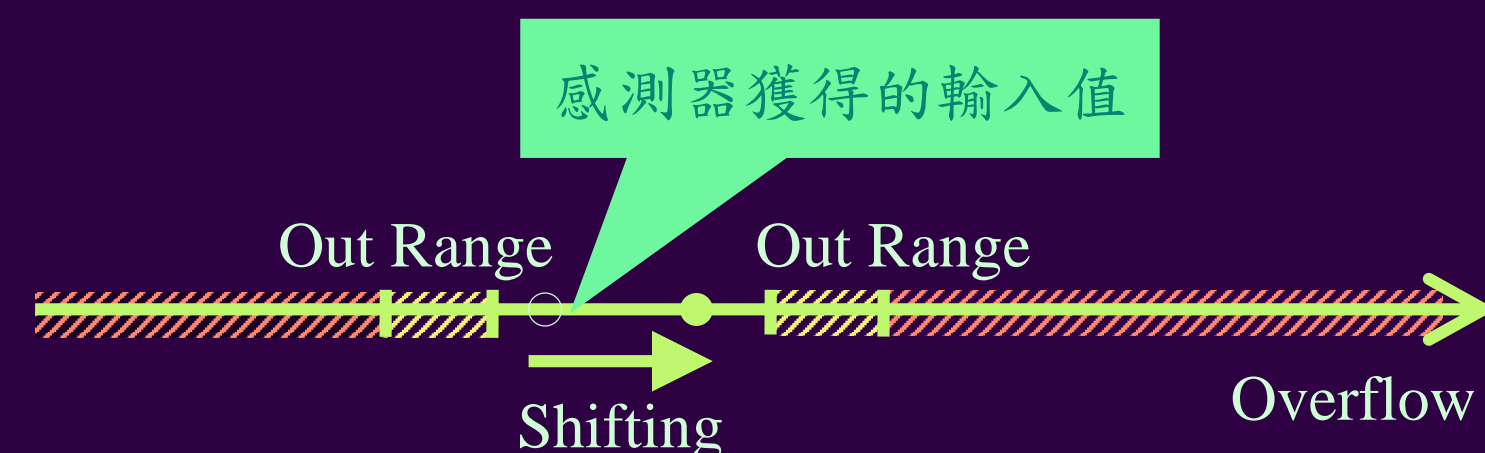


基本版架構

仿神經網路的擴充版

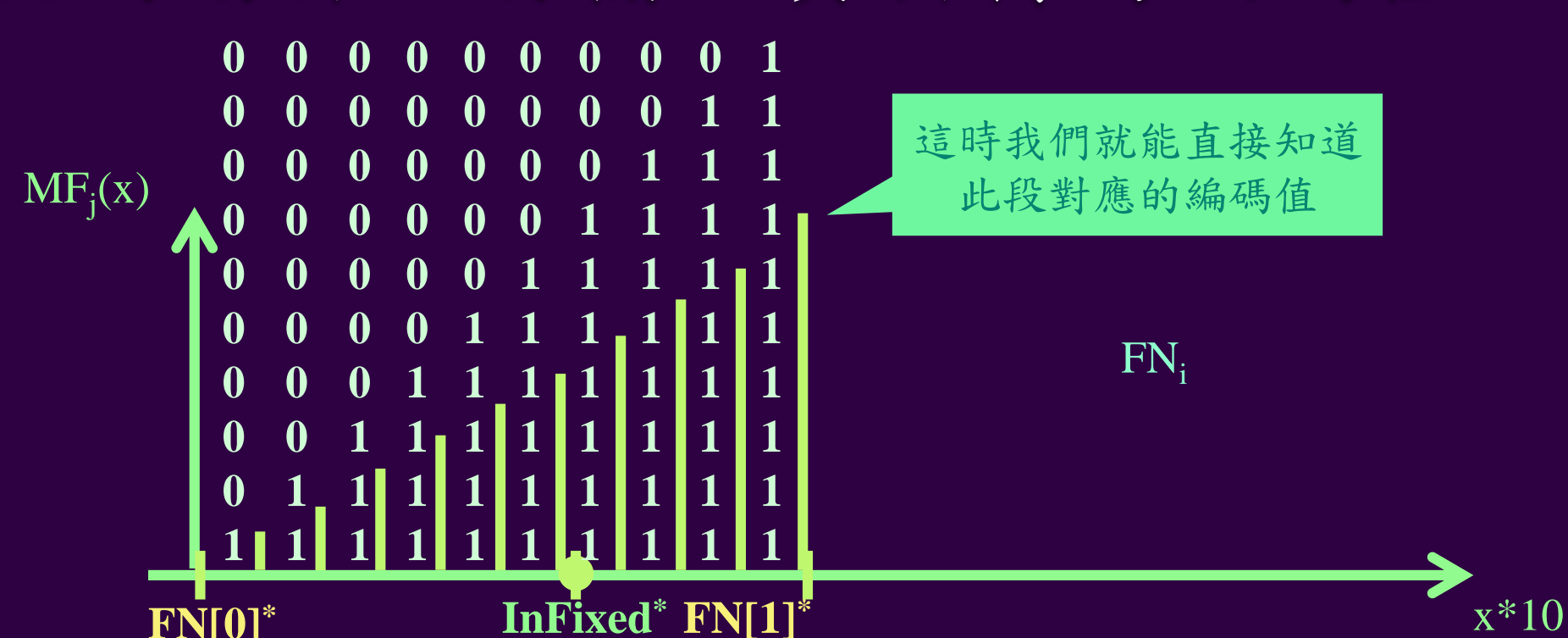
SensorGet Layer：

在此層制定位移規則使輸入資料位於正整數區間：



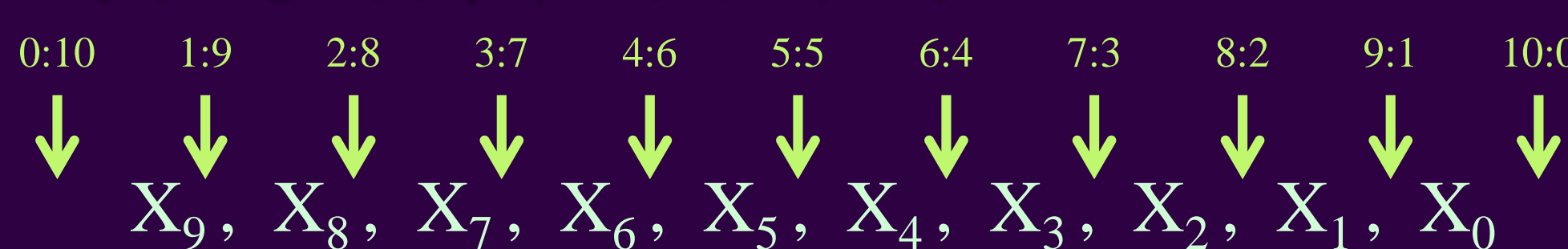
FuzzyMapping Layer：

進行模糊化的動作，將輸入資料轉為編碼值，如：



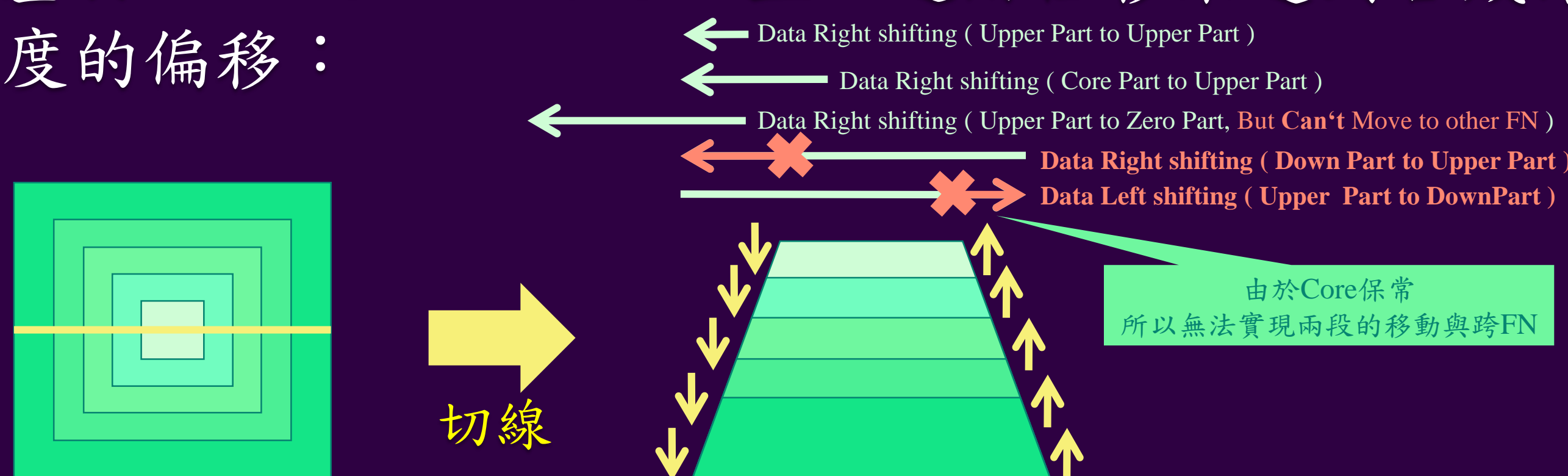
AND OR Line Layer：

利用的編碼後的資料排列特性，以左邊AND右邊OR方式來達到簡單的取平均：



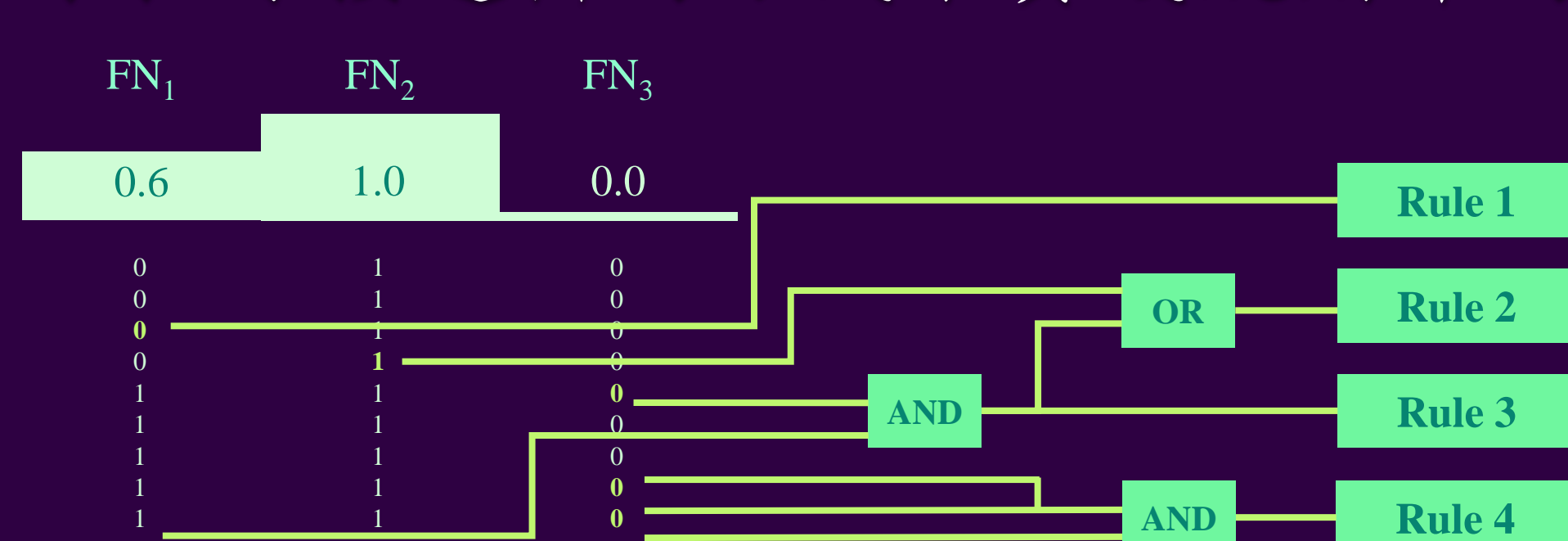
Down Dim Layer：

基於AND OR Line Unit上，運用位移來達到合成維度的偏移：



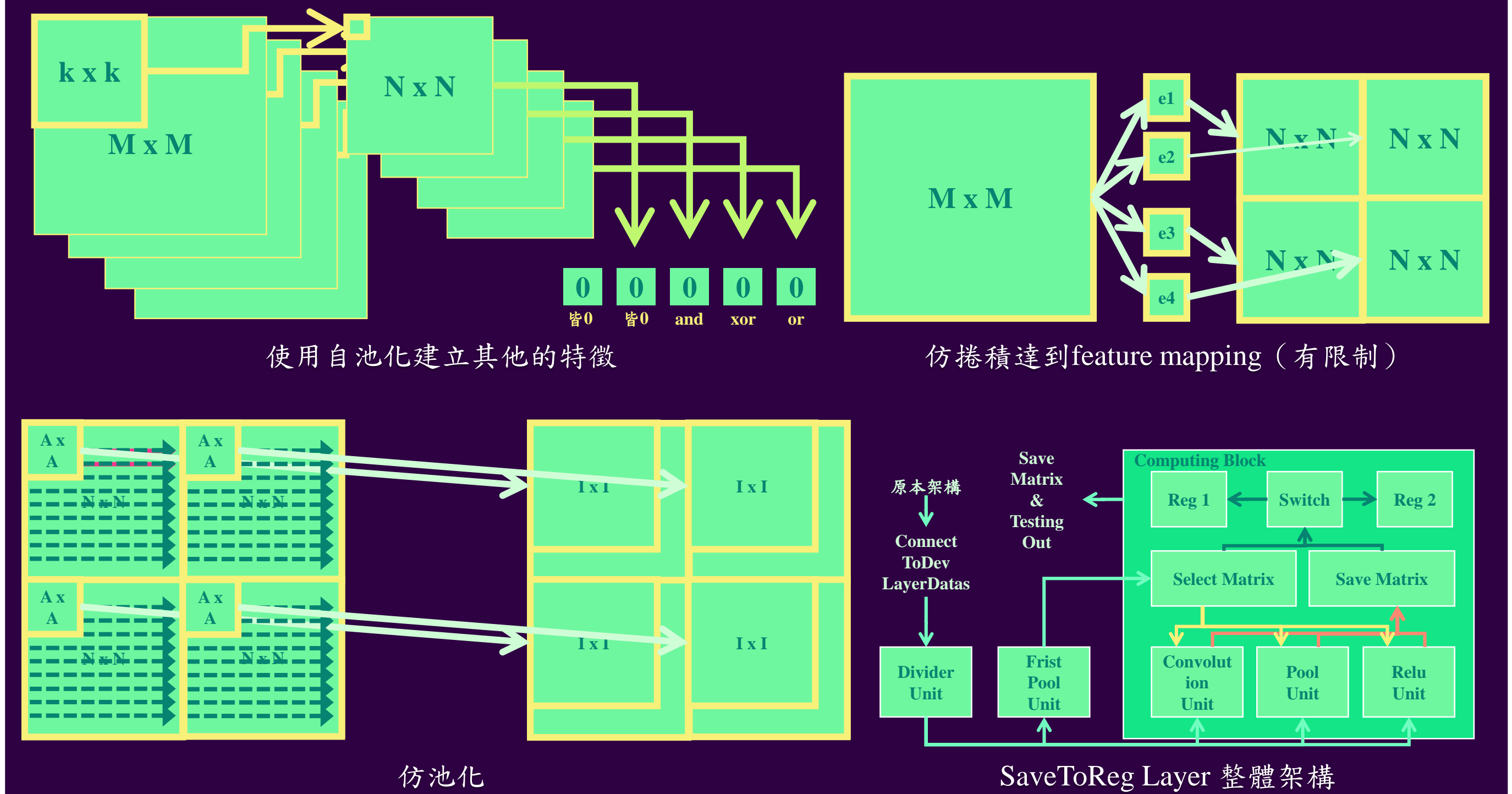
ConnectToDev Layer：

在此則用了拉線接邏輯的方式來實踐規則庫的架構：

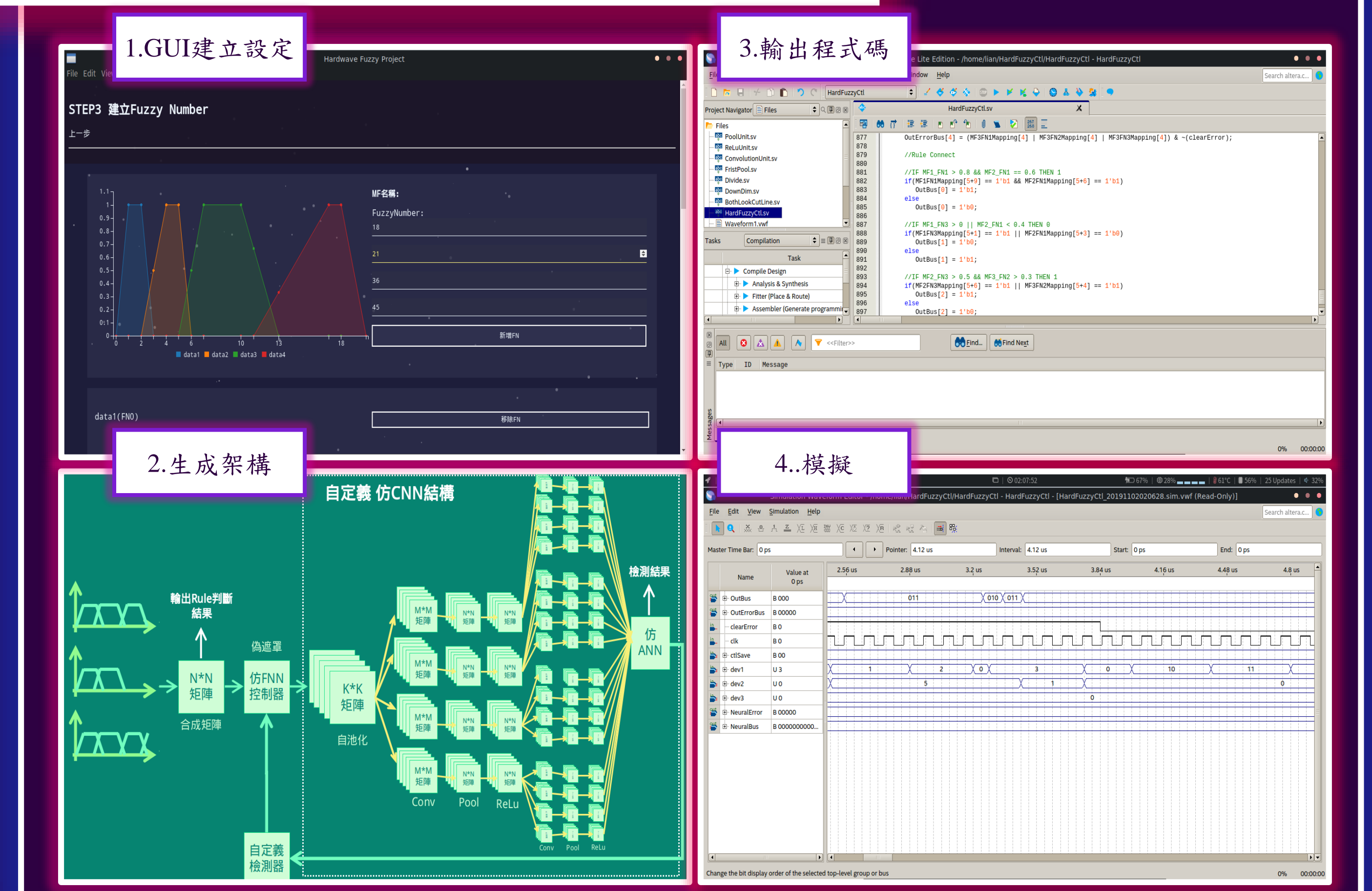


SaveToReg Layer：

在此層會先調用AND OR Line Unit形成一個Mask，配置了兩塊記憶體，並設定了四種元件，分別為自池化、仿Conv、Relu、仿Pool，以最小空間來運算：



操作流程



未來展望

在未來架構上，在仿CNN架構上實際還是有一些不完整的地方，如在Conv層計算後，理論上需要將資料平鋪，但在目前程式比較難修正，所以得將部份原碼重構才能完成選項支援。

同時，在實際上的案例還沒有足夠樣本證明，為此未來得要用則夠的樣本與資料集來證明架構的應用可行性。

Source Code

<https://github.com/Lian0123/HardwaveFuzzyProject>

<https://github.com/Lian0123/HardFuzzyCtl>