

### 实验一 静态随机存储器实验

#### 一、实验目的

掌握静态随机存储器RAM工作特性及数据的读写方法

#### 二、实验内容和实验电路图

实验所用的静态存储器构成 { 一片 2DT7130 (双端口存储器, 本实验只用一侧端口)  
一套编程电路 (位于 MEM 单元)  
2DT7130 两边端口各有三个控制端:  $\overline{CE}$  (片选线),  $\overline{OE}$  (读线),  $R/\overline{W}$  (写线)  
当片选有效 ( $\overline{CE}=0$ ) 时,  $\overline{OE}=0$  时进行读操作,  $R/\overline{W}=0$  进行写操作  
本实验将  $\overline{CE}$  正常接地。

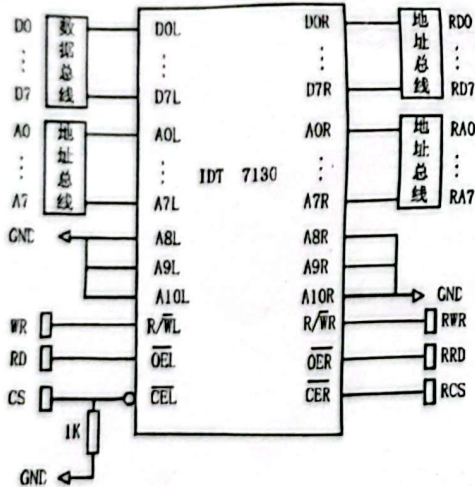


图 4-2-1 SRAM IDE7130 引脚图

$\overline{CE}$	$R/\overline{W}$	$\overline{OE}$	功能
1	X	X	不选择
0	1	0	读
0	0	1	写
0	0	0	写

表 4-2-1 2DT7130 功能表

由于存储器 (MEM) 最终要连接到 CPU 上, 所以其还需要一个读写逻辑, 使得 CPU 能控制 MEM 的读写。

由于 T3 的参与, 可以保证 MEM 的写脉宽与 T3 一致, T3 由时序单元的 T3 给出。IOM 用来选择是对 I/O 还是对 MEM 进行读写操作,  $R/\overline{W}=1$  时为读,  $R/\overline{W}=0$  时为写。





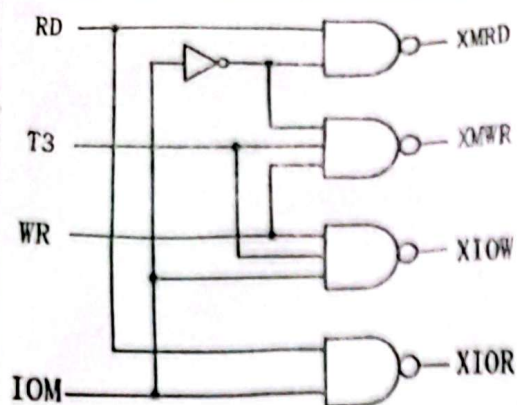


图 4-2-2 读写控制逻辑

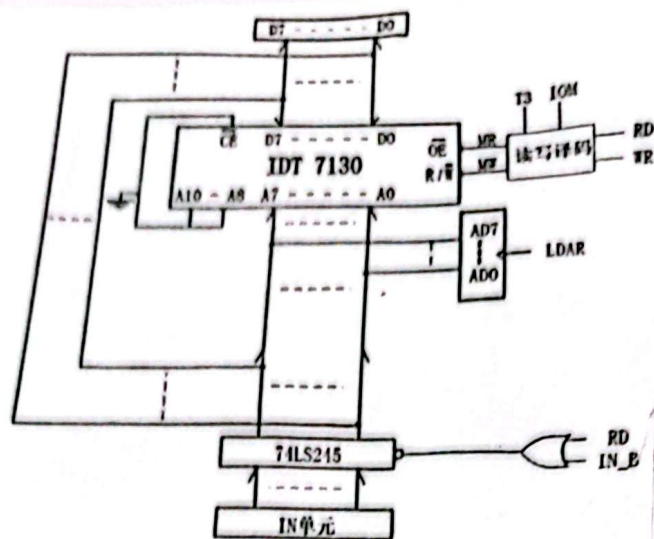


图 4-2-3 存储器实验原理图

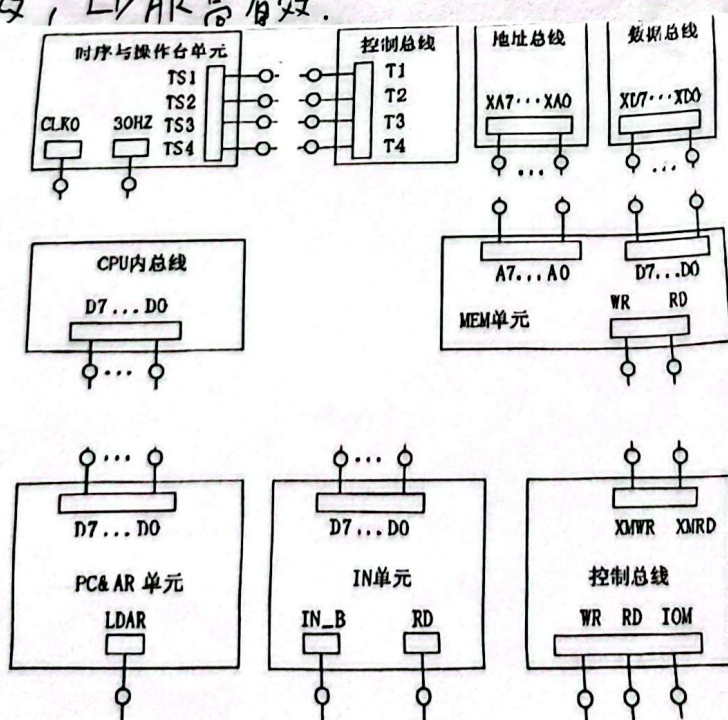
实验原理图 4-2-3。存储器数据线接至数据总线，数据总线上接有 8 个 LED 灯显示 D7...D0 的内容。

地址总线上接有 8 个 LED 灯显示 A7...A0 的内容，地址由地址锁存器 (74LS215, 位于 PC & AR 单元) 给出。

数据单元 (位于 IN 单元) 经一个三态门 (74LS245) 连至 CPU 内部总线，分时给出地址和数据。地址寄存器为 8 位，接入 IDT7130 的地址 A7...A0，IDT7130 的高三位地址 A10...A8 接地，所以其实际容量为 256 字节。

实验箱中所有单元的时序都连接至时序与操作台单元，CLR 都连接至 CON 单元的 CLR 按钮。实验时序 T3 由时序单元给出，其余信号由 CON 单元的二进制开关模拟给出，其中 IOM 应为低 (即 MEM 操作)，RD、WR 高有效，XMRD 和 XMWR 低有效，LDAR 高有效。

### 三、实验步骤



4-2-4 实验接线图





# 厦 門 大 學



## 系 专业作业纸

- (1) 关闭实验系统电源 参考电路连接图连接电路, 检查无误
- (2) 将时序与操作台单元的开关  $KK1$ 、 $KK3$  置为运行档, 开关  $KK2$  置为 '单步' 档
- (3) 打开电源开关, 如果听到有 '滴' 报警声, 说明有总线竞争现象, 应即关闭电源, 重新检查接线, 直到错误排除。

(4) 向存储器  $00H$ 、 $01H$ 、 $02H$ 、 $03H$ 、 $04H$  地址单元中分别写入数据  
 $11H$ 、 $12H$ 、 $13H$ 、 $14H$ 、 $15H$ ,

由于数据和地址由同一个数据开关给出, 因此数据和地址要分时写入,

1) 先写地址, 具体操作步骤:

① 关掉存储器读写 ( $WR=0$ ,  $RD=0$ ), 数据开关输出地址 ( $IOR=0$ )

② 打开地址寄存器门控信号 ( $LDAR=1$ ), 按动  $ST$  产生  $T3$  脉冲, 即使地址打入到  $AR$  中

2) 再写数据

① 关存储器读写 ( $WR=0$ ,  $RD=0$ ) 和地址寄存器门控信号 ( $LDAR=0$ )

② 数据开关输出要写入的数据, 打开输入三态门 ( $IOR=0$ )

③ 使存储器处于写状态 ( $WR=1$ ,  $RD=0$ ,  $IOM=0$ )

按动  $ST$  产生  $T3$  脉冲, 将数据打入到存储器中

(5) 依次读出第  $00$ 、 $01$ 、 $02$ 、 $03$ 、 $04$  号单元中的内容, 观察上述各单元中的内容是否与前面写入的一致。

同写操作类似, 先给出地址, 然后读, 地址给出和前面一样。

进行读操作时, 先关  $I/O$  单元输出 ( $IOR=1$ ), 然后使存储器处于读状态 ( $WR=0$ ,  $RD=1$ ,  $IOM=0$ ), 此时数据总线上的数即为存储器当前地址中读出的数据内容

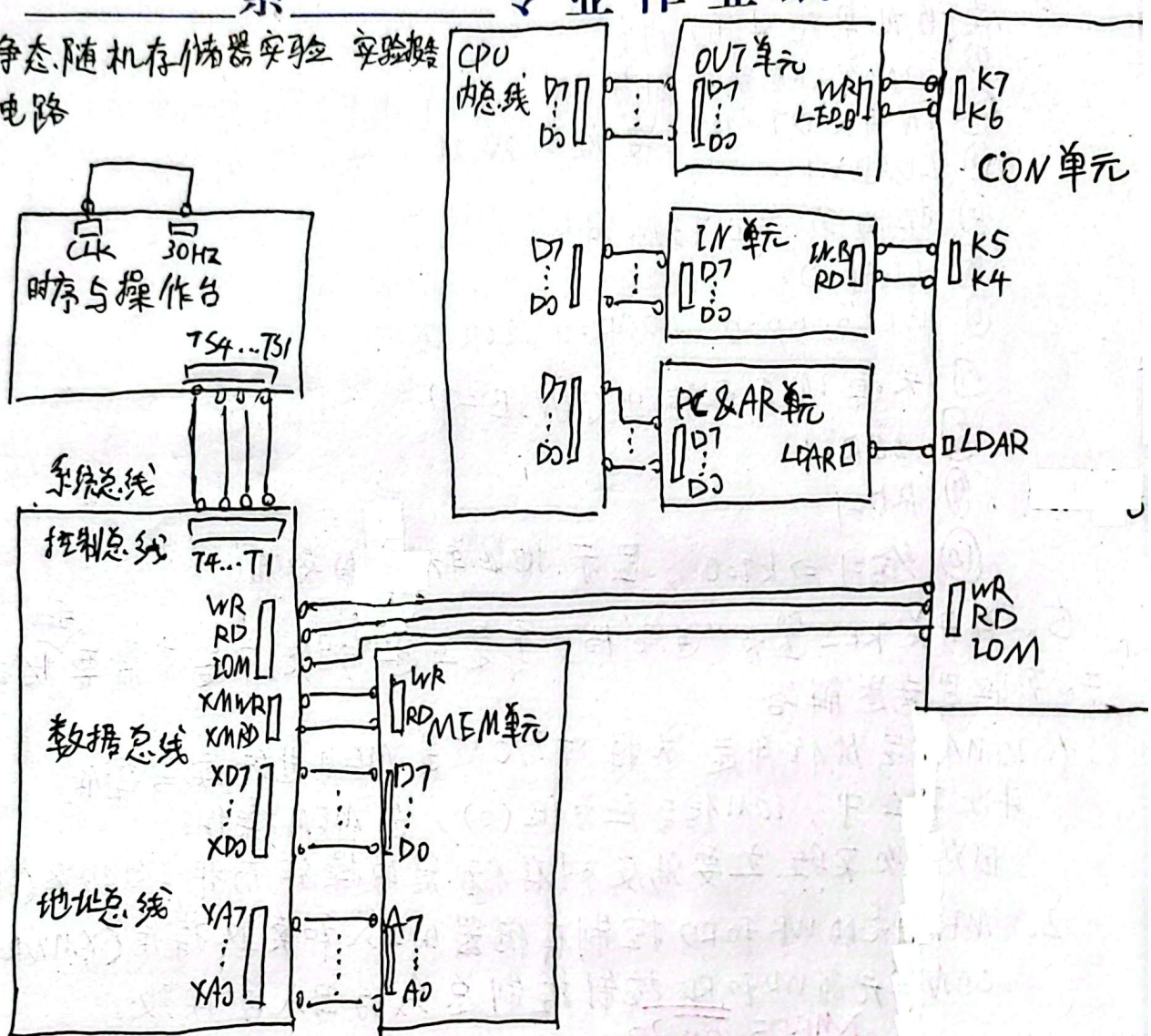
(6) 将时序与操作台单元的开关  $KK2$  置为 '连续' 档, 重复 (4) 和 (5)





## 实验二 静态随机存储器实验 实验报告

### 一、实验电路



### 二、实际操作

1. 按上述电路图搭建好实验电路

2. 将 KK1、KK3 置为运行档，开关 KK2 置为“单步”档

3. 写入内容：

① CON 单元 全部开关置 0

② IN 单元 8 个开关，写地址

③ 打开地址寄存器门控信号 (LDAR=1)

④ 按动 ST 产生 T3 脉冲，即将地址打入 AR 中

⑤ LDAR=0





- ⑥  $WR=0, DR=0, LDAR=0, TOR=0$
- ⑦ IN 单元 D7-D0: 要写入的数据
- ⑧  $WR=1$
- ⑨ 拨动 ST 产生 T3 脉冲

#### 4. 读地址单元中的内容

- ① CON 单元开关全部置 0
- ② IN 单元 D7~D0: 要读的地址
- ③  $LDAR=1$
- ④ 拨动 ST 产生 T3 脉冲
- ⑤  $LDAR=0$
- ⑥  $WR=0, DR=0, LDAR=0, TOR=0$
- ⑦ 关掉 IN 单元输出 ( $IN-B=1$ )
- ⑧  $TOR=1$
- ⑨  $RD=1$
- ⑩  $K7=1 \Rightarrow K7=0$ , 显示地址单元中的数据。

5. 当开关 K2 置为“连续”档, 重复上述步骤, 只是不需要<sup>手动</sup>拨动 ST 产生 T3 脉冲。

二、实验思考题解答

1. IOM 信号的作用是选择对 I/O 还是 MEM 进行读写操作。

本次实验中, IOM 信号应为低 (0), 选 MEM 操作。

因为本次实验主要涉及对存储器的操作而非 I/O 设备(外设设备)

2. MEM 单元的 WR 和 RD 控制存储器的写入和读取操作 (XMWR、XMRD)

CON 单元的 WR 和 RD 控制控制总线的写入和读取。

$$XMRD = \overline{IOM} \cdot RD$$

$$XMWR = \overline{IOM} \cdot T3 \cdot WR$$

3. IOT 7130 的 R/W 是脉冲控制的。

电平控制, 将 K2 设置为单拍, T3 常开为 1, 同样可以实现功能

4. 正脉冲 (KK+) 代替 T3, 高电平有效。因为 T3 要上升沿, 高电平有效。

正脉冲 (KK+): , 按下时存入

负脉冲 (KK-): , 松开时存入

5. 使用连续脉冲不需要手动拨动 ST, 而使用手动单脉冲需要。

$LDAR=1$  或  $WR=1$  时, 使用连续脉冲会直接存入地址或数据。

(连续脉冲状态下, 总线和地址寄存器上的内容是立即变化的,

手动则是要手动产生 T3 脉冲才变化。连续脉冲状态下, 应先关闭地址寄存器和 MEM 的写入状态, 再关闭三态门, 否则会导致写入内容全为 0)

6. PC&AR 单元的 PC-AR 控制端在本次实验中可以不接, 因为是空相当于高电平。





