**Лабораторная работа № 1**

**по курсу «Программное обеспечение цифрового проектирования»**

**«Основы языка VHDL.**

**Изучение программного средства** Xilinx ISE D S**»**

Необходимое программное обеспечение:

* Xilinx ISE D S ;

1. Скомпилировать и произвести функциональное моделирование мультиплексора, который задается следующим vhdl-кодом ():

LIBRARY ieee; -- Use IEEE library

USE ieee.std\_logic\_1164.all; -- IEEE packages

ENTITY mux IS -- Entity of multiplexer

port( -- Ports description

A,B,S: in std\_logic; -- A and B are logical inputs

-- S is the control input signal

Z: out std\_logic -- Z is a logical output

);

END mux;

--

ARCHITECTURE beh OF mux IS -- Architecture of multiplexer

BEGIN

Z<=A when S='0' else B; -- Behavioural description by logic equation

END beh;

1. Синтезировать и произвести функциональное моделирование следующего кода, который выполняет коммутацию кнопки и светодиода (по нажатию на кнопку светодиод тухнет):

library IEEE;

use IEEE.STD\_LOGIC\_1164.ALL;

entity BUTTON\_LED is

Port ( KEY1\_in : in STD\_LOGIC;

KEY2\_in : in STD\_LOGIC;

KEY3\_in : in STD\_LOGIC;

KEY4\_in : in STD\_LOGIC;

LED1\_out : out STD\_LOGIC;

LED2\_out : out STD\_LOGIC;

LED3\_out : out STD\_LOGIC;

LED4\_out : out STD\_LOGIC);

end BUTTON\_LED;

architecture Behavioral of BUTTON\_LED is

begin

LED1\_out <= KEY1\_in;

LED2\_out <= KEY2\_in;

LED3\_out <= KEY3\_in;

LED4\_out <= KEY4\_in;

end Behavioral;

Файл маппингов портов:

########LED Pin define#####################

NET LED1\_out LOC = P4 | IOSTANDARD = "LVCMOS33"; ## LED1

NET LED2\_out LOC = N5 | IOSTANDARD = "LVCMOS33"; ## LED2

NET LED3\_out LOC = P5 | IOSTANDARD = "LVCMOS33"; ## LED3

NET LED4\_out LOC = M6 | IOSTANDARD = "LVCMOS33"; ## LED4

########KEY Pin define#####################

NET KEY1\_in LOC = C3 | IOSTANDARD = "LVCMOS33"; ## KEY1

NET KEY2\_in LOC = D3 | IOSTANDARD = "LVCMOS33"; ## KEY2

NET KEY3\_in LOC = E4 | IOSTANDARD = "LVCMOS33"; ## KEY3

NET KEY4\_in LOC = E3 | IOSTANDARD = "LVCMOS33"; ## KEY4

1. Следующие задания выполняются в зависимости от уровня притязаний студента. Минимально необходимо выполнить заданий не менее чем на 4 балла.
   1. Разработайте vhdl-описание 4-входового элемента OR, AND или XOR. Произведите функциональное моделирование. Постройте таблицу истинности для данного описания и произведите моделирование для каждого из наборов входных значений, привяжите входы данного элемента к кнопкам а выход к светодиоду **(4 балла)**.
   2. Разработайте vhdl-описание следующего логического выражения Q=in1\*in2+in3\*~(in2)\*in4, где Q – выходной сигнал, in1, in2, in3 – входные сигналы, \* - операция логического И (AND), + - операция логического ИЛИ (OR), ~ - операция логического отрицания. Произведите функциональное моделирование. Постройте таблицу истинности для данного описания и произведите моделирование для каждого из наборов входных значений, сделайте ввод значений с кнопки или свича и вывод на светодиод **(6 баллов)**.
   3. Модифицируйте vhdl-описание из задания b, добавив выходной сигнал nQ, значение которого вычисляется с помощью выражения nQ = ~(Q). Произведите симуляцию. Постройте таблицу истинности для данного описания и произведите моделирование для каждого из наборов входных значений nQ вывести на отдельный светодиод.

**(8 баллов)**.

* 1. Разработайте vhdl-описание мультиплексора, который имеет 4 входа (две группы по два сигнала), один селектирующий сигнал (сигнал выбора) и два выходных сигнала. Селектирующий сигнал соединяет одну группу входных сигналов с выходным сигналом. Постройте таблицу истинности для данного описания и произведите моделирование для каждого из наборов входных значений сделать данное задание на switch, вывод на светодиоды **(10 баллов)**.

1. В результате выполнения лабораторной работы составьте отчет. Отчет должен содержать следующую информацию:
   1. Постановка задачи;
   2. Vhdl-описание разработанного цифрового устройства;
   3. Таблица истинности этого устройства;
   4. Результаты моделирования (временные диаграммы);
   5. Выводы.