

## HT32 系列单片机晶振&ADC 设计的注意事项及 PCB 布局指南

文件编码: AN0301S

### 简介

该应用范例介绍盛群 32-bit HT32 系列单片机关于晶体振荡器和 ADC（模数转换器）的硬件设计。晶体振荡器的架构是基于 Pierce 振荡器，ADC 的设计是采用 SAR 结构。同时该应用范例还提供了 PCB 布局指南。

### 晶体振荡器

HT32 系列单片机支持四种类型的振荡器 --- 内部高速 RC 振荡器(HSI)，外部高速晶振(HSE)，内部低速 RC 振荡器(LSI)和外部低速晶振(LSE)。本章节介绍 HSE 和 LSE 晶体振荡器。

#### 晶振等效电路

图 1 显示了一个接近主要振动模式下的晶振频率的常规等效电路。 $L_{qz}$ ,  $C_s$ ,  $R_{qz}$  是晶体振荡的动态参数。参数  $C_p$  表示电极间的分布电容产生的分流电容。

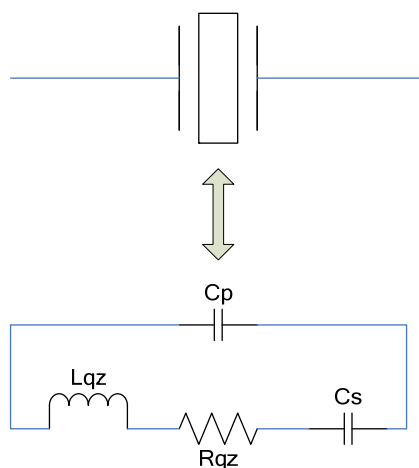


图 1 晶振等效电路

表 1 举例说明了标准 8MHz 频率下的元件参数值。

等效元件	参数值
$L_{qz}$	24.38mH
$C_s$	0.016pF
$R_{qz}$	50Ω
$C_p$	5pF

表 1 标准 8MHz 频率下的元件参数值

## HT32 系列单片机中的Pierce振荡器

图 2 显示了 Pierce 振荡器的架构。基于 Pierce 振荡器低功耗，低成本及稳定的优势，HT32 系列单片机的内部振荡电路设计采用了 Pierce 振荡器。

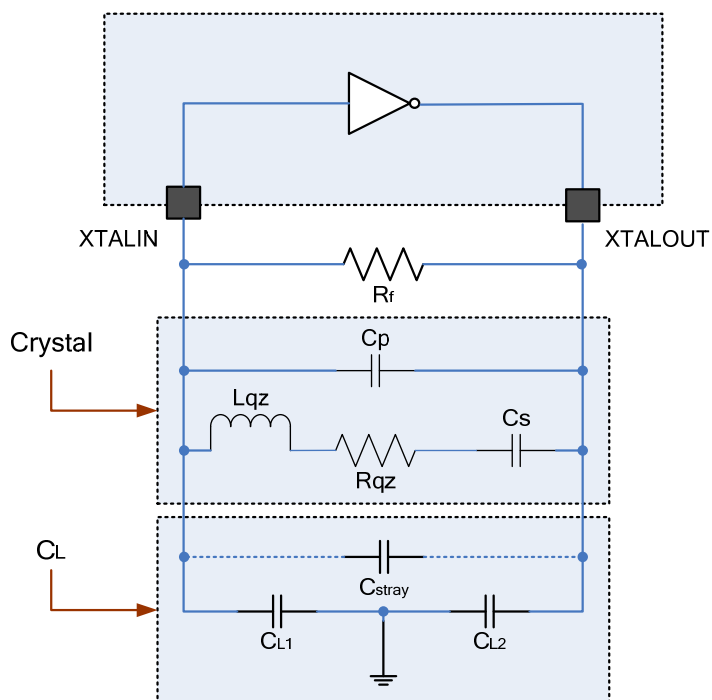


图 2 Pierce 振荡器架构

## HT32 系列单片机晶振的应用电路

图 3 显示了 HT32 系列单片机中 Pierce 振荡电路。以下公式便于用户选择外部负载电容。

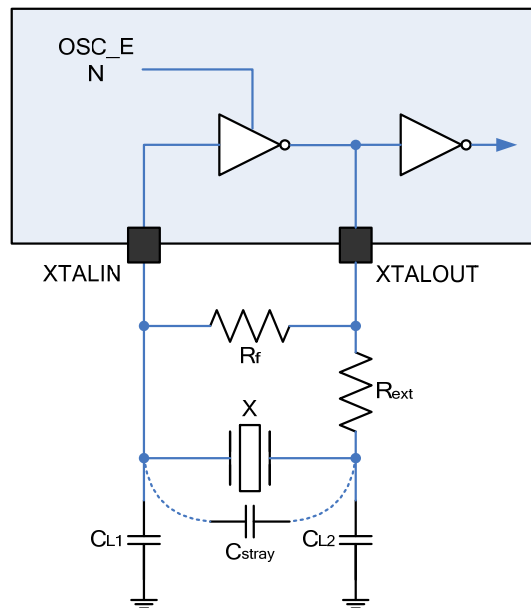


图 3 HT32 系列单片机中的晶振电路

### 图 3 中的参数描述--

X: 石英晶体或陶瓷谐振器

$R_f$ : 外部反馈电阻

$R_{ext}$ : 用来限制反相输出电流的外部电阻

$C_{L1}$  和  $C_{L2}$ : 两个外部负载电容

$C_{stray}$ : 印刷电路板和接头上的分布电容，它是寄生电容。

- $R_f$  代表在高增益区反相器偏置的反馈电阻。 $R_f$  不能太小，否则反馈回路可能不能振荡。在 HT32 系列单片机中，8MHz HSE 采用的  $R_f$  为  $1M\Omega$ ；32768Hz LSE 采用的  $R_f$  为  $10M\Omega$ 。
- $R_{ext}$  代表阻尼电阻，有助于省电，提高稳定性，抑制高频区域内的增益。插入  $R_{ext}$  是为了减少负电阻。所以， $R_{ext}$  不能太大，否则反馈回路可能不能振荡。有时用户可能会在高频振荡应用中省去  $R_{ext}$  来降低生产成本。
- 根据晶体或陶瓷谐振器负载电容  $C_L$  规范来决定外部电容  $C_{L1}$  和  $C_{L2}$ ，便于晶振制造商调整到指定的频率。晶体或陶瓷谐振器制造商必须提供  $C_L$  的值。为使振荡器稳定振荡，负载电容  $C_L$  可根据以下公式得到：

$$C_L = \frac{C_{L1} \times C_{L2}}{C_{L1} + C_{L2}} + C_{stray}$$

事实上，芯片输入/输出口，焊盘，封装引脚，印刷电路板有助于寄生电容  $C_{stray}$  形成负载电容  $C_L$ 。所以，晶体或陶瓷谐振器所需的外部负载电容  $C_{L1}$  和  $C_{L2}$  将有所限制。

### $C_{L1}$ 和 $C_{L2}$ 计算范例

如果晶振中  $C_L = 10pF$ ，假设  $C_{stray} = 5pF$ ，所以，

$$C_L - C_{stray} = \frac{C_{L1} \times C_{L2}}{C_{L1} + C_{L2}} = 10pF - 5pF = 5pF$$

$$C_{L1} = C_{L2} = 10\text{pF}$$

### 晶振电路的PCB布局指南

在 PCB 布局阶段建议使用以下指南来增加晶振电路的稳定性。

- 晶振应连接在最靠近 MCU 的地方，连线应尽可能短以减少寄生电容。
- 通过把在晶振附近的屏蔽线连接到一个接地层来隔离信号和降低杂讯。
- 频繁切换信号线远离晶振区域，以防止串扰。

## ADC – 模数转换器

HT32 系列单片机的 12-bit ADC采用逐次逼近式(SAR)结构，该结构具有低功耗、高性能及外形尺寸小等特点。该系列单片机有多个通道，包括多个提供模拟信号的外部通道和 2 个内部通道( $V_{REF-}$ ,  $V_{REF+}$ )。详细ADC通道数请参阅相应的规格书。此ADC可工作在单次转换，连续和非连续转换模式。

芯片内部ADC和数字域分别由不同的电源电压( $V_{DDA}$ ,  $V_{DD33}$ )供电，对于大多数HT32 系列单片机来说，ADC参考电压( $V_{REF-}$ ,  $V_{REF+}$ )分别与ADC地( $V_{SSA}$ )、电源电压( $V_{DDA}$ )内部连接在一起。这意味着当 $V_{DDA} = 3.3\text{V}$ ，然后分辨率  $3.3\text{V}/4096 \approx 0.8\text{mV}/\text{位}$ 。为了获得高分辨率，地电压 $V_{SSA}$ 和电源电压 $V_{DDA}$ 的低压杂讯抑制很重要。为了抑制芯片电源电压产生的杂讯，建议在PCB上适当地添加去耦电容，这是非常重要的。

### 如何获得更好ADC精度

图 4 显示了HT32 系列单片机的SAR ADC的S/H输入级的等效电路，图中 $C_I$ 为内部存储电容， $R_I$ 为内部采样转换的电阻， $R_S$ 是信号源 $V_S$ 的输出阻抗。在正常情况下，采样阶段的持续时间大约是  $1.5/f_{ADC}$ 。在此阶段，对 $C_I$ 充电以确保在其两端的电压变得足够接近 $V_S$ 。为了保证这一点， $R_S$ 取值会有一定的限制。

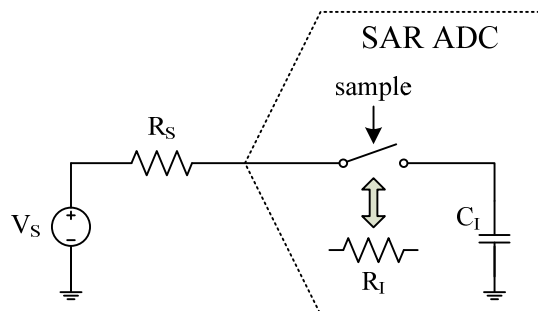


图 4 ADC 采样网络的模板

最差的情况是，当在输入电压范围的极限( $V_{REF-}$ 和 $V_{REF+}$ )进行连续采样，可采用下面公式来确保采样误差低于 $1/4$  LSB:

$$R_S < \frac{1.5}{f_{ADC} C_I \ln(2^{N+2})} - R_I$$

在此公式中， $f_{\text{ADC}}$ 是ADC时钟频率，N是ADC分辨率(此时N=12)。安全程度由引脚/焊盘，寄生电容决定，在这个简单的例子中未作说明。如果系统使用ADC，在连续采样阶段没有轨到轨的输入电压变化， $R_s$ 可能大于上述公式表示值。

#### **$R_s$ 计算范例**

如果在规格书ADC章节中， $C_1=5\text{pF}$ ， $R_1=1\text{k}\Omega$ ，假设ADC时钟频率=14MHz (1Msps)，采样阶段的 12-bit分辨率和时间 $t_{\text{ADC}}$ 为  $1.5/f_{\text{ADC}}$ ，根据公式 $R_s$ 应低于 1.2k $\Omega$ ：

$$R_s < \frac{1.5}{14 \times 10^6 \times 5 \times 10^{-12} \ln(2^{12+2})} - 1\text{k}\Omega = 1.2\text{k}\Omega$$

#### **ADC电路的PCB布局指南**

在 PCB 布局阶段建议用以下指南来增加 ADC 性能。

- 为了减少电源杂讯和辐射,用户可用磁珠或单独提供的模拟和数字电源把模拟电源( $V_{\text{DDA}}$ )和数字电源( $V_{\text{DD}}$ )分开。建议MCU电源线使用较粗的线，去耦电容尽可能地靠近电源引脚。以上这些都能减少电源感抗，从而有效地减少杂讯。去耦电容应使用陶瓷电容尽可能地靠近MCU电源引脚，电解电容应放置在PCB电源来源输入的附近。
- 通过把接地层划分为数字域和模拟域以减少 ADC 地杂讯。这些层物理上是由一些小间隙隔开，只通过磁珠或几毫米大的金属线连接。
- HT32 系列单片机的所有 ADC 通道都相对靠近芯片本身，也可用于数字 I/O 功能。因此，如果电气设计可能的话，建议避免在模拟 ADC 通道之间进行数字信号 I/O 功能的分配。当电气设计不允许的话，试着在数字和模拟 ADC 通道线之间使用另外的屏蔽地线。且分组的 ADC 通道也可用模拟接地层屏蔽以减少 ADC 模块的串扰杂讯。