

HT32 系列 EBI

文件编码：AN0470S

概述

HT32 系列微控制器的并行总线接口名称为：EBI 或外部总线接口。它能够访问外部异步并行总线设备，例如 SRAM、Flash 和 LCD 模块。该接口将外部信号以内存映射方式对应到 Cortex[®]-M 核心的内部地址总线。HT32 系列 EBI 支持数据线和地址线复用功能，可以有效减少连接到外部设备所需的引脚数。总线的读/写时序可依据外部设备时序要求进行调整。

总线控制信号

下表显示了 HT32 系列外部总线接口中所有控制信号以及地址和数据线信号。请注意，部分信号只在封装引脚数较多的 HT32 型号支持，封装引脚数较少的 HT32 型号可能只支持较精简的信号引脚。

信号	输入/输出	描述
A[xx:0]	输出	地址总线
AD[xx:0]	输入/输出	地址/数据总线
CS	输出	片选
OE	输出	输出使能
WE	输出	写入使能
ALE	输出	地址锁存使能
BL[1:0]	输出	位组通道
ARDY	输入	异步就绪

表 1 EBI 总线控制信号

BL[1:0]仅用于部分 16 位数据宽度 SRAM。ARDY 仅用于部分 NOR Flash。

EBI 工作模式

EBI 支持复用与非复用寻址模式。非复用寻址方式工作效率更高更快，但需要的引脚数更多。复用寻址方式速度较慢，并且需要额外的地址锁存器以及较少的引脚数。

非复用模式

- D8A8：此模式支持 8 位地址和 8 位数据。地址位于 EBI_AD 信号线的高 8 位，数据位于低 8 位。
- D16：在非复用模式中，16 位数据位于 16 EBI_AD 信号线。地址位于 EBI_A 信号线。

复用模式

- D8A24ALE: 此模式允许 24 位地址及 8 位数据共同复用于 EBI_AD[15:0]信号线，来减少引脚使用且利用 EBI_ALE 信号编码 8 位数据和 24 位地址。EBI_AD 信号线的高 8 位 (EBI_AD[15:8])依次是地址的最高及最低 8 位。EBI_AD 信号线的低 8 位(EBI_AD[7:0])是中间 8 位地址和 8 位数据。
- D16A16ALE: 此模式支持 16 位地址和 16 位数据，但还需要使用一个外部锁存器和一个额外的信号 EBI_ALE。16 位地址和 16 位数据复用于 EBI_AD 引脚。

时序配置

HT32 系列 EBI 中有数个时序参数设定用来配合不同的访问协议

- RDSETUP: 设定 OE 有效前地址建立需要的时间周期数
- RDSTRB: 设定 OE 保持有效状态的时间周期数
- RDHOLD: 设定 OE 无效后且 CS 保持有效状态的时间周期数
- WESETUP: 设定 WE 有效前地址建立需要的时间周期数
- WESTRB: 设定 WE 保持有效状态的时间周期数
- WEHOLD: 设定 WE 无效后且 CS 保持有效状态的时间周期数



图 1 EBI 非复用读时序



图 2 EBI 非复用写时序

ADDRSETUP 和 ADDRHOLD 控制复用模式外部地址锁存器的时序。欲了解更多关于时序配置更详细的图表，请查阅参考手册。

- ADDRSETUP: 设定 ALE 有效前地址建立到 AD 总线所需要的时间周期数
- ADDRHOLD: 设定 ALE 无效后地址在 AD 总线上保持的时间周期数

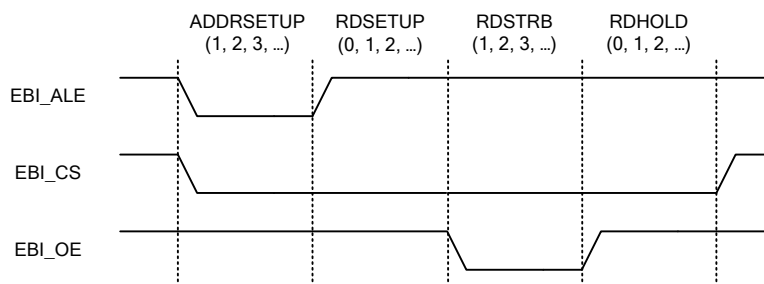


图 3 EBI 复用读时序

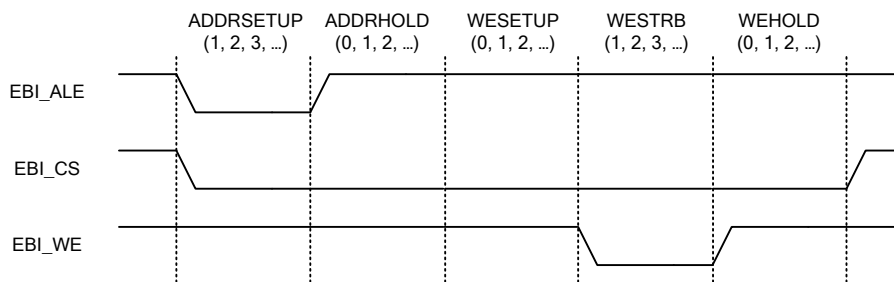


图 4 EBI 复用写时序

其他特性

- 整页读操作
- 写缓冲器
- AHB 处理宽度转换
- 读/写周期延长
- 极性配置

异步 NOR Flash 接口

EBI 配置

EBI 提供了以下功能特性来控制 NOR Flash 内存。

- 选择映射 NOR Flash 内存的 Bank
- 选择要使用的 EBI 模式：D8A8、D16A16ALE、D8A24ALE、D16
- 使能或除能异步就绪或异步就绪溢出功能
- 配置控制信号的极性设定
- 配置时序参数
- 配置整页读功能

异步 NOR Flash 内存有不同的 AC 特性,所以第一步是要知道特定内存使用的时序参数的值。

本文以 MX29GL256F 内存为例作参考。表 2 列出了 MX29GL256F 内存读写访问时序。

符号	描述	值	单位
Tcs	芯片使能设定时间	0	ns
Twp	WE#脉冲宽度	35	ns
Twph	WE#脉宽高准位时间	30	ns
Twc	写周期时间	100	ns
Taa	地址之后的有效数据输出	100	ns
Toe	OE#变为低后有效数据输出	25	ns
Trc	读周期时间	100	ns

表 2 MX29GL256F NOR Flash 内存时序

利用表 2 中的内存时序,我们将 EBI 按照以下步骤进行初始化 (CPU 工作在 72MHz 且以 D16 模式中的 EBI Bank 0 为例):

```
EBI_StructInit(&EBI_InitStructure);

EBI_InitStructure.EBI_Bank = EBI_BANK_0;
EBI_InitStructure.EBI_Mode = EBI_MODE_D16;
EBI_InitStructure.EBI_AsynchronousReady = EBI_ASYNCHRONOUSREADY_DISABLE;
EBI_InitStructure.EBI_ARDYTimeOut = EBI_ARDYTIMEOUT_DISABLE;
EBI_InitStructure.EBI_ChipSelectPolarity = EBI_CHIPSELECTPOLARITY_LOW;
EBI_InitStructure.EBI_AddressLatchPolarity = EBI_ADDRESSLATCHPOLARITY_LOW;
EBI_InitStructure.EBI_WriteEnablePolarity = EBI_WRITEENABLEPOLARITY_LOW;
EBI_InitStructure.EBI_ReadEnablePolarity = EBI_READENABLEPOLARITY_LOW;
EBI_InitStructure.EBI_ReadySignalPolarity = EBI_READYSIGNALPOLARITY_LOW;
EBI_InitStructure.EBI_AddressSetupTime = 0;
EBI_InitStructure.EBI_AddressHoldTime = 0;
EBI_InitStructure.EBI_WriteSetupTime = 2;
EBI_InitStructure.EBI_WriteStrobeTime = 4;
EBI_InitStructure.EBI_WriteHoldTime = 3;
EBI_InitStructure.EBI_ReadSetupTime = 2;
EBI_InitStructure.EBI_ReadStrobeTime = 6;
EBI_InitStructure.EBI_ReadHoldTime = 1;
EBI_InitStructure.EBI_PageMode = EBI_PAGEMODE_ENABLE;
EBI_InitStructure.EBI_PageLength = EBI_PAGELENGTH_32;
EBI_InitStructure.EBI_PageHitMode = EBI_PAGEHITMODE_ADDINC;
EBI_InitStructure.EBI_PageAccessTime = 0x3;
EBI_InitStructure.EBI_PageOpenTime = 0xFF;
EBI_Init(&EBI_InitStructure);

EBI_Cmd(EBI_BANK_0, ENABLE);
```

硬件连接

以下是 MX29GL256F NOR Flash 和四个 EBI 模式之间的典型连接图。未使用的 EBI 引脚可作为普通 I/O 使用。

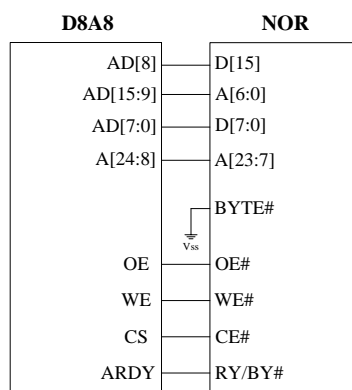


图 5 D8A8 模式中 EBI 连接到 NOR Flash

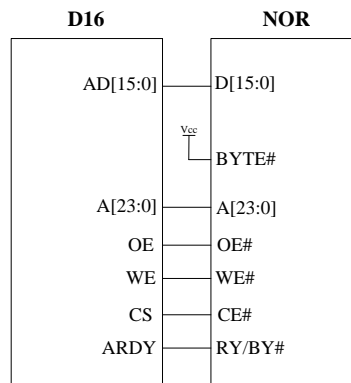


图 6 D16 模式中 EBI 连接到 NOR Flash

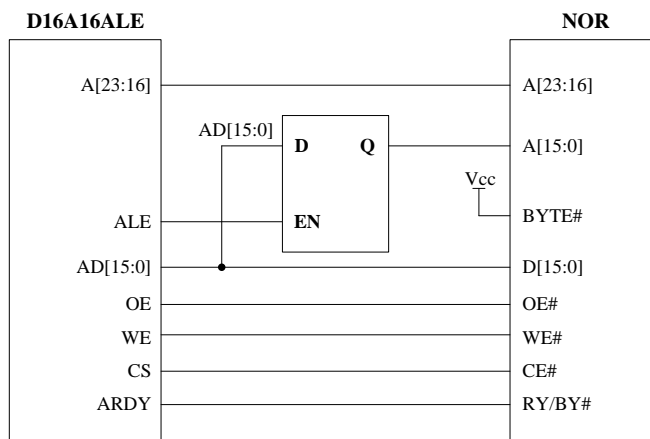


图 7 D16A16ALE 模式中 EBI 连接到 NOR Flash

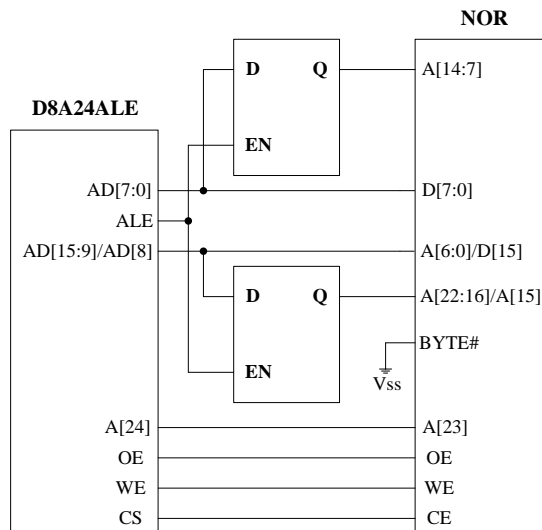


图 8 D8A24ALE 模式中 EBI 连接到 NOR Flash

异步 16 位 SRAM 接口

EBI 配置

EBI 提供了以下功能特性来控制 SRAM:

- 选择映射 SRAM 的 Bank
- 选择要使用的 EBI 模式: D8A8、D16A16ALE、D8A24ALE、D16
- 使能或除能字节通道功能
- 配置控制信号的极性设定
- 配置时序参数

异步 SRAM 有不同的 AC 特性, 所以第一步是要知道特定内存使用的时序参数的值。本文以 IS61WV102416BLL 内存为例作参考。表 3 列出了 IS61WV102416BLL 内存读写访问时序。

符号	描述	值	单位
Tsce	CE 到写入完成时间	8	ns
Taw	地址建立到写入完成时间	8	ns
Tpwe	WE 脉冲宽度	8	ns
Twc	写周期时间	10	ns
Taa	地址访问时间	10	ns
Tdoe	OE 访问时间	6.5	ns
Trc	读周期时间	10	ns

表 3 IS61WV102416BLL SRAM 内存时序

利用表 3 中的内存时序, 我们将 EBI 按照以下步骤进行初始化 (CPU 工作在 72MHz 且以 D16 模式中的 EBI Bank 2 为例):

```
EBI_StructInit(&EBI_InitStructure);
EBI_InitStructure.EBI_Bank = EBI_BANK_2;
EBI_InitStructure.EBI_Mode = EBI_MODE_D16;
EBI_InitStructure.EBI_ByteLane = EBI_BYTELANE_ENABLE;
EBI_InitStructure.EBI_ChipSelectPolarity = EBI_CHIPSELECTPOLARITY_LOW;
EBI_InitStructure.EBI_AddressLatchPolarity = EBI_ADDRESSLATCHPOLARITY_LOW;
EBI_InitStructure.EBI_WriteEnablePolarity = EBI_WRITEENABLEPOLARITY_LOW;
EBI_InitStructure.EBI_ReadEnablePolarity = EBI_READENABLEPOLARITY_LOW;
EBI_InitStructure.EBI_ByteLanePolarity = EBI_BYTELANEPOLARITY_LOW;
EBI_InitStructure.EBI_AddressSetupTime = 0;
EBI_InitStructure.EBI_AddressHoldTime = 0;
EBI_InitStructure.EBI_WriteSetupTime = 2;
EBI_InitStructure.EBI_WriteStrobeTime = 2;
EBI_InitStructure.EBI_WriteHoldTime = 1;
EBI_InitStructure.EBI_ReadSetupTime = 2;
EBI_InitStructure.EBI_ReadStrobeTime = 2;
EBI_InitStructure.EBI_ReadHoldTime = 1;
EBI_Init(&EBI_InitStructure);
EBI_Cmd(EBI_BANK_2, ENABLE);
```

考虑 HT32 系列 I/O 的驱动能力, 当 CPU 工作在 72MHz 时, 可能需要将部分 EBI 时序参数适当的增加。

硬件连接

以下是 IS61WV102416BLL SRAM 和四个 EBI 模式之间的典型连接图。未使用的 EBI 引脚可作为普通 I/O 使用。

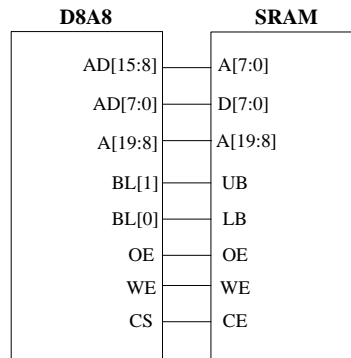


图 9 D8A8 模式中 EBI 连接到 SRAM

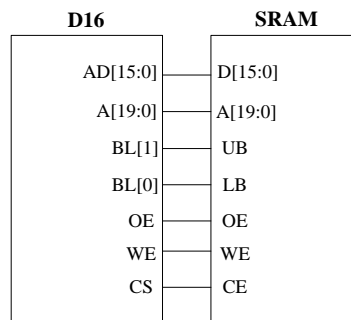


图 10 D16 模式中 EBI 连接到 SRAM

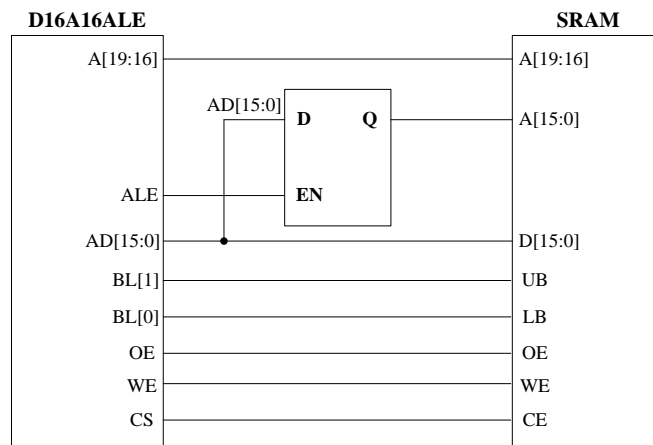


图 11 D16A16ALE 模式中 EBI 连接到 SRAM

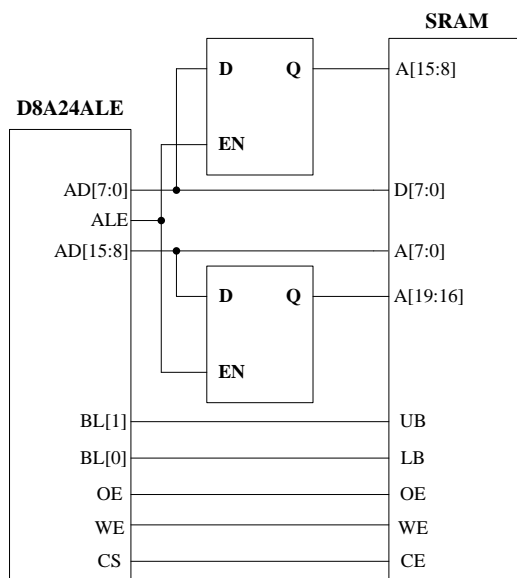


图 12 D8A24ALE 模式中 EBI 连接到 SRAM

Intel 8080-like LCD 模块接口

EBI 配置

正如上述异步 NOR Flash 或 SRAM 内存描述类似，EBI 有不同的访问协议。首先必须定义用户所用 LCD 相关的协议类型。该选择取决于不同控制信号及读写操作处理时 LCD 的行为。

硬件连接

以下是 LCD Intel 8080 和四个 EBI 模式之间的典型连接图。未使用的 EBI 引脚可作为普通 I/O 使用。

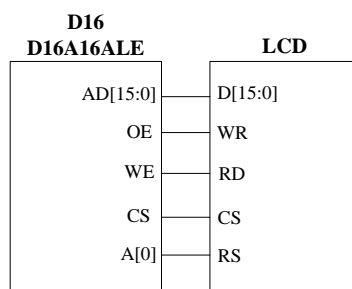


图 13 D16/D16A16ALE 模式中 EBI 连接到 LCD 8080-like 接口

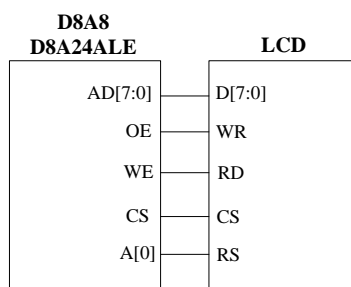


图 14 D8A8/D8A24ALE 模式中 EBI 连接到 LCD 8080-like 接口

版本及修改信息

Date 日期	Author 作者	Issue 发行、修订说明
2017.10.31	吴旭宏	第一版

免责声明

本网页所载的所有数据、商标、图片、链接及其他数据等 (以下简称「数据」), 只供参考之用, 盛群半导体股份有限公司 (以下简称「本公司」) 将会随时更改数据, 并由本公司决定而不作另行通知。虽然本公司已尽力确保本网页的数据准确性, 但本公司并不保证该等数据均为准确无误。本公司不会对任何错误或遗漏承担责任。

本公司不会对任何人士使用本网页而引致任何损害 (包括但不限于计算机病毒、系统固障、数据损失) 承担任何赔偿。本网页可能会连结至其他机构所提供的网页, 但这些网页并不是由本公司所控制。本公司不对这些网页所显示的内容作出任何保证或承担任何责任。

责任限制

在任何情况下, 本公司并不须就任何人由于直接或间接进入或使用本网站, 并就此内容上或任何产品、信息或服务, 而招致的任何损失或损害负任何责任。

管辖法律

本免责声明受中华民国法律约束, 并接受中华民国法院的管辖。

免责声明更新

本公司保留随时更新本免责声明的权利, 任何更改于本网站发布时, 立即生效。