

HT32 时钟监控和时钟变频

文件编码: AN0464S

简介

本手册介绍了有关 HT32 单片机的时钟故障检测和系统变频。HT32 全部系列 Cortex-M0+或是 Cortex-M3 MCU 支持这些功能的单片机。

时钟监控电路可以用来检测外部高速晶振 HSE 的时钟故障。如果 HSE 时钟出现故障，它将被除能，内部高速 RC 振荡器 HSI 将自动切换为系统时钟源。更多细节请参考章节 "HSE 时钟故障检测"。

系统时钟可以来自 HSI、HSE 或 PLL。部分 HT32 系列控制器还支持 LSI（内部低速 RC 振荡器 32K Hz）、LSE（外部低速晶振 32K Hz）作为系统时钟。复位后，HSI 将被选择作为默认的系统时钟。一旦时钟源切换发生时，通过轮询全局时钟控制寄存器 GCCR 中的系统时钟切换位，软件必须确保该切换过程已经完成。

HSI 时钟具有一个内部 8MHz 固定频率的振荡器。它还可以作为 PLL 的输入时钟。通过设定全局时钟控制寄存器 GCCR 中的 HSIEN 位，可以打开或关闭 HSI 时钟。当 HSI 上电时，它不会被使用，直到 HSIRDY 位由硬件置位。

HSE 时钟具有一个 4~16MHz 频率的晶振，可以产生高精度度的时钟源作为系统时钟。HSE 还可以作为 PLL 的输入时钟。通过设定全局时钟控制寄存器 GCCR 中的 HSEEN 位，可以打开或关闭 HSE 时钟。当 HSE 上电时，它不会被使用，直到 HSERDY 位由硬件置位。

PLL 可以提供 8~144MHz 的时钟输出，是 4~16MHz 基本参考频率的倍数。当切换 PLL 的时钟源，新的时钟源必须在选择之前准备好。通过设定全局时钟控制寄存器 GCCR 中的 PLLLEN 位，可以打开或关闭 PLL。如果 PLL 时钟稳定，PLLRDY 位由硬件置位。

LSI 时钟具有内部低速 RC 振荡器的频率约为 32KHz，是一个低功耗的时钟源用于实时时钟外设，看门狗定时器或系统时钟。LSI 提供了一个低成本的时钟源，不需外部组件。LSI RC 振荡器始终使能。LSI 频率精度可在数据手册(Datasheet)中查看。全局时钟状态寄存器 GCSR 中的 LSIRDY 标志位表示 LSI 时钟是否稳定。如果当 LSI 变得稳定，LSIRDY 位由硬件置位。

LSE 时钟具有一个 32768Hz 频率的晶振，可以产生一个低功率但高精度度的时钟源用于实时时钟、外设、看门狗定时器或系统时钟。相关的硬件配置见下图。晶体或陶瓷谐振器必须靠近两个 LSE 引脚，X32KIN 和 X32KOUT。为达到适当的振荡，其外部电阻和电容组件是必要的。LSE 振荡器可以使用 RTC 控制寄存器 RTCCR 中的 LSEEN 位开启或关闭。全局时钟状态寄存器 GCSR 中的 LSERDY 标志位将指出 LSE 时钟是否稳定。当 LSE 变得稳定，LSERDY 位由硬件置位。

HT32 时钟控制单元操作

HSE 时钟故障检测

通过设定全局时钟控制寄存器 GCCR 中的 HSE 时钟监控使能位 CKMEN 可以打开 HSE 检测功能。时钟监控应该在 HSE 振荡器启动延迟后打开，在 HSE 振荡器停止时关闭。

如果检测到 HSE 故障，该振荡器将自动除能，全局时钟中断寄存器 GCIR 中的 HSE 时钟故障标志位 CKSF 将被置位。如果全局时钟中断寄存器 GCIR 中的时钟故障中断使能位 CKSIE 被置位将产生一个中断。该中断被连接到 CortexTM-M 非屏蔽中断 NMI 的异常向量。在 NMI 中断服务程序中，必须通过置位 GCIR 寄存器中的 CKSF 位来清除时钟故障中断。

如果使用 HSE 作为系统时钟，HSE 时钟发生故障时，HSE 会被关闭，由硬件自动切换 HSI 作为系统时钟。

如果使用 HSE 作为 PLL 的输入时钟，使用 PLL 作为系统时钟，HSE 发生故障时，系统时钟将切换为 HSI。HSE 和 PLL 都将由硬件除能，HSI 还可以被用作 PLL 的输入时钟。

系统变频高速

通过设定全局时钟控制寄存器 GCCR 中的 SW 位，可以切换系统时钟源。如果系统时钟源从一个切换到另一个，目标时钟源需先准备好。全局时钟状态寄存器 GCSR 中的状态位表示哪个时钟是准备好的。一旦时钟源切换发生，通过轮询 GCCR 寄存器中的 SW 位，确保该切换过程已经完成。SW 位需被读取作为新的时钟源设定。

PLL 配置选项不用除能 PLL，系统频率也可以被改变。改变系统频率的步骤如下：

1. 选择 HSE 或者 HSI 作为系统时钟 (SW[1:0]=0×2 或 0×3)。HSE 或者 HSI 需准备好。
2. 轮询 SW 位，直到预写入的值变有效。
3. 设定 AHBPRE 位，控制 AHB 预除频 (AHBPRE[1:0]=0×0)。
4. 设定 PLLCFGR 寄存器，重新配置 PLL 的输出频率。PLL 使能。
5. 轮询 PLLRDY 位，直到 GCSR 寄存器中的标志位被置位。
6. 设定 AHBPRE 位。
7. 设定 WAIT 位，控制闪烁等待状态。
8. 选择 PLL 作为系统时钟 (SW[1:0]=0×0 或 0×1)。
9. 轮询 SW 位，直到预写入的值变有效。

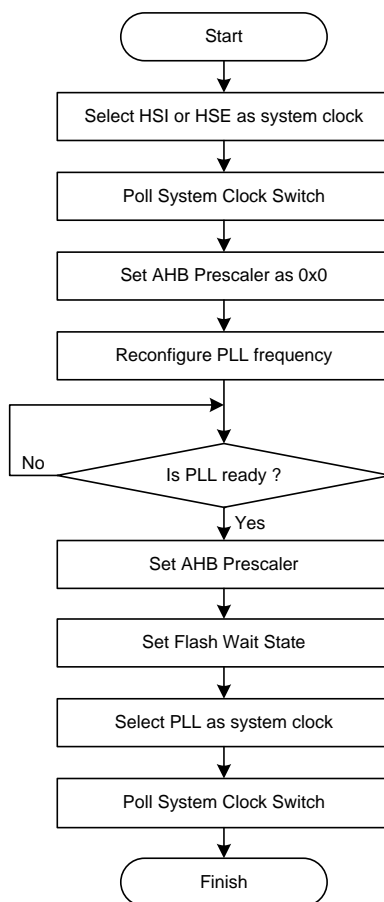


图 1 系统频率变化流程图

寄存器说明

下表列出了 CKCU 寄存器和复位值。

表 1 CKCU 寄存器

寄存器	偏置	说明	复位值
FMC 基地址= 0x4008_8000			
GCFGR	0x000	全局时钟配置寄存器	0x0000_0102
GCCR	0x004	全局时钟控制寄存器	0x0000_0803
GCSR	0x008	全局时钟状态寄存器	0x0000_0028
GCIR	0x00C	全局时钟中断寄存器	0x0000_0000
PLLCFGR	0x018	PLL 配置寄存器	0x0000_0000
PLLCR	0x01C	PLL 控制寄存器	0x0000_0000
AHBCFGR	0x020	AHB 配置寄存器	0x0000_0000
AHBCCR	0x024	AHB 时钟控制寄存器	0x0000_0005
APBCFGR	0x028	APB 配置寄存器	0x0000_0000
APBCCR0	0x02C	APB 时钟控制寄存器 0	0x0000_0000
APBCCR1	0x030	APB 时钟控制寄存器 1	0x0000_0000
CKST	0x034	时钟源状态寄存器	0x0100_0000
APBPCSR0	0x038	APB 外设时钟选择寄存器 0	0x0000_0000
APBPCSR1	0x03C	APB 外设时钟选择寄存器 1	0x0000_0000
HSICR	0x040	HSI 控制寄存器	0xFFFF_0000 (X 表示未定义)
HSIATCR	0x044	HSI 自动微调计数寄存器	0x0000_0000
LPCR	0x300	低功耗控制寄存器	0x0000_0000
MCUDBGCR	0x304	单片机调试控制寄存器	0x0000_0000

全局时钟配置寄存器 - GCFGR

该寄存器具体说明了 PLL/USART/WDTC/CKOUT 电路的时钟源。

偏置:	0x000							
复位值:	0x0000_0102							
	31	30	29	28	27	26	25	24
	LPMOD			Reserved				
类型/复位	RO 0	RO 0	RO 0					
	23	22	21	20	19	18	17	16
	Reserved		URPRE		Reserved			
类型/复位			RW0	RW0				
	15	14	13	12	11	10	9	8
	Reserved							PLLSRC
类型/复位								RW1
	7	6	5	4	3	2	1	0
	Reserved				WDTSRC	CKOUTSRC		
类型/复位					RW0	RW0	RW1	RW0

位	字段	说明
[31:29]	LPMOD	低功耗模式状态 由硬件置位和复位。 b000: 单片机处于运行模式 b001: 单片机进入休眠模式 b010: 单片机进入深度睡眠模式 1 b011: 单片机进入深度睡眠模式 2 b100: 单片机进入暂停模式 Others: 保留位
[21:20]	URPRE	USART 时钟预除频选择位 由软件置位和复位来控制 USART 时钟的预除频值。 b00: CK_USART = CK_UR b01: CK_USART = CK_UR / 2 Others: 保留位
[8]	PLLSRC	PLL 时钟源选择位 由软件置位和复位来控制 PLL 的时钟源。 0: 外部 4~16MHz 晶振 - HSE 1: 内部 8MHz RC 振荡器 - HSI
[3]	WDTSRC	看门狗定时器时钟源选择位 由软件置位和复位来控制看门狗定时器的时钟源。 0: 内部 32kHz RC 振荡器 - LSI 1: 外部 32768Hz 晶振 - LSE
[2:0]	CKOUTSRC	CKOUT 时钟源选择位 由软件置位和复位。 000: CK_PLL / 16 001: CK_AHB / 16 010: CK_SYS / 16 011: CK_HSE / 16 100: CK_HSI / 16 101: CK_LSE 110: CK_LSI 111: 保留位

全局时钟控制寄存器 - GCCR

该寄存器具体说明了时钟使能位。

偏置:	0x004																								
复位值:	0x0000_0803																								
	<table><tr><td>31</td><td>30</td><td>29</td><td>28</td><td>27</td><td>26</td><td>25</td><td>24</td></tr><tr><td colspan="8">Reserved</td></tr></table>	31	30	29	28	27	26	25	24	Reserved															
31	30	29	28	27	26	25	24																		
Reserved																									
类型/复位																									
	<table><tr><td>23</td><td>22</td><td>21</td><td>20</td><td>19</td><td>18</td><td>17</td><td>16</td></tr><tr><td colspan="6">Reserved</td><td>PSRCEN</td><td>CKMEN</td></tr></table>	23	22	21	20	19	18	17	16	Reserved						PSRCEN	CKMEN								
23	22	21	20	19	18	17	16																		
Reserved						PSRCEN	CKMEN																		
类型/复位																									
	<table><tr><td colspan="4"></td><td colspan="2">RW0</td><td colspan="2">RW0</td></tr><tr><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td></tr><tr><td colspan="4">Reserved</td><td>HSIEN</td><td>HSEEN</td><td>PLLEN</td><td>Reserved</td></tr></table>					RW0		RW0		15	14	13	12	11	10	9	8	Reserved				HSIEN	HSEEN	PLLEN	Reserved
				RW0		RW0																			
15	14	13	12	11	10	9	8																		
Reserved				HSIEN	HSEEN	PLLEN	Reserved																		
类型/复位																									
	<table><tr><td colspan="4"></td><td>RW1</td><td>RW0</td><td colspan="2">RW0</td></tr><tr><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td colspan="6">Reserved</td><td colspan="2">SW</td></tr></table>					RW1	RW0	RW0		7	6	5	4	3	2	1	0	Reserved						SW	
				RW1	RW0	RW0																			
7	6	5	4	3	2	1	0																		
Reserved						SW																			
类型/复位																									
	<table><tr><td colspan="6"></td><td>RW1</td><td>RW1</td></tr></table>							RW1	RW1																
						RW1	RW1																		

位	字段	说明
[17]	PSRCEN	省电唤醒 RC 时钟使能位 0: 无动作 1: 系统从深度睡眠模式 1 或 2 中唤醒后, 使用内部 8MHz RC 振荡器作为临时系统时钟。 进入省电模式之前, 由软件置位 PSRCEN 位以减少唤醒后的等待时间。当 PSRCEN 位被置 1, 系统从深度睡眠模式 1 或 2 中唤醒后, HSI 振荡器将被选择作为时钟源。当 HSI 时钟提供给 CortexTM-M3 使用时, 指令可以快速执行。当初始系统时钟源稳定后, 在进入深度睡眠模式 1 或 2 之前, 将切换 CK_SYS 作为系统时钟。
[16]	CKMEN	HSE 时钟监控使能位 0: 外部 4~16MHz 晶振 HSE 时钟监控除能 1: 外部 4~16MHz 晶振 HSE 时钟监控使能 当硬件检测出 HSE 时钟停留在低准位或高准位状态, 内部硬件将切换内部高速 RC 时钟 HSI 为系统时钟。可以通过外部复位、上电复位或者由软件清除为零 CKSF 位来恢复初始系统时钟。 注: 当 HSE 时钟监控使能时, 无论 HSIEN 控制位的状态如何, 硬件将自动开启内部 RC 振荡器 HSI。
[11]	HSIEN	内部高速振荡器使能位 由软件置位和复位。如果使用 HSI 作为系统时钟, 该位不能被清除为零。 0: 内部 8MHz RC 振荡器除能 1: 内部 8MHz RC 振荡器使能
[10]	HSEEN	外部高速振荡器使能位 由软件置位和复位。如果使用 HSE 作为系统时钟或 PLL 的输入时钟, 该位不能被清除为零。 0: 外部 4~16MHz 晶振除能 1: 外部 4~16MHz 晶振使能
[9]	PLLEN	PLL 使能位 由软件置位和复位。如果使用 PLL 作为系统时钟, 该位不能被清除为零。 0: 关闭 PLL 1: 打开 PLL

位	字段	说明
[1:0]	SW	<p>系统时钟切换</p> <p>由软件置位和复位来选择 CK_SYS 时钟源。如果 HSE 时钟发生故障，由硬件置位迫使 HSI 振荡器（SW[1:0]=0x03）直接或间接作为系统时钟（如果时钟监控使能）。该字段可以由软件读回，表示当前使用的系统时钟源。由于系统时钟切换有一些固有的延迟，它是由软件设定的。</p> <p>0X : PLL 的输出时钟 CK_PLL 作为系统时钟</p> <p>10 : HSE 时钟 CK_HSE 作为系统时钟</p> <p>11 : HSI 时钟 CK_HSI 作为系统时钟</p>

全局时钟状态寄存器 - GCSR

该寄存器说明了时钟就绪状态。

偏移量:	0x008							
复位值:	0x0000_0028							
	31	30	29	28	27	26	25	24
	Reserved							
类型/复位								
	23	22	21	20	19	18	17	16
	Reserved							
类型/复位								
	15	14	13	12	11	10	9	8
	Reserved							
类型/复位								
	7	6	5	4	3	2	1	0
	Reserved		LSIRDY	LSERDY	HSIRDY	HSERDY	PLLRDY	Reserved
类型/复位			RO 1	RO 0	RO 1	RO 0	RO 0	

位	字段	说明
[5]	LSIRDY	<p>内部低速振荡器 LSI 就绪标志位</p> <p>如果 LSI 振荡器稳定且准备好使用，可以由硬件置位表示。</p> <p>0: LSI 振荡器未就绪</p> <p>1: LSI 振荡器就绪</p>
[4]	LSERDY	<p>外部低速振荡器 LSE 就绪标志位</p> <p>如果 LSE 振荡器稳定且准备好使用，可以由硬件置位表示。</p> <p>0: LSE 振荡器未就绪</p> <p>1: LSE 振荡器就绪</p>
[3]	HSIRDY	<p>内部高速振荡器 HSI 就绪标志位</p> <p>如果 HSI 振荡器稳定且准备好使用，可以由硬件置位表示。</p> <p>0: HSI 振荡器未就绪</p> <p>1: HSI 振荡器就绪</p>
[2]	HSERDY	<p>外部高速振荡器 HSE 就绪标志位</p> <p>如果 HSE 振荡器稳定且准备好使用，可以由硬件置位表示。</p> <p>0: HSE 振荡器未就绪</p> <p>1: HSE 振荡器就绪</p>
[1]	PLLRDY	<p>PLL 时钟就绪标志位</p> <p>如果 PLL 的输出时钟稳定且准备好使用，可以由硬件置位表示。</p> <p>0: PLL 未就绪</p> <p>1: PLL 就绪</p>

全局时钟中断寄存器 - GCIR

该寄存器说明了中断使能位和标志位。

偏置:	0x00C
复位值:	0x0000_0000
	<div><div>3130292827262524</div><div>Reserved</div></div>
类型/复位	
	<div><div>2322212019181716</div><div>ReservedLSIRDYIELSERDYIEHSIRDYIEHSERDYIEPLLRDYIEReservedCKSIE</div></div>
类型/复位	<div><div>RW 0RW 0RW 0RW 0RW 0RW 0RW 0</div></div>
	<div><div>15141312111098</div><div>Reserved</div></div>
类型/复位	
	<div><div>76543210</div><div>ReservedLSIRDYFHSIRDYFHSERDYFPLLRDYFReservedCKSF</div></div>
类型/复位	<div><div>WC 0WC 0WC 0WC 0WC 0WC 0WC 0</div></div>

位	字段	说明
[22]	LSIRDYIE	LSI 就绪中断使能位 控制 LSI 稳定中断使能/除能。 0: LSI 稳定中断除能 1: LSI 稳定中断使能
[21]	LSERDYIE	LSE 就绪中断使能位 控制 LSE 稳定中断使能/除能。 0: LSE 稳定中断除能 1: LSE 稳定中断使能
[20]	HSIRDYIE	HSI 就绪中断使能位 由软件置位和复位来使能/除能 HSI 稳定中断 0: HSI 稳定中断除能 1: HSI 稳定中断使能
[19]	HSERDYIE	HSE 就绪中断使能位 由软件置位和复位来使能/除能 HSE 稳定中断 0: HSE 稳定中断除能 1: HSE 稳定中断使能
[18]	PLLRDYIE	PLL 就绪中断使能位 由软件置位和复位来使能/除能 PLL 稳定中断 0: PLL 稳定中断除能 1: PLL 稳定中断使能
[16]	CKSIE	时钟故障中断使能位 由软件置位和复位来使能/除能时钟监控中断 0: 时钟故障中断除能 1: 时钟故障中断使能
[6]	LSIRDYF	LSI 就绪中断标志位 由软件复位 — 写 1 来清除。当内部 32kHz RC 振荡器时钟稳定且 LSIRDYIE 位被置位时, 可通过硬件置位。 0: 不产生 LSI 稳定时钟就绪中断 1: 产生 LSI 稳定中断

位	字段	说明
[5]	LSERDYF	LSE 就绪中断标志位 由软件复位 — 写 1 来清除。当外部 32768Hz 晶振时钟稳定且 LSERDYDIE 位被置位时，可通过硬件置位。 0：不产生 LSE 稳定中断 1：产生 LSE 稳定中断
[4]	HSIRDYF	HSI 就绪中断标志位 由软件复位 — 写 1 来清除。当内部 8MHz RC 振荡器时钟稳定且 HSIRDYDIE 位被置位时，可通过硬件置位。 0：不产生 HSI 稳定中断 1：产生 HSI 稳定中断
[3]	HSERDYF	HSE 就绪中断标志位 由软件复位 — 写 1 来清除。当外部 4~16MHz 晶振时钟稳定且 HSERDYDIE 位被置位时，可通过硬件置位。 0：不产生 HSE 稳定中断 1：产生 HSE 稳定中断
[2]	PLLRDYF	PLL 就绪中断标志位 由软件复位 — 写 1 来清除。当 PLL 稳定且 PLLRDYDIE 位被置位时，可通过硬件置位。 0：不产生 PLL 稳定中断 1：产生 PLL 稳定中断
[0]	CKSF	HSE 时钟故障中断标志位 由软件复位 — 写 1 来清除。当 HSE 时钟故障且 CKSIE 位被置位时，可通过硬件置位。 0：时钟正常运行 1：HSE 时钟故障

PLL 配置寄存器 - PLLCFGR

该寄存器具体说明了 PLL 的配置。

偏置： 0x018

复位值： 0x0000_0000

	31	30	29	28	27	26	25	24
	Reserved			PFBD				
类型/复位				RW0	RW0	RW0	RW0	RW0
	23	22	21	20	19	18	17	16
	PFBD[0]	POTD		Reserved				
类型/复位	RW0	RW0	RW0					
	15	14	13	12	11	10	9	8
	Reserved							
类型/复位								
	7	6	5	4	3	2	1	0
	Reserved							
类型/复位								

位	字段	说明
[28:23]	PFBD	PLL VCO 输出时钟回馈除频器 (B5~B0) PLL VCO 经过回馈除频器输出时钟。
[22:21]	POTD	PLL 输出时钟除频器 (S1~S0)

PLL 控制寄存器 - PLLCR

该寄存器具体说明了 PLL 旁通模式。

偏置:	0x01C																
复位值:	0x0000_0000																
	<table><tr><td>31</td><td>30</td><td>29</td><td>28</td><td>27</td><td>26</td><td>25</td><td>24</td></tr><tr><td>PLLBPS</td><td colspan="7">Reserved</td></tr></table>	31	30	29	28	27	26	25	24	PLLBPS	Reserved						
31	30	29	28	27	26	25	24										
PLLBPS	Reserved																
类型/复位	RW0																
	<table><tr><td>23</td><td>22</td><td>21</td><td>20</td><td>19</td><td>18</td><td>17</td><td>16</td></tr><tr><td colspan="8">Reserved</td></tr></table>	23	22	21	20	19	18	17	16	Reserved							
23	22	21	20	19	18	17	16										
Reserved																	
类型/复位																	
	<table><tr><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td></tr><tr><td colspan="8">Reserved</td></tr></table>	15	14	13	12	11	10	9	8	Reserved							
15	14	13	12	11	10	9	8										
Reserved																	
类型/复位																	
	<table><tr><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td colspan="8">Reserved</td></tr></table>	7	6	5	4	3	2	1	0	Reserved							
7	6	5	4	3	2	1	0										
Reserved																	
类型/复位																	

位	字段	说明
[31]	PLLBPS	PLL 旁路模式使能位 0: PLL 旁路模式除能 1: PLL 旁路模式使能。在这个模式下, PLL 的输出时钟 PLL _{OUT} 等于 CK _{IN} 时钟

AHB 配置寄存器 - AHBCFGR

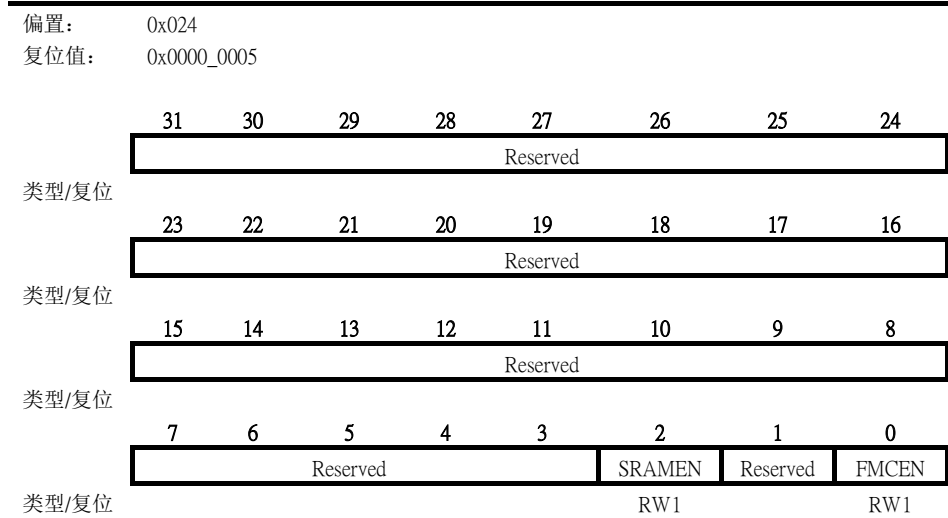
该寄存器具体说明了系统时钟频率。

偏置:	0x020							
复位值:	0x0000_0000							
	31	30	29	28	27	26	25	24
	Reserved							
类型/复位								
	23	22	21	20	19	18	17	16
	Reserved							
类型/复位								
	15	14	13	12	11	10	9	8
	Reserved							
类型/复位								
	7	6	5	4	3	2	1	0
	Reserved						AHBPRE	
类型/复位							RW0	RW0

位	字段	说明
[1:0]	AHBPRES	AHB 预除频 由软件置位和复位来控制 AHB 时钟的除频比。 00: CK_AHB = CK_SYS 01: CK_AHB = CK_SYS / 2 10: CK_AHB = CK_SYS / 4 11: CK_AHB = CK_SYS / 8

AHB 时钟控制寄存器 - AHBCCR

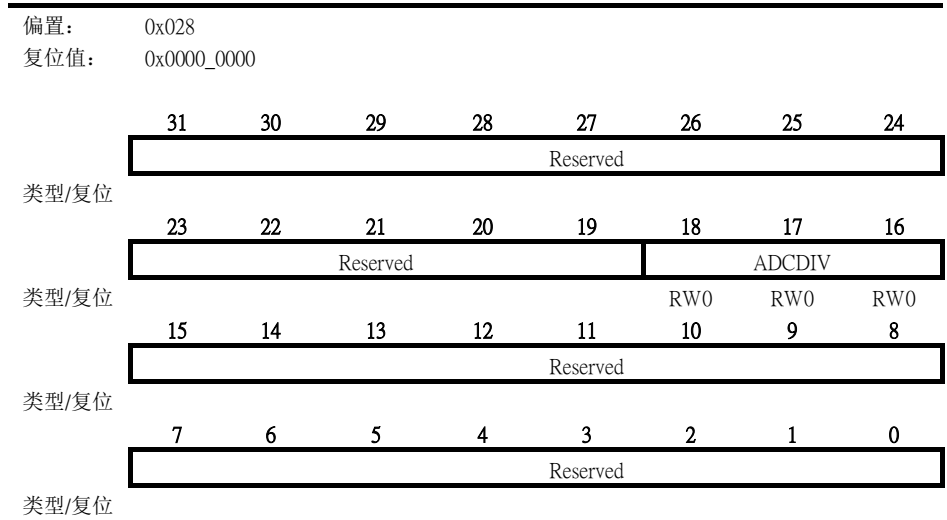
该寄存器具体说明了 AHB 时钟使能位。



位	字段	说明
[2]	SRAMEN	SRAM 时钟使能位 由软件置位和复位。在休眠模式下，如果 SRAM 未使用，可以通过清除为零 SRAMEN 位来减少功耗。 0：在休眠模式下关闭 SRAM 时钟 1：在休眠模式下打开 SRAM 时钟
[0]	FMCEN	闪存控制器时钟使能位 由软件置位和复位。在休眠模式下，如果闪存未使用，可以通过清除为零 FMCEN 位来减少功耗。 0：在休眠模式下关闭 FMC 时钟 1：在休眠模式下打开 FMC 时钟

APB 配置寄存器 - APBCFGR

该寄存器具体说明了 ADC 时钟频率。



位	字段	说明
[18:16]	ADCDIV	ADC 时钟除频选择位 由软件置位和复位来控制 ADC 时钟除频比。 000 : CK_ADC = CK_AHB 001 : CK_ADC = (CK_AHB / 2) 010 : CK_ADC = (CK_AHB / 4) 011 : CK_ADC = (CK_AHB / 8) 100 : CK_ADC = (CK_AHB / 16) 101 : CK_ADC = (CK_AHB / 32) 110 : CK_ADC = (CK_AHB / 64) 111 : CK_ADC = (CK_AHB / 6)

APB 时钟控制寄存器 0 - APBCCR0

该寄存器具体说明了 APB 时钟使能位。

偏置:	0x02C
复位值:	0x0000_0000
	3130292827262524
	Reserved
类型/复位	
	2322212019181716
	ReservedPBENPAEN
类型/复位	RW0RW0
	15141312111098
	EXTIENAFIOENReservedUREN
类型/复位	RW0RW0RW0
	76543210
	ReservedSPIENReservedI2CEN
类型/复位	RW0RW0

位	字段	说明
[17]	PBEN	GPIO 端口 B 时钟使能位 由软件置位和复位。 0: 埠 B 时钟除能 1: 埠 B 时钟使能
[16]	PAEN	GPIO 端口 A 时钟使能位 由软件置位和复位。 0: 埠 A 时钟除能 1: 埠 A 时钟使能
[15]	EXTIEN	外部中断时钟使能位 由软件置位和复位。 0: EXTI 时钟除能 1: EXTI 时钟使能
[14]	AFIOEN	I/O 端口时钟备用功能使能位 由软件置位和复位。 0: AFIO 时钟除能 1: AFIO 时钟使能
[8]	UREN	USART 时钟使能位 由软件置位和复位。 0: USART 时钟除能 1: USART 时钟使能
[4]	SPIEN	SPI 时钟使能位 由软件置位和复位。 0: SPI 时钟除能 1: SPI 时钟使能
[0]	I2CEN	I ² C 时钟使能位 由软件置位和复位。 0: I ² C 时钟除能 1: I ² C 时钟使能

APB 时钟控制寄存器 1 - APBCCR1

该寄存器具体说明了 APB 时钟使能位。

偏置:	0x030																
复位值:	0x0000_0000																
	<table><tr><td>31</td><td>30</td><td>29</td><td>28</td><td>27</td><td>26</td><td>25</td><td>24</td></tr><tr><td colspan="7">Reserved</td><td>ADCEN</td></tr></table>	31	30	29	28	27	26	25	24	Reserved							ADCEN
31	30	29	28	27	26	25	24										
Reserved							ADCEN										
类型/复位	RW0																
	<table><tr><td>23</td><td>22</td><td>21</td><td>20</td><td>19</td><td>18</td><td>17</td><td>16</td></tr><tr><td>OPA1EN</td><td>OPA0EN</td><td colspan="6">Reserved</td></tr></table>	23	22	21	20	19	18	17	16	OPA1EN	OPA0EN	Reserved					
23	22	21	20	19	18	17	16										
OPA1EN	OPA0EN	Reserved															
类型/复位	RW0 RW0																
	<table><tr><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td></tr><tr><td colspan="6">Reserved</td><td>GPTM1EN</td><td>GPTM0EN</td></tr></table>	15	14	13	12	11	10	9	8	Reserved						GPTM1EN	GPTM0EN
15	14	13	12	11	10	9	8										
Reserved						GPTM1EN	GPTM0EN										
类型/复位	RW0 RW0																
	<table><tr><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td>Reserved</td><td>RTCEN</td><td>Reserved</td><td>WDTEN</td><td colspan="4">Reserved</td></tr></table>	7	6	5	4	3	2	1	0	Reserved	RTCEN	Reserved	WDTEN	Reserved			
7	6	5	4	3	2	1	0										
Reserved	RTCEN	Reserved	WDTEN	Reserved													
类型/复位	RW0 RW0																

位	字段	说明
[24]	ADCEN	ADC 时钟使能位 由软件置位和复位。 0: ADC 时钟除能 1: ADC 时钟使能
[23]	OPA1EN	OPA/CMP 1 时钟使能位 由软件置位和复位。 0: OPA/CMP 1 时钟除能 1: OPA/CMP 1 时钟使能
[22]	OPA0EN	OPA/CMP 0 时钟使能位 由软件置位和复位。 0: OPA/CMP 0 时钟除能 1: OPA/CMP 0 时钟使能
[9]	GPTM1EN	GPTM1 时钟使能位 由软件置位和复位。 0: GPTM1 时钟除能 1: GPTM1 时钟使能
[8]	GPTM0EN	GPTM0 时钟使能位 由软件置位和复位。 0: GPTM0 时钟除能 1: GPTM0 时钟使能
[6]	RTCEN	RTC 时钟使能位 由软件置位和复位。 0: RTC 时钟除能 1: RTC 时钟使能
[4]	WDTEN	看门狗定时器时钟使能位 由软件置位和复位。 0: 看门狗定时器时钟除能 1: 看门狗定时器时钟使能

时钟源状态寄存器 - CKST

该寄存器具体说明了时钟源状态。

偏置:	0x034																
复位值:	0x0100_0000																
	<table><tr><td>31</td><td>30</td><td>29</td><td>28</td><td>27</td><td>26</td><td>25</td><td>24</td></tr><tr><td colspan="6">Reserved</td><td colspan="2">HSIST</td></tr></table>	31	30	29	28	27	26	25	24	Reserved						HSIST	
31	30	29	28	27	26	25	24										
Reserved						HSIST											
类型/复位	RO 0RO 0RO 1																
	<table><tr><td>23</td><td>22</td><td>21</td><td>20</td><td>19</td><td>18</td><td>17</td><td>16</td></tr><tr><td colspan="6">Reserved</td><td colspan="2">HSEST</td></tr></table>	23	22	21	20	19	18	17	16	Reserved						HSEST	
23	22	21	20	19	18	17	16										
Reserved						HSEST											
类型/复位	RO 0RO 0																
	<table><tr><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td></tr><tr><td colspan="7">Reserved</td><td>PLLST</td></tr></table>	15	14	13	12	11	10	9	8	Reserved							PLLST
15	14	13	12	11	10	9	8										
Reserved							PLLST										
类型/复位	RO 0																
	<table><tr><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td colspan="8">Reserved</td></tr></table>	7	6	5	4	3	2	1	0	Reserved							
7	6	5	4	3	2	1	0										
Reserved																	
类型/复位																	

位	字段	说明
[26:24]	HSIST	内部高速时钟 CK_HSI 占用状态 xx1: HSI 由系统时钟 CK_SYS 使用 (SW=0x03) x1x: HSI 由 PLL 使用 1xx: HSI 由时钟监控使用
[17:16]	HSEST	外部高速时钟 CK_HSE 占用状态 x1: HSE 由系统时钟 CK_SYS 使用 (SW=0x02) 1x: HSE 由 PLL 使用
[8]	PLLST	PLL 时钟占用状态 0: PLL 不由系统时钟 CK_SYS 使用 1: PLL 由系统时钟 CK_SYS 使用

APB 外设时钟选择寄存器 0 - APBPCSR0

该寄存器定义了 APB 外设时钟分频选择。

偏置: 0x038

复位值: 0x0000_0000

	31	30	29	28	27	26	25	24
	UR1PCLK		UR0PCLK		USR1PCLK		USR0PCLK	
类型/复位	RW0	RW0	RW0	RW0	RW0	RW0	RW0	RW0
	23	22	21	20	19	18	17	16
	GPTM1PCLK		GPTM0PCLK		MCTM1PCLK		MCTM0PCLK	
类型/复位	RW0	RW0	RW0	RW0	RW0	RW0	RW0	RW0
	15	14	13	12	11	10	9	8
	BFTM1PCLK		BFTM0PCLK		Reserved			
类型/复位	RW0	RW0	RW0	RW0				
	7	6	5	4	3	2	1	0
	SPI1PCLK		SPI0PCLK		I2C1PCLK		I2C0PCLK	
类型/复位	RW0	RW0	RW0	RW0	RW0	RW0	RW0	RW0

位	字段	说明
[31:30]	UR1PCLK	UART1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[29:28]	UR0PCLK	UART0 Peripheral Clock Selection 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[27:26]	USR1PCLK	USART1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[25:24]	USR0PCLK	USART0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = Peripheral Clock; CK_AHB = AHB 和 CPU 时钟
[23:22]	GPTM1PCLK	GPTM1 Peripheral Clock Selection 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[21:20]	GPTM0PCLK	GPTM0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟

位	字段	说明
[19:18]	MCTM1PCLK	MCTM1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU clock
[17:16]	MCTM0PCLK	MCTM0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[15:14]	BFTM1PCLK	BFTM1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB/2 10: PCLK = CK_AHB/4 11: PCLK = CK_AHB/8 PCLK = Peripheral Clock; CK_AHB = AHB 和 CPU 时钟
[13:12]	BFTM0PCLK	BFTM0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[7:6]	SPI1PCLK	SPI1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[5:4]	SPI0PCLK	SPI0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[3:2]	I2C1PCLK	I2C1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[1:0]	I2C0PCLK	I2C0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟

APB 外设时钟选择寄存器 1 - APBPCSR1

该寄存器定义了 APB 外设时钟分频选择。

偏置:	0x03C																														
复位值:	0x0000_0000																														
<table><tr><td>31</td><td>30</td><td>29</td><td>28</td><td>27</td><td>26</td><td>25</td><td>24</td></tr><tr><td colspan="8">Reserved</td></tr></table>								31	30	29	28	27	26	25	24	Reserved															
31	30	29	28	27	26	25	24																								
Reserved																															
类型/复位																															
<table><tr><td>23</td><td>22</td><td>21</td><td>20</td><td>19</td><td>18</td><td>17</td><td>16</td></tr><tr><td colspan="2">Reserved</td><td colspan="2">I2SPCLK</td><td colspan="2">SCI1PCLK</td><td colspan="2">SCI0PCLK</td></tr><tr><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td></tr></table>								23	22	21	20	19	18	17	16	Reserved		I2SPCLK		SCI1PCLK		SCI0PCLK		RW0		RW0		RW0		RW0	
23	22	21	20	19	18	17	16																								
Reserved		I2SPCLK		SCI1PCLK		SCI0PCLK																									
RW0		RW0		RW0		RW0																									
类型/复位																															
<table><tr><td>15</td><td>14</td><td>13</td><td>12</td><td>11</td><td>10</td><td>9</td><td>8</td></tr><tr><td colspan="2">BKPRCLK</td><td colspan="2">WDTRPCLK</td><td colspan="2">Reserved</td><td colspan="2">CMPCLK</td></tr><tr><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td></tr></table>								15	14	13	12	11	10	9	8	BKPRCLK		WDTRPCLK		Reserved		CMPCLK		RW0		RW0		RW0		RW0	
15	14	13	12	11	10	9	8																								
BKPRCLK		WDTRPCLK		Reserved		CMPCLK																									
RW0		RW0		RW0		RW0																									
类型/复位																															
<table><tr><td>7</td><td>6</td><td>5</td><td>4</td><td>3</td><td>2</td><td>1</td><td>0</td></tr><tr><td colspan="2">Reserved</td><td colspan="2">ADCCPCLK</td><td colspan="2">EXTIPCLK</td><td colspan="2">AFIOPCLK</td></tr><tr><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td><td colspan="2">RW0</td></tr></table>								7	6	5	4	3	2	1	0	Reserved		ADCCPCLK		EXTIPCLK		AFIOPCLK		RW0		RW0		RW0		RW0	
7	6	5	4	3	2	1	0																								
Reserved		ADCCPCLK		EXTIPCLK		AFIOPCLK																									
RW0		RW0		RW0		RW0																									
类型/复位																															

位	字段	说明
[21:20]	I2SPCLK	I2S 外设时钟选择 00: PCLK = CK_AH 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU clock
[19:18]	SCI1PCLK	SCI1 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[17:16]	SCI0PCLK	SCI0 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[15:14]	BKPRCLK	备份域寄存器存取时钟选择 00: PCLK = CK_AHB / 4 01: PCLK = CK_AHB / 8 10: PCLK = CK_AHB / 16 11: PCLK = CK_AHB / 32 PCLK = Peripheral Clock; CK_AHB = AHB 和 CPU 时钟
[13:12]	WDTRPCLK	WDT 寄存器存取时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = Peripheral Clock; CK_AHB = AHB 和 CPU 时钟
[9:8]	CMPCLK	CMP 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟

位	字段	说明
[5:4]	ADCCPCLK	ADC 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[3:2]	EXTIPCLK	EXTI 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟
[1:0]	AFIOPCLK	AFIO 外设时钟选择 00: PCLK = CK_AHB 01: PCLK = CK_AHB / 2 10: PCLK = CK_AHB / 4 11: PCLK = CK_AHB / 8 PCLK = 外设时钟; CK_AHB = AHB 和 CPU 时钟

HSI 控制寄存器 - HSICR

该寄存器用来控制 HSI RC 振荡器频率微调。

偏置:	0x040
复位值:	0xXXXX_0000, X 表示未定义

位	字段	说明
[28:24]	HSICOARSE	HSI 时钟粗调值 开机时, HSICOARSE 自动初始化。改值仅有原厂调整, 不能通过程序来调整。
[23:16]	HSIFINE	HSI 时钟微调值 开机时, 这 HSIFINE 自动初始化。该值由原厂调整。但这些位也提供了额外的用户程序微调值, 增加到 HSICOARSE[4:0]位, 在 HSI 频率受电压或温度影响时, 获取更加高的频率或补偿的变量。它可由软件或带外部参考时钟的自动微调控制器 (ATC) 程序设计。
[7]	FLOCK	时钟频率 0: HSI 频率没有微调到目标范围 1: HSI 频率微调到目标范围
[6:5]	REFCLKSEL	参考时钟选择 0: 选择 32.768KHz 外部低速时钟源 (LSE) 1: 选择 1KHz USB 帧脉冲
[4]	TMSEL	该位为 HSI 自动微调控制器选择参考时钟源 微调模式选择 0: 由自动微调控制器微调 1: 由用户手动微调
[1]	ATCEN	该位用来选择 HSI RC 振荡器微调功能, 通过 ATC 硬件或 HSI 控制寄存器中的 HSIFINE[7:0]软件来微调。 ATC 使能 0: 除能自动微调控制器 1: 使能自动微调控制器
[0]	TRIMEN	微调使能 0: HSI 微调除能 1: HSI 微调使能 该位使能 HSI RC 振荡器微调功能, 可由 ATC 硬件或用户程序设计微调。

HSI 自动微调计数寄存器 - HSIATCR

该寄存器包含了 HSI 自动微调控制器的计数值。

偏置:	0x044
复位值:	0x0000_0000
	<div> <div>31</div> <div>30</div> <div>29</div> <div>28</div> <div>27</div> <div>26</div> <div>25</div> <div>24</div> </div> <div>Reserved</div>
类型/复位	
	<div> <div>23</div> <div>22</div> <div>21</div> <div>20</div> <div>19</div> <div>18</div> <div>17</div> <div>16</div> </div> <div>Reserved</div>
类型/复位	
	<div> <div>15</div> <div>14</div> <div>13</div> <div>12</div> <div>11</div> <div>10</div> <div>9</div> <div>8</div> </div> <div> <div>Reserved</div> <div>ATCNT</div> </div>
类型/复位	RO 0
	<div> <div>7</div> <div>6</div> <div>5</div> <div>4</div> <div>3</div> <div>2</div> <div>1</div> <div>0</div> </div> <div>ATCNT</div>
类型/复位	RO 0

位	字段	说明
[13:0]	ATCNT	自动微调计数器 这些位包含了 HSI 自动微调控制器的计数器的值。

低功耗控制寄存器 - LPCR

该寄存器具体说明了低功耗控制位。

偏置:	0x300
复位值:	0x0000_0000
	<div> <div>31</div> <div>30</div> <div>29</div> <div>28</div> <div>27</div> <div>26</div> <div>25</div> <div>24</div> </div> <div>Reserved</div>
类型/复位	
	<div> <div>23</div> <div>22</div> <div>21</div> <div>20</div> <div>19</div> <div>18</div> <div>17</div> <div>16</div> </div> <div>Reserved</div>
类型/复位	
	<div> <div>15</div> <div>14</div> <div>13</div> <div>12</div> <div>11</div> <div>10</div> <div>9</div> <div>8</div> </div> <div>Reserved</div>
类型/复位	
	<div> <div>7</div> <div>6</div> <div>5</div> <div>4</div> <div>3</div> <div>2</div> <div>1</div> <div>0</div> </div> <div> <div>Reserved</div> <div>BKISO</div> </div>
类型/复位	R/W 0

位	字段	说明
[0]	BKISO	备份区域隔离控制位 由软件置位和复位。更多信息请参考功率控制单元章节。 0: 备份区域是独立于其他功率区域 1: 备份区域是从其他功率区域取得的

单片机调试控制寄存器 - MCUDBGCR

该寄存器具体说明了单片机的调试控制。

偏置:	0x304						
复位值:	0x0000_0000						
<div><div><div>3130292827262524</div><div>Reserved</div></div></div>							
类型/复位							
<div><div><div>2322212019181716</div><div>Reserved</div></div></div>							
类型/复位							
<div><div><div><div>15141312111098</div><div>ReservedDBDSLP2ReservedDBSPIReservedDBUSART</div></div></div></div>							
类型/复位							
<div><div><div><div>R/W0R/W0R/W0</div><div>76543210</div><div>DBGPTM1DBGPTM0ReservedDBWDTDBPDDBDSLP1DBSLP</div></div></div></div>							
类型/复位							
<div><div><div>R/W0R/W0R/W0R/W0R/W0R/W0</div></div></div>							
位	字段	说明					
[14]	DBDSLP2	调试深度睡眠模式 2 由软件置位和复位。 0：在深度睡眠模式 2 下，LDO = Off, DMOS = On, FCLK = Off and HCLK = Off 1：在深度睡眠模式 2 下，LDO = On, FCLK = On and HCLK = On					
[10]	DBSPI	SPI 调试模式使能位 由软件置位和复位。该位是用来控制芯片暂停时 SPI 溢出模式是否停止。 0：正常运行 1：SPI FIFO 停止溢出					
[8]	DBUSART	USART 调试模式使能位 由软件置位和复位。该位是用来控制芯片暂停时 USART 溢出模式是否停止。 0：正常运行 1：USART RX FIFO 停止溢出					
[7]	DBGPTM1	GPTM1 调试模式使能位 由软件置位和复位。该位是用来控制芯片暂停时 USART 溢出模式是否停止。 0：即使芯片暂停，GPTM1 计数器继续计数 1：当芯片暂停，GPTM1 计数器停止计数					
[6]	DBGPTM0	GPTM0 调试模式使能位 由软件置位和复位。该位是用来控制芯片暂停时 GPTM0 计数器是否停止计数。 0：即使芯片暂停，GPTM0 计数器继续计数 1：当芯片暂停，GPTM0 计数器停止计数					
[3]	DBWDT	看门狗定时器调试模式使能位 由软件置位和复位。该位是用来控制芯片暂停时看门狗定时器是否停止计数。 0：即使芯片暂停，看门狗定时器继续计数 1：当芯片暂停，看门狗定时器停止计数					
[2]	DBPD	调试暂停模式 由软件置位和复位。 0：在暂停模式下，LDO = Off, FCLK = Off and HCLK = Off 1：在暂停模式下，LDO = On, FCLK = On and HCLK = On					
[1]	DBDSLP1	调试深度睡眠模式 1 由软件置位和复位。 0：在深度睡眠模式 1 下，LDO = Low power mode, FCLK = Off and HCLK = Off 1：在深度睡眠模式 1 下，LDO = On, FCLK = On and HCLK = On					

位	字段	说明
[0]	DBSLP	调试休眠模式 由软件置位和复位。 0：在休眠模式下，LDO = On, FCLK = On and HCLK = Off 1：在休眠模式下，LDO = On, FCLK = On and HCLK = On

版本及修改信息

Date 日期	Author 作者	Issue 发行、修订说明
2017.10.25	吴旭宏	第一版

免责声明

本网页所载的所有数据、商标、图片、链接及其他数据等（以下简称「数据」），只供参考之用，盛群半导体股份有限公司（以下简称「本公司」）将会随时更改数据，并由本公司决定而不作另行通知。虽然本公司已尽力确保本网页的数据准确性，但本公司并不保证该等数据均为准确无误。本公司不会对任何错误或遗漏承担责任。

本公司不会对任何人士使用本网页而引致任何损害（包括但不限于计算机病毒、系统故障、数据损失）承担任何赔偿。本网页可能会连结至其他机构所提供的网页，但这些网页并不是由本公司所控制。本公司不对这些网页所显示的内容作出任何保证或承担任何责任。

责任限制

在任何情况下，本公司并不须就任何人由于直接或间接进入或使用本网站，并就此内容上或任何产品、信息或服务，而招致的任何损失或损害负任何责任。

管辖法律

本免责声明受中华民国法律约束，并接受中华民国法院的管辖。

免责声明更新

本公司保留随时更新本免责声明的权利，任何更改于本网站发布时，立即生效。