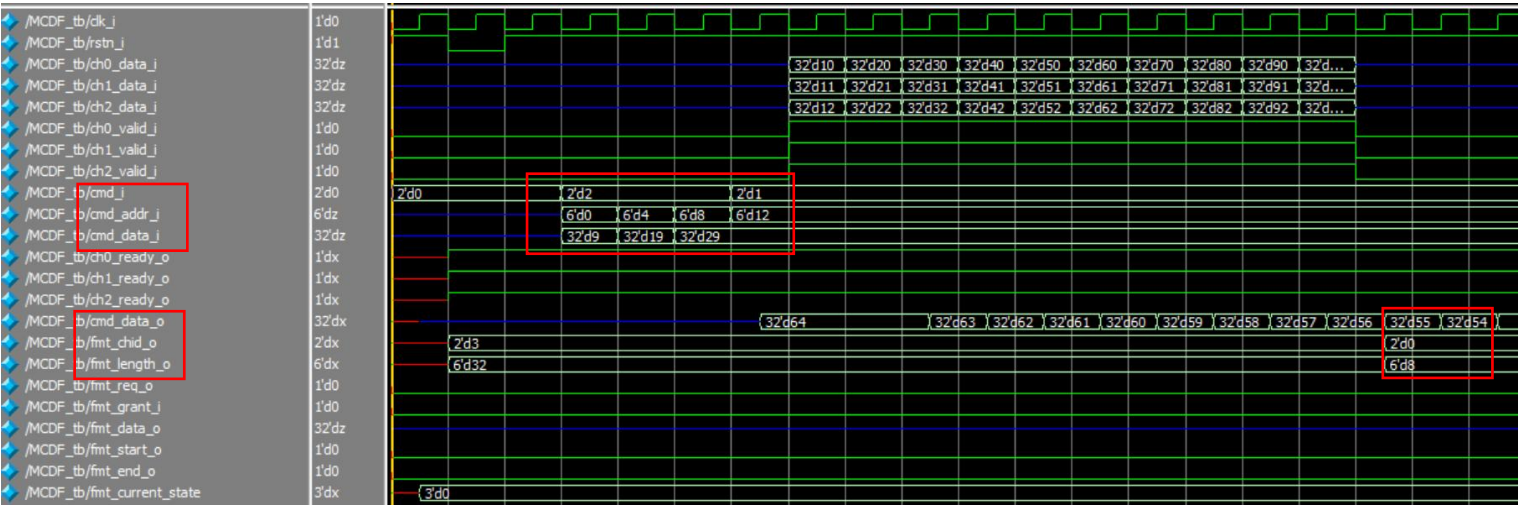
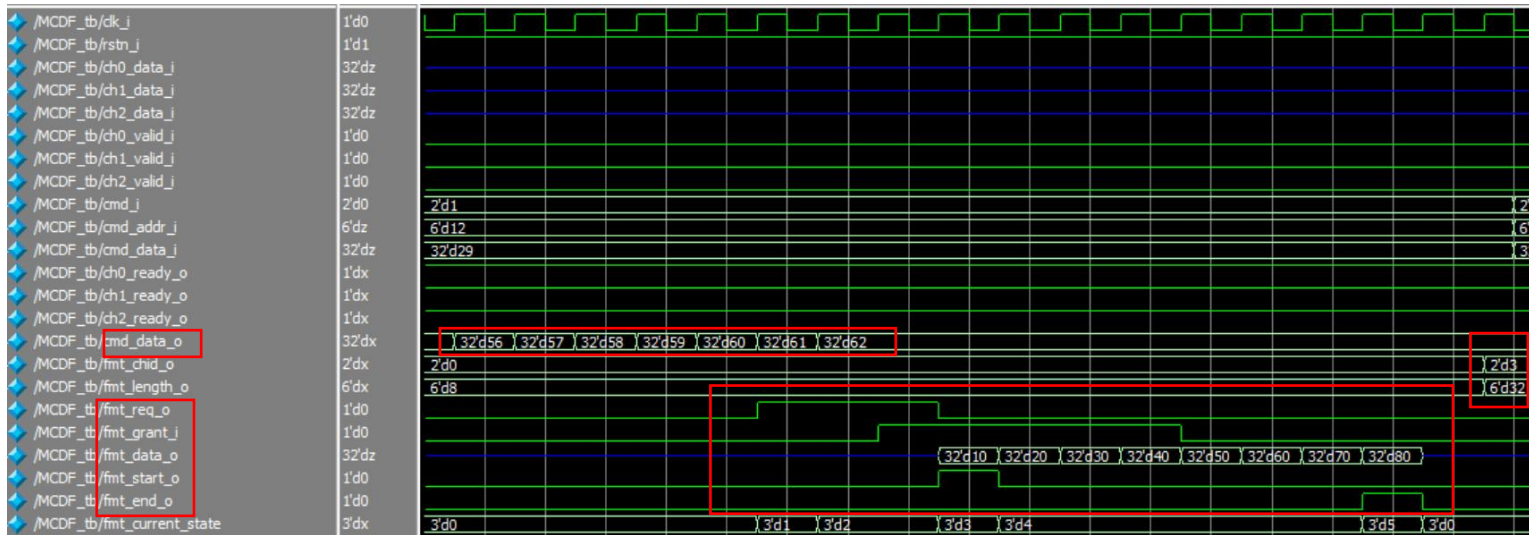


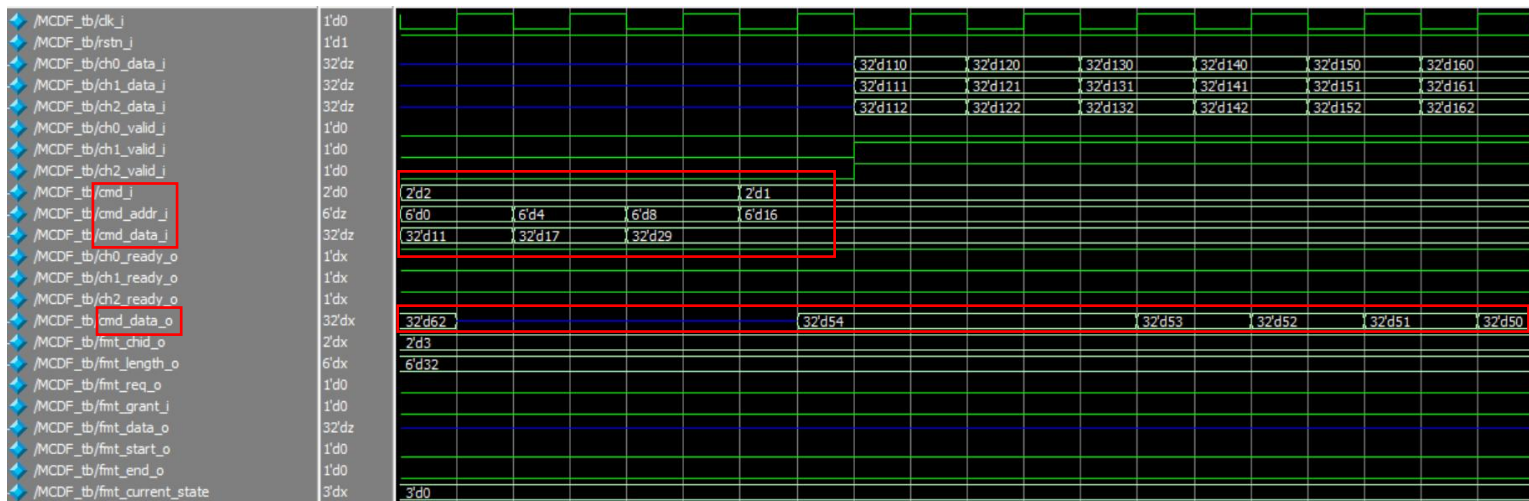
3.3 ModelSim 仿真结果及分析



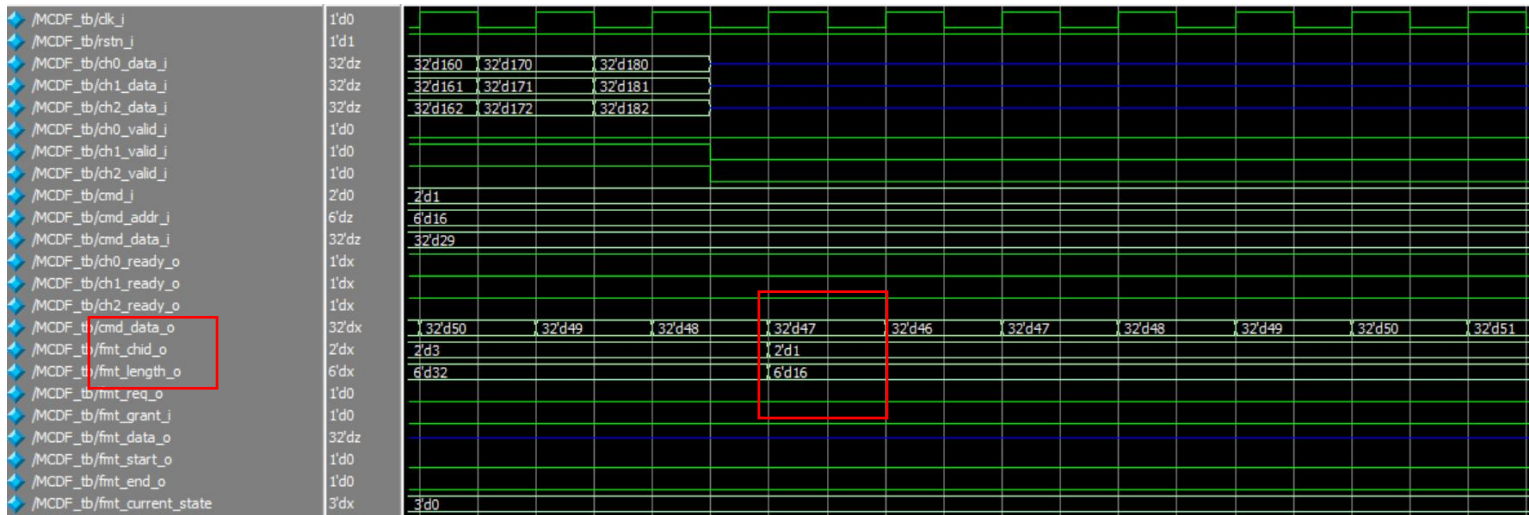
复位结束后，cmd_i 设置为写指令，向地址 6'd0 即 slv0 的控制寄存器中写入 32'd9，低 6 位为 001001，表示通道 0 的数据包长度为 8，优先级为 0，通道使能信号为 1；再向地址 6'd4 即 slv1 的控制寄存器中写入 32'd19，低 6 位为 010011，表示通道 1 的数据包长度为 16，优先级为 1，通道使能信号为 1；再向地址 6'd8 即 slv2 的控制寄存器中写入 32'd29，低 6 位为 010011，表示通道 2 的数据包长度为 32，优先级为 2，通道使能信号为 1。接着 cmd_i 设置为读指令，读取 slv0 的状态寄存器，即利用 cmd_data_o 端口实时更新 slv0 的 fifo 余量。将通道数据 32'd1x 至 32'd10x 分别输入 3 个 slave_fifo 时，fifo_0 余量从 64 开始逐次递减，当 fifo_0 中有 8 个数据，即通道 0 的数据包长度时，fifo_0 发出输出请求，由 arbiter 仲裁后将通道号 0 和数据包长度 8 发送给 formatter，传递到输出端口 fmt_chid_o 和 fmt_length_o。



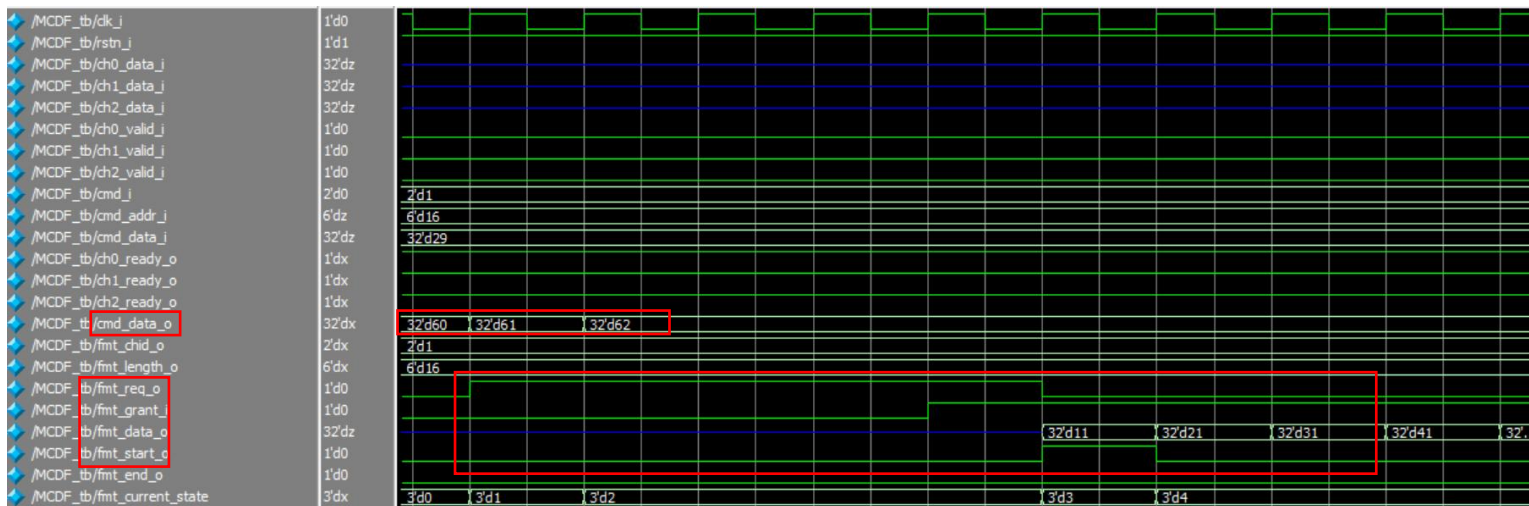
当有效的通道号传递到 formatter 时, formatter 发出发送数据请求, 则 fifo_0 的数据被读到 formatter, cmd_data_o 即 fifo_0 的余量不断增加, 从 54 增加到 62, 说明读取了 8 个数据, 即一个完整数据包。读取到第 7 个数据时, formatter 进入 REQ 状态, 将表示准备发送数据的信号 fmt_req_o 置高, 读取到第 8 个数据时, formatter 进入 WAIT_GRANT 状态, 当外部允许接收信号 fmt_grant_i 为高电平时, 下一个周期进入 START 状态, 开始输出数据, 并给出一个周期的 fmt_start_o 高电平信号。接着进入 SEND 状态, 连续发送数据, 直到发送最后一个数据时进入 END 状态, 给出一个周期的 fmt_end_o 高电平信号, 表明发送数据包完毕。下一个周期状态转换为 RECEIVE, 重新开始接收数据。此时通道号给出默认值 2'd3, 表示无效; 数据包长度给出默认值 6'd32。至此, 通道 0 的数据包发送完毕。



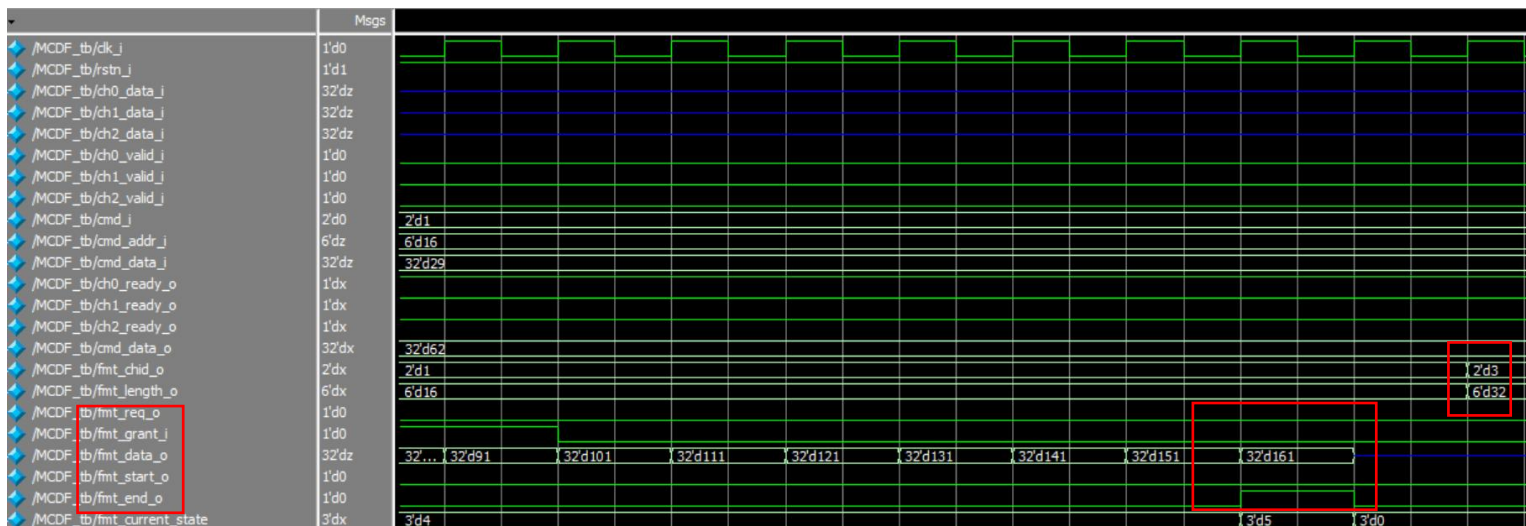
cmd_i 设置为写指令, 向地址 6'd0 即 slv0 的控制寄存器中写入 32'd11, 低 6 位为 001011, 表示通道 0 的数据包长度为 8, 优先级为 1, 通道使能信号为 1; 再向地址 6'd4 即 slv1 的控制寄存器中写入 32'd17, 低 6 位为 010001, 表示通道 1 的数据包长度为 16, 优先级为 0, 通道使能信号为 1; 再向地址 6'd8 即 slv2 的控制寄存器中写入 32'd29, 低 6 位为 010011, 表示通道 2 的数据包长度为 32, 优先级为 2, 通道使能信号为 1。接着 cmd_i 设置为读指令, 读取 slv1 的状态寄存器, 即利用 cmd_data_o 端口实时更新 slv1 的 fifo 余量。将通道数据 32'd11x 至 32'd18x 分别输入 slave_fifo 时, fifo_1 余量从 54 开始逐次递减。



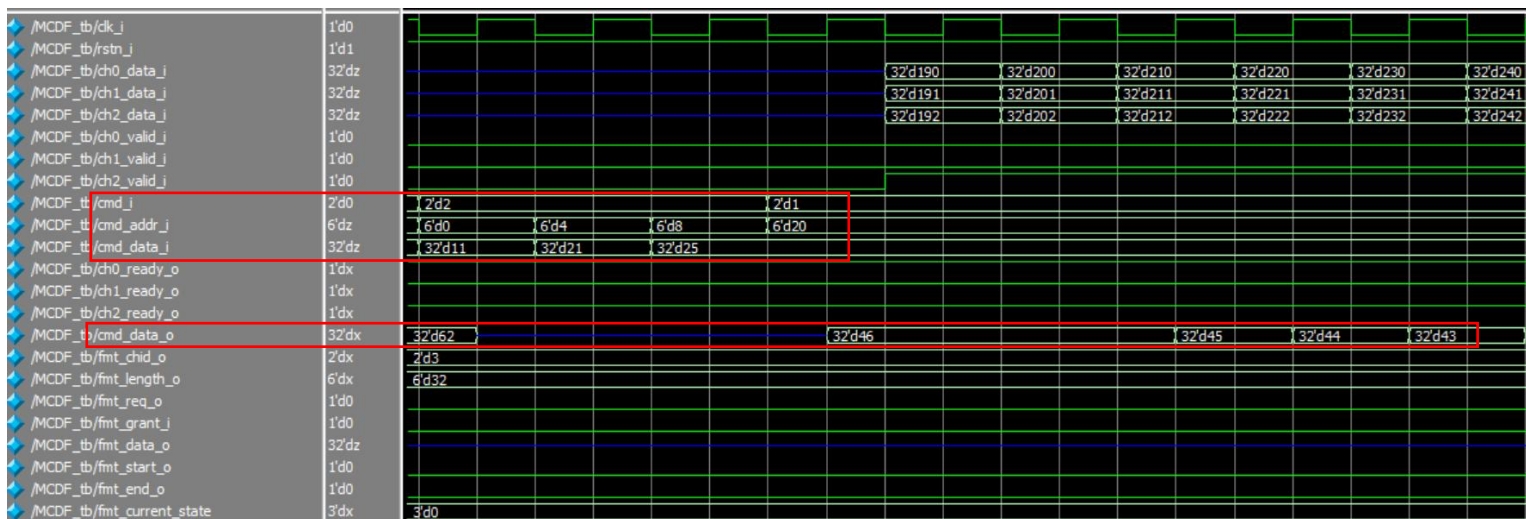
当 `fifo_1` 中有 16 个数据，即通道 1 的数据包长度时，`fifo_1` 发出输出请求，由 `arbiter` 仲裁后将通道号 1 和数据包长度 16 发送给 `formatter`，传递到输出端口 `fmt_chid_o` 和 `fmt_length_o`。



当有效的通道号传递到 `formatter` 时，`formatter` 发出发送数据请求，则 `fifo_1` 的数据被读到 `formatter`，`cmd_data_o` 即 `fifo_1` 的余量不断增加，从 46 增加到 62，说明读取了 16 个数据，即一个完整数据包。读取到第 15 个数据时，`formatter` 进入 REQ 状态，将表示准备发送数据的信号 `fmt_req_o` 置高，读取到第 16 个数据时，`formatter` 进入 WAIT_GRANT 状态，当外部允许接收信号 `fmt_grant_i` 为高电平时，下一个周期进入 START 状态，开始输出数据，并给出一个周期的 `fmt_start_o` 高电平信号。接着进入 SEND 状态，连续发送数据。



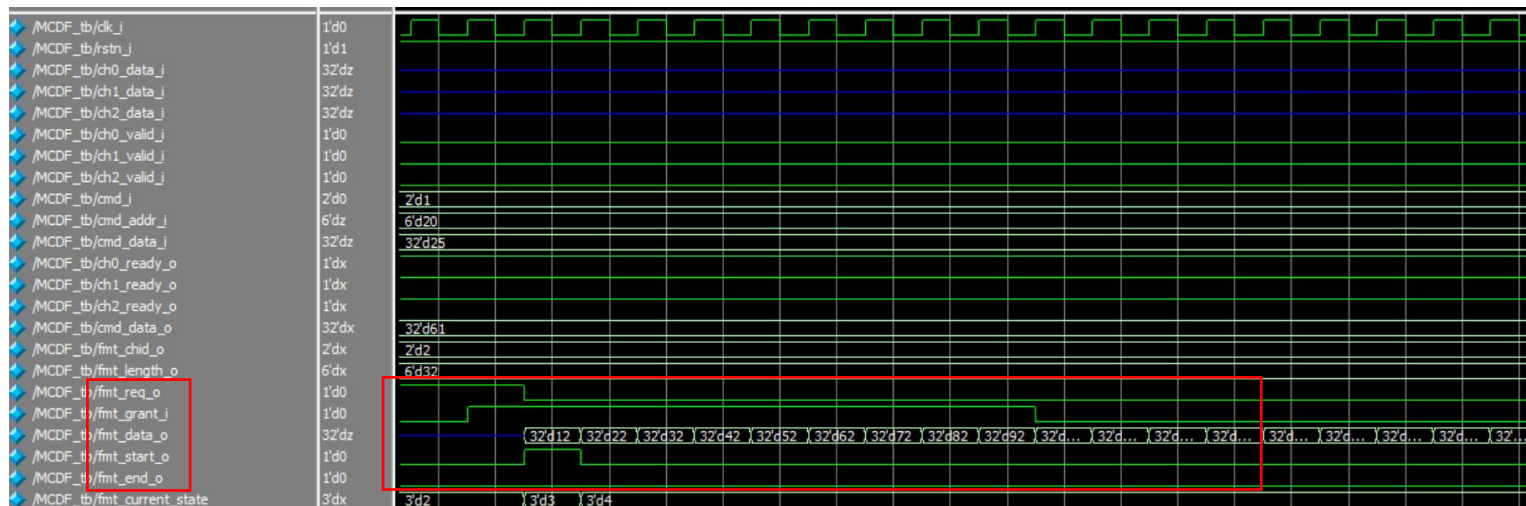
在 SEND 状态连续发送数据，直到发送最后一个数据时进入 END 状态，给出一个周期的 `fmt_end_o` 高电平信号，表明发送数据包完毕。下一个周期状态转换为 RECEIVE，重新开始接收数据。此时通道号给出默认值 `2'd3`，表示无效；数据包长度给出默认值 `6'd32`。至此，通道 1 的数据包发送完毕。



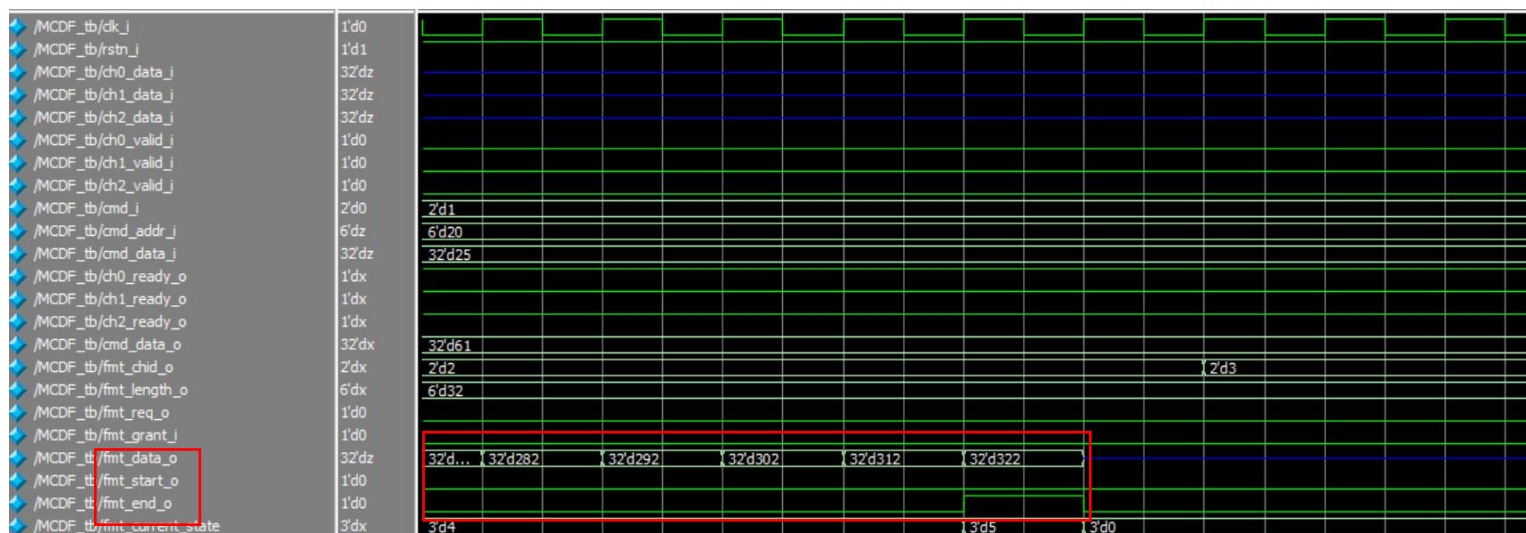
`cmd_i` 设置为写指令，向地址 `6'd0` 即 `slv0` 的控制寄存器中写入 `32'd11`，低 6 位为 `001011`，表示通道 0 的数据包长度为 8，优先级为 1，通道使能信号为 1；再向地址 `6'd4` 即 `slv1` 的控制寄存器中写入 `32'd21`，低 6 位为 `010101`，表示通道 1 的数据包长度为 16，优先级为 2，通道使能信号为 1；再向地址 `6'd8` 即 `slv2` 的控制寄存器中写入 `32'd25`，低 6 位为 `011001`，表示通道 2 的数据包长度为 32，优先级为 0，通道使能信号为 1。接着 `cmd_i` 设置为读指令，读取 `slv2` 的状态寄存器，即利用 `cmd_data_o` 端口实时更新 `slv2` 的 `fifo` 余量。将通道数据 `32'd19x` 至 `32'd35x` 分别输入 `slave_fifo` 时，`fifo_2` 余量从 46 开始逐次递减。

	Msgs	
MCDF_tb/clk_i	1'd0	
MCDF_tb/rstn_i	1'd1	
MCDF_tb/ch0_data_i	32'dz	32'd320 32'd330 32'd340 32'd350
MCDF_tb/ch1_data_i	32'dz	32'd321 32'd331 32'd341 32'd351
MCDF_tb/ch2_data_i	32'dz	32'd322 32'd332 32'd342 32'd352
MCDF_tb/ch0_valid_i	1'd0	
MCDF_tb/ch1_valid_i	1'd0	
MCDF_tb/ch2_valid_i	1'd0	
MCDF_tb/cmd_i	2'd0	2'd1
MCDF_tb/cmd_addr_i	6'dz	6'd20
MCDF_tb/cmd_data_i	32'dz	32'd25
MCDF_tb/ch0_ready_o	1'dx	
MCDF_tb/ch1_ready_o	1'dx	
MCDF_tb/ch2_ready_o	1'dx	
MCDF_tb/cmd_data_o	32'dx	32'd35 32'd34 32'd33 32'd32 32'd31 32'd30 32'd31 32'd32 32'd33 32'd34
MCDF_tb ffmt_chid_o	2'dx	2'd3 2'd2
MCDF_tb ffmt_length_o	6'dx	6'd32
MCDF_tb/ffmt_req_o	1'd0	
MCDF_tb/ffmt_grant_i	1'd0	
MCDF_tb/ffmt_data_o	32'dz	
MCDF_tb/ffmt_start_o	1'd0	
MCDF_tb/ffmt_end_o	1'd0	
MCDF_tb/ffmt_current_state	3'dx	3'd0

Signal	Width	Value
/MCDF_tb/clk_j	1'd0	
/MCDF_tb/rstn_j	1'd1	
/MCDF_tb/ch0_data_i	32'dz	
/MCDF_tb/ch1_data_i	32'dz	
/MCDF_tb/ch2_data_i	32'dz	
/MCDF_tb/ch0_valid_i	1'd0	
/MCDF_tb/ch1_valid_i	1'd0	
/MCDF_tb/ch2_valid_i	1'd0	
/MCDF_tb/cmd_j	2'd0	
/MCDF_tb/cmd_addr_j	6'dz	
/MCDF_tb/cmd_data_i	32'dz	
/MCDF_tb/ch0_ready_o	1'dx	
/MCDF_tb/ch1_ready_o	1'dx	
/MCDF_tb/ch2_ready_o	1'dx	
/MCDF_tb/cmd_data_o	32'dx	
/MCDF_tb/fmt_chid_o	2'dx	
/MCDF_tb/fmt_length_o	6'dx	
/MCDF_tb/fmt_req_o	1'd0	
/MCDF_tb/fmt_grant_j	1'd0	
/MCDF_tb/fmt_data_o	32'dz	
/MCDF_tb/fmt_start_o	1'd0	
/MCDF_tb/fmt_end_o	1'd0	
/MCDF_tb/fmt_current_state	3'dx	



当外部允许接收信号 `fmt_grant_i` 为高电平时，下一个周期进入 START 状态，开始输出数据，并给出一个周期的 `fmt_start_o` 高电平信号。接着进入 SEND 状态，连续发送数据。



在 SEND 状态连续发送数据，直到发送最后一个数据时进入 END 状态，给出一个周期的 `fmt_end_o` 高电平信号，表明发送数据包完毕。下一个周期状态转换为 RECEIVE，重新开始接收数据。此时通道号给出默认值 2'd3，表示无效；数据包长度给出默认值 6'd32。至此，通道 2 的数据包发送完毕。