Resolução da parte I do teste de AOCO realizado em 2015-11-17

[10] 1. Represente o número decimal -129 em complemento para 2 com 8 bits.

A. 10000001_2 **B. Não é possível representar** C. 11111111_2 D. 10000000_2

A representação em complemento para 2 com 8 bits permite representar números entre $-2^{8-1} = -128$ e $2^{8-1} - 1 = 127$. O valor pedido está fora dessa gama.

[10] 2. Considere os números X = 1111001_2 e Y = 0100001_2 com 7 bits. Assumindo que os números estão em complemento para 2, calcule X + Y.

A. $\mathbf{0011010_2}$ B. 0011001_2 C. 10011101_2 D. 10011010_2

A soma de dois números em complemento para 2 é realizada como uma soma binária normal, com a particularidade de se ignorar (se existir) o *carry* no bit mais significativo. Logo:

$$\begin{array}{r} 1111001 \\ +\underline{0100001} \\ \cancel{1}0011010 \end{array}$$

[10] 3. Considere os números W = $1D_H$ e Z = $1A_H$. O valor de W – Z em binário é:

A. 1_2 B. 111_2 **C. $\mathbf{11_2}$** D. 101_2

Para realizarmos esta operação o primeiro passo seria converter os números do formato hexadecimal para binário, o que daria:

W = $1D_H$ = 11101_2

Z = $1A_H$ = 11010_2

Uma vez convertidos os números, podemos realizar a operação W – Z:

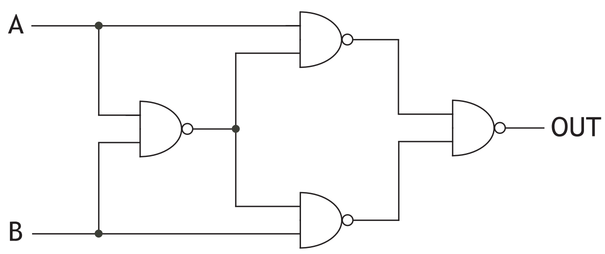
$$\begin{array}{r} 11101 \\ -\underline{11010} \\ 00011 \end{array}$$

[10] 4. Considere a representação em complemento para dois com 8 bits. O menor número que pode ser somado a 00101100_2 sem causar *overflow* é:

A. 11010100_2 **B. $\mathbf{10000000_2}$** C. 10101100_2 D. 11111111_2

Todas as alternativas são números negativos, pelo que não existirá *overflow*, já que o primeiro operando é positivo. O mais pequeno (i.e., mais negativo) dos números é 10000000_2, que é o número mais negativo representável em complemento para 2 (8 bits).

[10] 5. Considere a figura seguinte.



O circuito realiza a função:

A. $\overline{A\cdot\overline{B}+\overline{A}\cdot B}$ B. $\overline{A\cdot B}$ C. $(A+B)\cdot\overline{(A+B)}$ **D.** $\boldsymbol{A\oplus B}$

Na saída da porta NAND superior obtém-se a expressão $\overline{A\cdot\overline{A\cdot B}}$.

Na saída da porta NAND inferior obtém-se a expressão $\overline{B\cdot\overline{A\cdot B}}$.

Logo, a expressão na saída do circuito é:

$\overline{\overline{A\cdot\overline{A\cdot B}}\cdot\overline{B\cdot\overline{A\cdot B}}} = A\cdot\overline{A\cdot B}+B\cdot\overline{A\cdot B} = (A+B)\cdot(\overline{A\cdot B}) = (A+B)\cdot(\overline{A}+\overline{B}) = A\cdot\overline{B}+\overline{A}\cdot B = A\oplus B.$

[10] 6. A função lógica $F(A,B,C) = A\cdot B + B\cdot C + \overline{A}\cdot\overline{C}$ é equivalente a:

A. $H(A,B,C) = (\overline{A}+\overline{B})\cdot(\overline{B}+\overline{C})\cdot(A+C)$

B. $M(A,B,C) = (A+B+\overline{C})\cdot(\overline{A}+B+\overline{C})\cdot(\overline{A}+\overline{B}+C)$

C. $\boldsymbol{G(A,B,C) = (A+B+\overline{C})\cdot(\overline{A}+B)}$

D. $P(A,B,C) = \overline{\overline{A}\cdot\overline{B}+\overline{B}\cdot\overline{C}+A\cdot C}$

A tabela de verdade de $F(A,B,C) = A\cdot B + B\cdot C + \overline{A}\cdot\overline{C}$ é:

A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Considerando os zeros da função, tem-se diretamente da tabela que a representação de F em produto de somas é
$F(A,B,C) = (\overline{A}+B) + (A+\overline{B}+C) = G(A,B,C)$.

[10] 7. Um parque de estacionamento tem 350 lugares. O sistema de *hardware* que controla as entradas guarda o número de lugares ocupados num registo com N bits. Qual é o menor valor possível de N?

A. 8 **B. 9** C. 11 D. 10

Não é necessário usar uma representação com sinal. Como $255 = 2^8-1 < 350 \leq 511 = 2^9-1$, o menor número de bits necessário é 9.

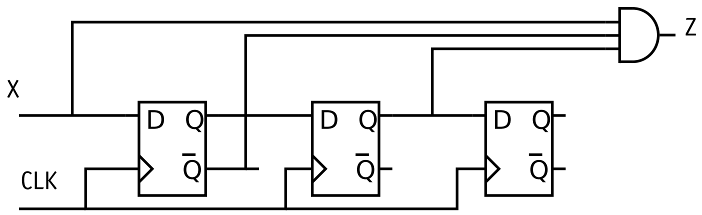
[10] 8. A primeira posição de uma memória de 1 KiB (8 bits por posição) tem endereço `0x0C00`. O endereço da última posição é:

A. `0x0FFF` B. `0xFC00` C. `0xFFFF` D. `0x0FFE`

A memória tem 2^{10} posições (dez bits de endereço). O endereço inicial (em binário) é `0000 1100 0000 0000`. O endereço final tem os 10 bits menos significativos a `1`.

Logo, o endereço final é `0000 1111 1111 1111 = 0x0FFF`.

[10] 9. Considere o seguinte circuito em que inicialmente todos os *flip-flops* estão a 0.



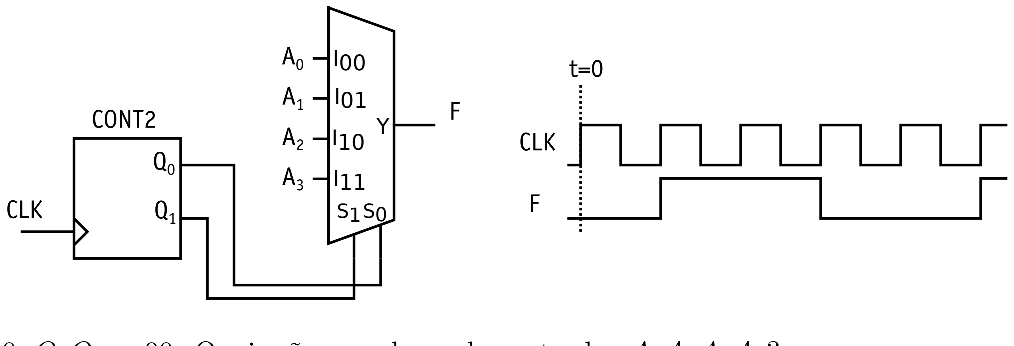
Qual das sequências apresentada à entrada X em períodos sucessivos de `CLK` faz com que a saída Z fique exatamente duas vezes a 1?

A. 11111 B. 01101 C. 01010 **D. 10101**

No ciclo n, os valores à entrada da porta AND são X_n, $\overline{X_{n-1}}$ e X_{n-2}. Logo, $Z = 1$ quando a sequência de entrada é 101. Para as sequências apresentadas, isso só acontece para `10101`. Nas condições iniciais indicadas, essa sequência de entrada produz à saída os valores `00101`.

Alternativa: desenhar as formas de onda das três entradas e de Z (para todas as sequências de entrada).

[10] 10. Considere o seguinte circuito e a forma de onda gerada.



Para $t = 0$, $Q_1Q_0 = 00$. Quais são os valores das entradas $A_3A_2A_1A_0$?

A. 1100 **B. 0110** C. 0101 D. 0011

Para $t \geq 0$, o contador apresenta sucessivamente (a cada ciclo de `CLK`) os valores 0,1,2,3,0, ….

Esses valores selecionam, por esta ordem, as entradas I_{00}, I_{01}, I_{10} e I_{11} do multiplexador, que são sucessivamente (da figura): $0, 1, 1, 0, 0, 1, \ldots$. Portanto, $A_0 = 0, A_1 = 1, A_2 = 1$ e $A_3 = 0$.

Fim das questões de escolha múltipla.