| ${f N}^{{f o}}$ de ordem: | |
|---------------------------|--|
| | |



Mestrado Integrado em Engenharia Informática e Computação Arquitetura e Organização de Computadores Teste 1

1º ano 2018-11-15 Duração 1:45 Sem consulta

| Nome: | $N^{\underline{o}}$ de estudante: |
|-------|-----------------------------------|
| Nome: | _ INT de estudante: |
| | |

Atenção: Este teste tem 13 questões em 6 páginas, num total de 200 pontos.

Parte I — Questões de Escolha Múltipla

Cada questão tem uma resposta certa. Respostas erradas não descontam.

As respostas às questões de escolha múltipla devem ser assinaladas com × na grelha seguinte.

Apenas as respostas indicadas na grelha são consideradas para efeitos de avaliação.

| | Questão | | | | | | | | | |
|-------|---------|---|---|---|---|---|---|---|---|----|
| Opção | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
| A | | × | × | | | | × | | | |
| В | | | | × | × | | | × | | |
| С | | | | | | × | | | | |
| D | × | | | | | | | | × | × |

Pontos: / 100

[10] 1. Qual das seguintes funções **não** é equivalente a $F(A, B, C) = (A + B) \cdot (\overline{B} + C)$?

A.
$$F(A, B, C) = (A + B + A) \cdot (\overline{B} + B \cdot C)$$

B.
$$F(A, B, C) = \overline{\overline{B} + \overline{C}} + A \cdot \overline{B}$$

C.
$$F(A, B, C) = B \cdot C + A \cdot \overline{B}$$

D.
$$F(A, B, C) = \overline{B} \cdot C + A \cdot B$$

 $[10]\ 2.$ A representação hexadecimal do número X no formato IEEE-754 é C0700000. Indique o valor decimal de X.

A. -3,75 B. -2,75 C. 5 D. -3

[10] 3. Considere representação em complemento para dois com 8 bits. O maior número que adicionado a 00111000 leva a uma soma negativa é:

A. 11000111

B. 11001000

C. 11111111

D. 10111000

[10] 4. A representação hexadecimal do número Y no formato IEEE-754 é 08C80000. Indique o expoente codificado de Y.

A. 9 **B. 17** C. 144 D. 18

[10] 5. Indique qual das igualdades é verdadeira.

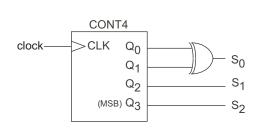
A.
$$16_{16} + 10_{10} = 10_{16}$$

B.
$$10_{16} + 16_{10} = 20_{16}$$

C.
$$10_{10} + A_{16} = 20_{16}$$

D.
$$A_{16} + 10_{16} = 16_{16}$$

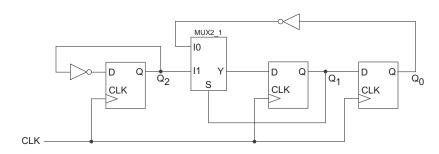
[10] 6. A figura apresenta um circuito baseado num contador de 4 bits.



Indique o número de valores diferentes (N) que a saída $S_2S_1S_0$ pode ter e o número de ciclos de relógio (C) necessários para o alcançar.

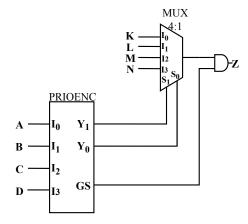
- A. N=8 e C=7
- B. N=8 e C=8
- C. N=8 e C=16
- D. N=7 e C=7

[10] 7. A figura apresenta um circuito com *flip-flops* D e um multiplexador de 2 para 1.



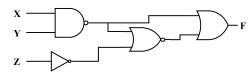
Considere que o valor inicial na saída dos *flip-flops* é 0. Indique o estado do circuito, $Q_2Q_1Q_0$, após quatro transições do sinal de relógio.

- **A. 000** B. 110 C
 - B. 110 C. 101 D. 111
- [10] 8. No seguinte circuito, a entrada I_0 do codificador de prioridade é a entrada de menor prioridade.



Suponha que as entradas (DCBA) assumem sucessivamente os valores (0110), (1010) e (0001). Então, a saída Z assume sucessivamente os valores:

- A. L, L, K
- B. M, N, K
- C. M, N, L
- D. L, K, M
- [10] 9. Que conjunto de circuitos **não** permite implementar todas as funções booleanas possíveis?
 - A. {OR2, NOT}
- B. {MUX4:1}
- C. {NAND2}
- D. {AND2, OR2}
- [10] 10. Considere o seguinte circuito lógico:



A função lógica implementada é:

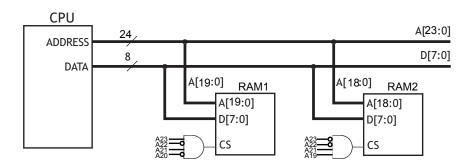
- A. $F = \overline{X} + \overline{Y} + \overline{X} \cdot Z$
- B. $F = \overline{X} \cdot Y + \overline{Y} \cdot Z$
- C. $F = \overline{X} \cdot Z + Y + \overline{Z}$
- **D.** $F = \overline{X} + \overline{Y} + Z$

Fim da parte I

Parte II — Questões de Resposta Aberta

Atenção: Responder a cada questão numa folha separada. Justificar todas as respostas.

11. O sistema de memória de um CPU é constiuido por duas memórias RAM (RAM1 e RAM2). O barramento de endereços possui 24 bits e o barramento de dados é de 8 bits. A figura seguinte mostra o correspondente diagrama de blocos.



[10] (a) Indique a gama de endereços a que a RAM1 responde.

Olhando para a função $chip\ select$ da RAM1 determinamos que os endereços a que ela responde têm a forma 1010 XXXX XXXX XXXX XXXX. Logo, a gama de endereços é:

1010 0000 0000 0000 0000 - 1010 1111 1111 1111 1111 1111 A00000 $_{\rm H}$ - Afffff $_{\rm H}$

[10] (b) Qual é a capacidade da RAM2?

A partir da função *chip select* da RAM2 conseguimos determinar que os endereços a que ela responde são do tipo 001? 1XXX XXXX XXXX XXXX XXXX, logo existem 2^{19} posições e memória e cada uma guarda 8 bits, por isso a capacidade da RAM2 é de $512 \, \mathrm{KiB}$.

[10] (c) Se o CPU realizar uma operação de escrita para o endereço 0x380082, qual das RAMs será alterada? Qual é a posição interna onde o valor será efetivamente escrito?

O endereço 0x380082 corresponde a 0011 1000 0000 0000 1000 0010. De acordo com as funções *chip select*, corresponde a um endereço da RAM2. O endereço interno a ser efetivamente alterado é dado pelos 19 bits menos significativos (endereçamento dentro da RAM2), logo será o endereço 000 0000 0000 1000 0010 que corresponde à posição 130.

12. O código de Gray de 3 bits representa os números de 0 a 7 da seguinte forma:

| Número | G_2 | G_1 | G_0 |
|--------|-------|-------|-------|
| 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 1 |
| 3 | 0 | 1 | 0 |
| 4 | 1 | 1 | 0 |
| 5 | 1 | 1 | 1 |
| 6 | 1 | 0 | 1 |
| 7 | 1 | 0 | 0 |

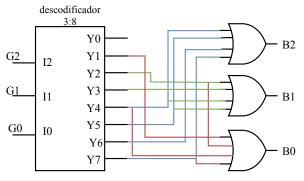
[10] (a) Pretende-se construir um descodificador de código Gray $(G_2G_2G_0)$ para binário simples $(B_2B_1B_0)$. Determinar as expressões de $B_0(G_2,G_1,G_0)$, $B_1(G_2,G_1,G_0)$ $B_2(G_2,G_1,G_0)$ na forma canónica conjuntiva.

| G_2 | G_1 | G_0 | B_2 | B_1 | B_0 | Para obter a forma canónica conjuntiva (produto de somas) usam-se as linhas em que a função assume o valor 0. |
|-------|-------|-------|-------|-------|-------|---|
| 0 | 0 | 0 | 0 | 0 | 0 | usam-se as inmas em que a runção assume o vaior o. |
| 0 | 0 | 1 | 0 | 0 | 1 | $B_2 = (G_2 + G_1 + G_0) \cdot (G_2 + G_1 + \overline{G_0})$ |
| 0 | 1 | 0 | 0 | 1 | 1 | $\cdot (G_2 + \overline{G_1} + G_0) \cdot (G_2 + \overline{G_1} + \overline{G_0})$ |
| 0 | 1 | 1 | 0 | 1 | 0 | |
| 1 | 0 | 0 | 1 | 1 | 1 | $B_1 = (G_2 + G_1 + G_0) \cdot (G_2 + G_1 + \overline{G_0})$ |
| 1 | 0 | 1 | 1 | 1 | 0 | $\cdot (\overline{G_2} + \overline{G_1} + G_0) \cdot (\overline{G_2} + \overline{G_1} + \overline{G_0})$ |
| 1 | 1 | 0 | 1 | 0 | 0 | $B_0 = (G_2 + G_1 + G_0) \cdot (G_2 + \overline{G_1} + \overline{G_0})$ |
| 1 | 1 | 1 | 1 | 0 | 1 | $\cdot (\overline{G_2} + G_1 + \overline{G_0}) \cdot (\overline{G_2} + \overline{G_1} + G_0)$ |

[10] (b) Mostre como implementar o descodificador Gray-para-binário usando um único descodificador binário e portas lógicas elementares.

Para usar um descodificador binário na implementação de funções booleanas é necessário determinar para que combinações da entrada (linhas) é que cada função é um. Usando diretamente a tabela da alínea anterior:

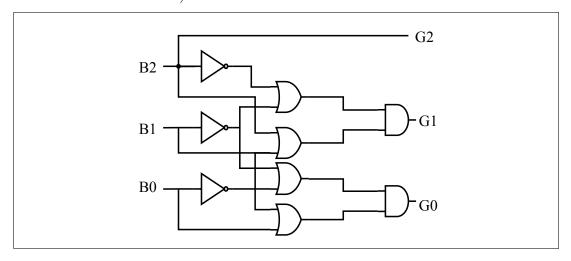
- B_2 : linhas 4, 5, 6, 7;
- B_1 : linhas 2, 3, 4, 5;
- B_0 : linhas 1, 2, 4, 7.



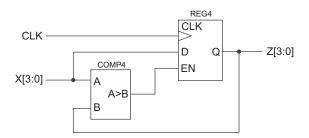
[10] (c) Determinar as expressões simplificadas, na forma de produto de somas, de $G_2(B_2, B_1, B_0)$, $G_1(B_2, B_1, B_0)$ e $G_0(B_2, B_1, B_0)$. Use simplificação algébrica.

Para esta alínea, basta expandir o lado esquerdo da tabela original.

[5] (d) Mostre como implementar um codificador de binário-para-Gray usando um número mínimo de portas lógicas elementares dos tipos AND, OR e NOT (Nota: use as expressões obtidas na alínea anterior.)



13. Considerar o circuito sequencial síncrono constituído por um comparador de números sem sinal com 4 bits e um registo de 4 bits. A saída A>B do comparador é 1 quando a entrada A é maior que a entrada B e 0 no caso contrário. O estado inicial do registo é 0.



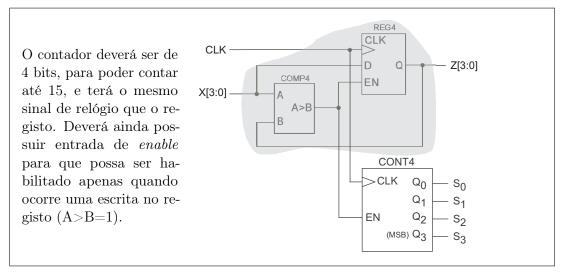
[15] (a) Considere que à entrada X é aplicada a seguinte sequência de valores (um valor a cada ciclo de relógio): 0011, 1010, 0111, 1100 e 1001. Indique o valor à saída do comparador e na saída Z do circuito em cada um dos 5 ciclos de relógio.

| ciclo 1 2 3 4 5 A>B 1 1 0 1 0 Z 0011 1010 1010 1100 1100 | | | | | | |
|--|--------------|------|------|------|------|------|
| A>B 1 1 0 1 0 Z 0011 1010 1010 1100 1100 | ciclo | 1 | 2 | 3 | 4 | 5 |
| Z 0011 1010 1010 1100 1100 | A>B | 1 | 1 | 0 | 1 | 0 |
| | \mathbf{Z} | 0011 | 1010 | 1010 | 1100 | 1100 |

[10] (b) Descreva de forma sucinta e objetiva qual a função do circuito.

O comparador habilita a escrita no registo sempre que o valor da entrada X seja maior que o atual valor no registo (Z). Daqui se conclui que a função do circuito é apresentar na saída Z o maior valor de uma sequência de valores aplicados na entrada X.

[10] (c) Mostre como acrescentar ao circuito um contador binário com o objetivo de contar o número de vezes que o conteúdo do registo é atualizado. Considere que o número de atualizações não excede 15.



Fim.