



Руководство разработчика

v1.0

Оглавление

Введение.....	4
Системные порты.....	5
Порт конфигурации #7FFD (#FD).....	5
Порт конфигурации #DFFD.....	6
Системный порт #FE.....	7
Порт палитры #7E.....	8
Порт конфигурации #008B.....	9
Порт конфигурации #018B.....	10
Порт конфигурации #028B.....	11
Устройства хранения данных.....	12
SD карта.....	12
Порт данных SD-карты #57.....	12
Порт управления SD-карты #77.....	13
SPI-flash.....	14
Порт управления SPI-flash #C7.....	14
Порт младшего байта адреса страницы SPI-flash #87.....	15
Порт старшего байта адреса страницы SPI-flash #A7.....	16
Порт адреса байта в странице SPI-flash #67.....	17
Порт байта данных в странице SPI-flash #E7.....	18
Порты IDE HDD (CF).....	19
Порты FDD.....	20
Устройства ввода.....	21
Порт Kempston Joystick #1F.....	21
Порты Kempston Mouse.....	22
Порт кнопок мыши и оси Z (колесика) #FADF.....	22
Порт оси X мыши #FBDF.....	23
Порт оси Y мыши #FFDF.....	24
Порты Serial Mouse.....	25
Порт регистра команд / статуса RS232 #B3.....	25
Порт данных RS232 #93.....	26
Аппаратное прерывание RS232.....	27
Расширенная периферия.....	28
Часы реального времени + NVRAM.....	28
Порт AS RTC #FF (#BF).....	28
Порт DS RTC #DF (#9F).....	29
Порты ZX UNO.....	30
Порт регистра адреса ZX UNO #FC3B.....	30
Порт регистра данных ZX UNO #FD3B.....	31
Внутренний регистр данных UART #C6 (#C8 для UART2).....	31
Внутренний регистр состояния UART #C7 (#C9 для UART2).....	32
Звуковая подсистема.....	33
Порты Soundrive (Covox).....	33
Порт Covox #FB.....	33

Порты Soundrive #0F, #1F, #3F, #4F, #5F.....	34
Порты TurboSound.....	35
Порт регистра адреса AY #FFFD.....	35
Порт регистра данных AY #BFFD.....	36
Порт SAA1099 #FF.....	37

Введение

Компьютер Karabas-Pro, в целом, повторяет архитектуру железа Profi 5.06, а также имеет ряд специфических портов управления дополнительной периферией.

В зависимости от ревизии платы, Karabas-Pro имеет на борту 2 либо 6 МБ ОЗУ. На момент написания данного руководства, используется только 2МБ, причем первый метр используется под ОЗУ, а во втором хранятся образы ПЗУ, которые при старте железки копируются в свободный мегабайт из конфигурационного flash и после старта платы доступны только для чтения.

Системные порты

Порт конфигурации #7FFD (#FD)

Порт #7FFD является стандартным портом конфигурации 128к машин (CMR0). При определенных условиях, порт также доступен по короткой адресации (#FD).

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(15:0)=7\text{FFD}$

Короткая дешифрация (CSS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(15)=0$ и $\text{A}(1)=0$

Условия записи в порт: CS и $\sim\text{WR}=0$ и $\#7\text{FFD}(5)=0$ и $\#D\text{FFD}(4)=1$

Условия чтения порта: CS и $\sim\text{RD}=0$ и $\text{A}(15:0)=7\text{FFD}$

Группа	Биты данных										Описание
	R	W	7	6	5	4	3	2	1	0	
SEGA0 SEGA1 SEGA2	■	■								●	Младшие биты адресов расширенной памяти (до 128к)
	■	■								●	
	■	■						●			
POLEKR	■	■					●				Выбор положения раstra экрана Spectrum (DS80=0): 0 - seg 05; 1 - seg 07 Profi (DS80=1): 0 - экран точек SEG 04, атрибуты SEG38; 1 - экран точек SEG 06, атрибуты SEG 3A.
ROM14	■	■				●					Переключение банка ПЗУ 0 – Spectrum 128 1 – Spectrum 48
Запрет расширенной памяти (выше 128к)	■	■			●						Защелку (1) можно снять только сбросом компа
Управление памятью	■	■		●							Старшие биты адресов расширенной памяти (по стандарту pentagon-512)
	■	■	●								

Порт конфигурации #DFFD

Порт #DFFD является стандартным портом конфигурации компьютера Profi (CMR1).

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(15:0)=\text{DFFD}$

Условия записи в порт: CS и $\sim\text{WR}=0$

Условия чтения порта: CS и $\sim\text{RD}=0$

Группа	Биты данных										Описание
	R	W	7	6	5	4	3	2	1	0	
Управление памятью	■	■								●	Старшие биты адресов расширенной памяти (по стандарту profi-1024)
	■	■							●		
	■	■						●			
SCO	■	■					●				Выбор положения окна проецирования сегментов: 0 - окно номер 1 (#C000-#FFFF) 1 - окно номер 2 (#4000-#7FFF)
NOROM	■	■				●					Отключение блокировки порта #7FFD и включение ПЗУ, помещая на его место ОЗУ из SEG 00
CPM	■	■			●						1 - блокирует работу контроллера из ПЗУ TR-DOS и включает порты на доступ из ОЗУ (при ROM14=0); При ROM14=1 - мод. доступ к расширенной периферии
SCR	■	■		●							1 - проецирует дополнительный экран (сегмент 06) в карту памяти процессора на место сегмента 02, при этом бит D3 #7FFD должен быть равен "1"
DS80	■	■	●								1 - включает видеорежим расширенного экрана (с переключением тактового генератора) 0 = SEG 05 spectrum bitmap, 1 = profi bitmap SEG 06 & SEG 3a & SEG 04 & SEG 38

Системный порт #FE

Порт #FE является стандартным встроенным портом ZX Spectrum, который отвечает за ввод с клавиатуры и магнитофона, а при чтении содержит байт бордюра и звук с магнитофонным выходом.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(0)=0$

Условия записи в порт: CS по фронту $\sim\text{WR}$

Условия чтения порта: CS и $\sim\text{RD}=0$

Группа	Биты данных										Описание
	R	W	7	6	5	4	3	2	1	0	
BORDER		■								●	Цвет бордюра
		■							●		
		■						●			
TAPEOUT		■					●				Магнитофонный выход
SPEAKER		■				●					Бипер
BX0		■	●								Старший бит синего компонента палитры 3:3:3
KB(5:0)	■									●	Данные от выбранного полуяда клавиатуры + 5й бит расширенной клавиатуры profi
	■								●		
	■							●			
	■						●				
	■					●					
	■				●						
TAPEIN	■			●							Сигнал с магнитофона
GX0	■		●								Младший компонент зеленого цвета палитры (сигнал нужен для определения софтом, реализована ли палитра в железе)

Порт палитры #7E

Порт #7E служит для установки значения цвета ячейки палитры с адресом BORDER(3:0). Само значение, записываемое в палитру определяется инверсным текущим значением ША по адресу A(15:8) + #FE(7).

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(0)=0$ и $A(7)=0$

Условия записи в порт: CS по фронту $\sim\text{WR}$ и DS80=1

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
GX0		■								●	Биты 2:0 зеленого цвета палитры
GX1		■								●	
GX2		■							●		
RX0		■					●				Биты 2:0 красного цвета палитры
RX1		■				●					
RX2		■			●						
BX1		■		●							Биты 2:1 синего цвета палитры
BX2		■	●								

Палитра 3:3:3 имеет 16 ячеек, в каждой из которых может быть установлен один из 512 цветов.

9-й бит палитры 3:3:3 (старший бит синего компонента) берется из порта #FE (бит 7).

При чтении из палитры, видеоконтроллер использует адрес ячейки палитры, который составляется из компонентов IGRB.

При сбросе компьютера палитра автоматически устанавливается (на уровне железа) в дефолтные цвета спектрумовской палитры.

Порт конфигурации #008В

Порт конфигурации #008В является дополнительным расширенным портом конфигурации. Используется в системе PQ-DOS.

Дешифрация (CS): A(15:0)=#008В и $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и ((CPM=1 и ROM14=1) или (DOS=1 и ROM14=0))

Условия записи в порт: CS и $\sim\text{WR}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
ROM0	■	■								●	ROM64Kb PAGE bit 0 Change
ROM1	■	■							●		ROM64Kb PAGE bit 1 Change
ROM2	■	■						●			ROM64Kb PAGE bit 2 Change
ROM3	■	■					●				ROM64Kb PAGE bit 3 Change
ROM4	■	■				●					ROM64Kb PAGE bit 4 Change
ROM5	■	■			●						ROM64Kb PAGE bit 5 Change
ONROM	■	■		●							Принудительная активация сигнала DOS
UNLOCK_128	■	■	●								Разблокировка ПЗУ 128 для DOS

Порт конфигурации #018В

Порт конфигурации #018В является дополнительным расширенным портом конфигурации. Используется в системе PQ-DOS.

Дешифрация (CS): A(15:0)=#018В и \sim IORQ=0 и \sim M1=1 и ((CPM=1 и ROM14=1) или (DOS=1 и ROM14=0))

Условия записи в порт: CS и \sim WR=0

Условия чтения из порта: CS и \sim RD=0

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
RAM0	■	■								●	RAM PAGE bit 0
RAM1	■	■							●		RAM PAGE bit 1
RAM2	■	■						●			RAM PAGE bit 2
RAM3	■	■					●				RAM PAGE bit 3
RAM4	■	■				●					RAM PAGE bit 4
RAM5	■	■			●						RAM PAGE bit 5
RAM6	■	■		●							RAM PAGE bit 6
RAM7	■	■	●								RAM PAGE bit 7

Порт конфигурации #028В

Порт конфигурации #028В является дополнительным расширенным портом конфигурации. Используется для форсированных включений и выключений аппаратных переключателей режимов системы.

Дешифрация (CS): A(15:0)=#028В и \sim IORQ=0 и \sim M1=1 и ((CPM=1 и ROM14=1) или (DOS=1 и ROM14=0))

Условия записи в порт: CS и \sim WR=0

Условия чтения из порта: CS и \sim RD=0

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
HDD_OFF	■	■								●	Отключение HDD
HDD_TYPE	■	■							●		Режим HDD Profi / Nemo
TURBOFDC_OFF	■	■						●			Отключение Turbo FDC
FDC_SWAP	■	■					●				Меняет местами буквы дисководов
SOUND_OFF	■	■				●					Отключение звука
TURBO_MODE	■	■			●						Турбо режим
	■	■		●							
LOCK_DFFD	■	■	●								Блокировка порта DFFD

Устройства хранения данных

SD карта

Доступ к SD карте осуществляется по стандарту Z-controller через порты #57, #77. Однако, так как SD карта сидит на одной шине SPI вместе с конфигурационной SPI флешкой, есть дополнительное условие доступа к этим портам — бит 3 порта #C7 должен быть 0.

Порт данных SD-карты #57

Порт #57 служит для обмена данными с SD картой.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(7:0)=\#57$

Условия записи в порт: CS и #C7(3)=0

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
SD_DATA	■	■								●	Запись: отсылка байта в SD-карту по SPI, одновременно принятый байт можно в дальнейшем считать из этого же порта. Чтение: считать ранее принятый байт, отослать #FF в карту. Вновь принятый байт доступен при повторном чтении.
	■	■							●		
	■	■						●			
	■	■					●				
	■	■				●					
	■	■			●						
	■	■		●							
	■	■	●								

Порт управления SD-карты #77

Порт #77 служит для чтения и записи статусов при обмене данными с SD картой.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(7:0)=77$

Условия записи в порт: CS и #C7(3)=0

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
SD_DETECT	■									0	0=SD-карта установлена
SD_RO	■								0		0=SD-карта в режиме RW
SD_POWER		■								●	0 – питание выключено, 1 – вкл.
SD_CS		■							●		Управление сигналом CS карты

SPI-flash

Доступ к SPI-flash осуществляется с помощью серии портов: #C7, #87, #A7, #E7, #67. Так как устройство SPI-flash является последовательным, для эмуляции параллельного режима работы с ней пришлось изобретать велосипед с пачкой портов для задания адресов страницы, байта в странице, байта с данными, а также конфигурационного порта для управления разными режимами работы и чтением статусов выполнения асинхронных операций от флешки.

Порт управления SPI-flash #C7

Порт #C7 служит для управления чтением, записью и стиранием SPI флеш по псевдо-параллельному интерфейсу.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(7:0)=\#C7$ и $\text{CPM}=1$ и $\text{ROM14}=1$ и $\text{DS80}=1$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Условия записи в порт: CS и $\sim\text{WR}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
FLASH_BUSY	■									●	1 – устройство занято, 0- свободно
FLASH_READY	■									●	1 – данные готовы, 0 – не готовы
IS_FLASH_NOT_SD	■						●				1 – flash, 0 - sd
FW_UPDATE_MODE	■					●					1- разрешены операции с чипом
FLASH_RD		■								●	1 – инициирование цикла чтения
FLASH_WR		■								●	1 – инициирование цикла записи
IS_FLASH_NOT_SD		■					●				1 – режим flash, 0 – режим sd
FW_UPDATE_MODE		■				●					1- разрешены операции с чипом
FLASH_ER		■			●						1 – инициирование цикла очистки блока размером 64к

Порт младшего байта адреса страницы SPI-flash #87

Порт #87 служит для задания младшего байта адреса страницы для операций чтения-записи-стирания SPI-flash.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\#87$ и $\text{CPM}=1$ и $\text{ROM14}=1$ и $\text{DS80}=1$ и $\#C7(5)=1$

Условия записи в порт: CS и $\sim\text{WR}=0$

			Биты данных									
Группа	R	W	7	6	5	4	3	2	1	0	Описание	
FLASH_PAGE_LOW		■									● Младший байт адреса выбора страницы SPI-flash	
		■								●		
		■						●				
		■					●					
		■				●						
		■			●							
		■		●								
		■	●									

Порт старшего байта адреса страницы SPI-flash #A7

Порт #A7 служит для задания старшего байта адреса страницы для операций чтения-записи-стирания SPI-flash.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\text{\#A7}$ и $\text{CPM}=1$ и $\text{ROM14}=1$ и $\text{DS80}=1$ и $\text{\#C7}(5)=1$

Условия записи в порт: CS и $\sim\text{WR}=0$

			Биты данных									
Группа	R	W	7	6	5	4	3	2	1	0	Описание	
FLASH_PAGE_HIGH		■								●	Старший байт адреса выбора страницы SPI-flash	
		■							●			
		■						●				
		■					●					
		■				●						
		■			●							
		■		●								
		■	●									

Порт адреса байта в странице SPI-flash #67

Порт #67 служит для задания адреса байта в установленной странице для операций чтения-записи-стирания SPI-flash.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\#67$ и $\text{CPM}=1$ и $\text{ROM14}=1$ и $\text{DS80}=1$ и $\#C7(5)=1$

Условия записи в порт: CS и $\sim\text{WR}=0$

			Биты данных									
Группа	R	W	7	6	5	4	3	2	1	0	Описание	
FLASH_ADDR		■								●	Адреса байта в странице SPI-flash	
		■							●			
		■						●				
		■					●					
		■				●						
		■			●							
		■		●								
		■	●									

Порт байта данных в странице SPI-flash #E7

Порт #E7 служит для чтения-записи байта данных в установленной странице SPI-flash.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\text{\#E7}$ и $\text{CPM}=1$ и $\text{ROM14}=1$ и $\text{DS80}=1$ и $\text{\#C7}(5)=1$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Условия записи в порт: CS и $\sim\text{WR}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
FLASH_DATA	■	■								●	Байт данных в странице SPI-flash
	■	■							●		
	■	■						●			
	■	■					●				
	■	■				●					
	■	■			●						
	■	■		●							
	■	■	●								

Порты IDE HDD (CF)

Порты для доступа к CF-карте реализованы по стандарту Профи через серию портов **#xxEB**, **#xxCB**, **#xxAB**. XX в данном случае — определяется состоянием старшего байта ША (значимыми являются адресные линии A(10:8), которые напрямую подключены к CF-карте на ее адресные линии выбора регистра A(2:0)).

Дешифрация (CS): A(7:0) и $\sim\text{IORQ}=0$ и ((CPM=1 и ROM14=1) или (DOS=1 и ROM14=0))

Порт	R	W	Назначение
#06AB		■	Системный регистр управления IDE
#01CB	■		Регистр ошибок
#02CB	■		Регистр счетчика секторов
#03CB	■		Регистр номера сектора
#04CB	■		Регистр младшего байта номера цилиндра
#05CB	■		Регистр старшего байта номера цилиндра
#06CB	■		Регистр номера головы
#07CB	■		Регистр состояния
#01EB		■	Регистр свойств
#02EB		■	Регистр счетчика секторов
#03EB		■	Регистр номера сектора
#04EB		■	Регистр младшего байта номер цилиндра
#05EB		■	Регистр старшего байта номера цилиндра
#06EB		■	Регистр номера головы
#07EB		■	Регистр команд
#00CB	■		Регистр данных младший байт
#00EB		■	Регистр данных младший байт

Порты FDD

TODO:

Порт #1F (#83) - регистр команд/состояния ВГ93

Порт #3F (#A3) - регистр дорожки ВГ93

Порт #5F (#C3) - регистр сектора ВГ93

Порт #7F (#E3) - регистр данных ВГ93

Порт #FF (#3F) / (#BF?) Системный регистр ВГ93 (RQ93)

Чтение:

бит 7 — состояние сигнала INTRQ от ВГ93

бит 6 — состояние сигнала DRQ от ВГ93

биты 5..0 — предыдущее записанное в этот порт значение.

Запись:

Биты 1..0: выбор одного из 4 дисководов

бит 2: сигнал RESET на ВГ93, 0 после сброса

бит 3: сигнал HRDY на ВГ93

бит 4: ~SIDE - выбор стороны дискеты

бит 5: 0 — двойная плотность записи, 1 — одинарная плотность

бит 6: -

бит 7: -

Устройства ввода

Порт Kempston Joystick #1F

Порт Kempston Joystick обслуживает как стандартный 5-кнопочный механический манипулятор типа Atari, так и SEGA Joypad (при этом задействованы все 8 бит порта).

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(7:0)=\#1\text{F}$ и $\text{CPM}=0$ и $\text{DOS_ACT}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
JOY_RIGHT	■									●	Кнопка вправо
JOY_LEFT	■								●		Кнопка влево
JOY_DOWN	■							●			Кнопка вверх
JOY_UP	■						●				Кнопка вниз
JOY_FIRE	■					●					Кнопка огонь
JOY_FIRE2	■				●						Дополнительный огонь SEGA
JOY_A	■			●							Кнопка A SEGA
JOY_B	■		●								Кнопка B SEGA

Порты Kempston Mouse

Порты Kempston Mouse предназначены для поддержки манипуляторов типа «мышь». Порты предоставлены набором 3х портов #FADF, FBDF, #FFDF. Опросом PS/2 мыши занимается контроллер Atmega328, по внутренней шине AVR-FPGA приходят значения координат X,Y, Z и состояния кнопок.

Порт кнопок мыши и оси Z (колесика) #FADF

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(15:0)=\#FADF$ и $\text{CPM}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
MOUSE_BTN_R	■									●	Правая кнопка мыши
MOUSE_BTN_L	■								●		Левая кнопка мыши
MOUSE_BTN_M	■							●			Средняя кнопка мыши
	■						1				Четверная кнопка мыши
MOUSE_Z	■					●					Ось Z (колесико)
	■				●						
	■			●							
	■		●								

Порт оси X мыши #FBDF

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(15:0)=\text{\#FBDF}$ и $\text{CPM}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
MOUSE_X	■									●	Байт данных с координатами по оси X мыши
	■								●		
	■							●			
	■						●				
	■					●					
	■				●						
	■			●							
	■		●								

Порт оси Y мыши #FFDF

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(15:0)=\text{\#FFDF}$ и $\text{CPM}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
MOUSE_Y	■									●	Байт данных с координатами по оси Y мыши
	■								●		
	■							●			
	■						●				
	■					●					
	■				●						
	■			●							
	■		●								

Порты Serial Mouse

RS232 мышь эмулируется в упрощенном режиме - эмулируется часть последовательного интерфейса (микросхемы K580BB51) — порт регистра команд (запись) и порт регистра статуса (чтение) #B3 и порт данных #93. Также для правильной работы последовательной мыши используется аппаратное прерывание.

Порт регистра команд / статуса RS232 #B3

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(7:0)=\text{\#B3}$ и ((CPM=0 и ROM14=1) или (DOS=1 и ROM14=0))

Условия чтения из порта: CS и $\sim\text{RD}=0$

Условия записи в порт: CS и $\sim\text{WR}=0$

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
TX_EN		■								●	1 – разрешение передачи
DTR		■							●		1 – готовность передачи
RX_E		■						●			1 – разрешение приема
SBRK		■					●				1 – конец передачи (SBRK), 0 – нормальная работа передачи
ER		■				●					1 – установка статуса ошибок в исходное состояние
RTS		■			●						1 – передача разрешена
IR		■		●							1 – сброс в исходное состояние
EH		■	●								1 – режим поиска синхросимволов
TX_RDY	■									●	1 – готовность передатчика
RX_RDY	■								●		1 – готовность приемника
TX_E	■							●			1 – конец передачи
PE	■						●				1 – ошибка четности
OE	■					●					1 – переполнение буфера
FE	■				●						1 – ошибка стоп-бита
SYNDET	■			●							1 – синхросимвол найден
DSR	■		●								1 – готовность терминала

Порт данных RS232 #93

В порт данных RS232 попадают данные в формате мыши Microsoft Mouse в виде последовательности из 3х байт. Координаты по оси X и Y являются знаковыми, от -128 до +127. Первый байт в последовательности маркируется 6-м битом. 7-й бит не используется. Идентификатор мыши не шлется.

В режиме записи в порт есть возможность установить флаг включения аппаратного прерывания.

#	Биты данных							
	7	6	5	4	3	2	1	0
1	x	1	L	R	Y7	Y6	X7	X6
2	x	0	X5	X4	X3	X2	X1	X0
3	x	0	Y5	Y4	Y3	Y2	Y1	Y0

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\#93$ и $((\text{CPM}=0$ и $\text{ROM14}=1)$ или $(\text{DOS}=1$ и $\text{ROM14}=0))$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Условия записи в порт: CS и $\sim\text{WR}=0$

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
MS_DATA	■									●	Байт данных от мыши
	■								●		
	■							●			
	■						●				
	■					●					
	■				●						
	■			●							
	■		●								
INT_EN		■								●	1 - Включение аппаратного прерывания RS232

Аппаратное прерывание RS232

В компьютере PROFI 2+, в связи с добавлением новой аппаратуры, система прерываний была расширена. В режиме IM0, IM2 программист должен учитывать следующие особенности:

кроме прерывания от кадровой синхронизации (50 Герц) должна осуществляться обработка прерываний от коммуникационного порта (RST20H - прием, RST28H - передача) и от аппаратных часов (RST30H), в системе обработка этих прерываний осуществляется драйверами коммуникационного порта и аппаратных часов;

Соответственно, если включен (=1) бит 0 порта #93, то при наступлении следующих событий:

- RX_RDY=1 и RX_EN=1
- TX_RDY=1 и TX_E=0 и TX_EN=1

Сформируются RST20H (11100111) или RST28H (11101111) в цикле подтверждения прерывания.

Расширенная периферия

Часы реального времени + NVRAM

На реальном железе часы реального времени реализованы на микросхеме mc146818, которая имеет параллельный интерфейс. В компьютере karabas-pro используется эмуляция данной микросхемы через связку чипа DS1307 по i2c шине с AVR, а далее через связку AVR-FPGA. Некоторые моменты упрощены или отсутствуют, некоторые наоборот, расширены. Например, вместо 56 байт NVRAM доступно 240 байт.

Параллельный безвейтовый доступ осуществляется через 2 порта — порт адресного регистра (AS) и порт регистра данных (DS). AS доступен по портам #FF и #BF, а DS доступен по портам #DF, #9F. Порты доступны только в режиме расширенной периферии profi.

Порт AS RTC #FF (#BF)

Дешифрация (CS): $\sim IORQ=0$ и $\sim M1=1$ и ($A(7:0)=\#FF$ или $A(7:0)=\#BF$) и (($CPM=1$ и $ROM14=1$) или ($DOS=1$ и $ROM14=0$))

Условия записи в порт: CS и $\sim WR=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
RTC_AS		■								●	Регистр адреса микросхемы RTC
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								

Порт DS RTC #DF (#9F)

Порт DS доступен как на чтение, так и на запись.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и ($\text{A}(7:0)=\#DF$ или $\text{A}(7:0)=\#9F$) и (($\text{CPM}=1$ и $\text{ROM14}=1$) или ($\text{DOS}=1$ и $\text{ROM14}=0$))

Условия записи в порт: CS и $\sim\text{WR}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

Группа			Биты данных								Описание
	R	W	7	6	5	4	3	2	1	0	
RTC_DS	■	■								●	Регистр данных микросхемы RTC
	■	■							●		
	■	■						●			
	■	■					●				
	■	■				●					
	■	■			●						
	■	■		●							
	■	■	●								

Порты ZX UNO

Для реализации UART по стандарту ZX UNO для доступа к на борту модулю ESP8266 на скорости 115200 реализованы такие порты ZX UNO: #FC3B — регистр адреса, #FD3B — регистр данных. Дальнейшее общение с UART происходит через внутренние регистры порта #FC3B.

Порт регистра адреса ZX UNO #FC3B

Регистр адреса #FC3B служит для установки и чтения адреса одного из 256 внутренних регистров. Для UART реализованы только 2 таких регистра: #C6 — регистр данных UART, #C7 — регистр статистики UART. В платах, на которых установлен более емкий чип Altera EP4CE10, например, доступен второй UART, который выведен на гребенку. Доступ к UART2 осуществляется через внутренние порты #C8, #C9.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $A(15:0)=\#FC3B$

Условия записи в порт: CS и $\sim\text{WR}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
UNO_ADDR_REG	■	■								●	Адрес внутреннего регистра ZX UNO, с которым происходит работа
	■	■							●		
	■	■						●			
	■	■					●				
	■	■				●					
	■	■			●						
	■	■		●							
	■	■	●								

Порт регистра данных ZX UNO #FD3B

Регистр адреса #FD3B служит для установки и чтения байта данных из предустановленного регистра.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(15:0)=\text{\#FD3B}$

Условия записи в порт: CS и $\sim\text{WR}=0$

Условия чтения из порта: CS и $\sim\text{RD}=0$

			Биты данных									
Группа	R	W	7	6	5	4	3	2	1	0	Описание	
UNO_DATA_REG	■	■								●	Байт данных внутреннего регистра ZX UNO	
	■	■							●			
	■	■						●				
	■	■					●					
	■	■				●						
	■	■			●							
	■	■		●								
	■	■	●									

Внутренний регистр данных UART #C6 (#C8 для UART2)

При чтении — является аккумулятором, содержит принятый по UART байт данных.

При записи в регистр — является буфером для отправки данных через UART.

			Биты данных									
Группа	R	W	7	6	5	4	3	2	1	0	Описание	
UART_DATA_REG	■	■								●	Байт данных UART	
	■	■							●			
	■	■						●				
	■	■					●					
	■	■				●						
	■	■			●							
	■	■		●								
	■	■	●									

Внутренний регистр состояния UART #C7 (#C9 для UART2)

Содержит флаги состояния модуля UART. Доступен только на чтение.

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
RX_RECV	■									●	Флаг наличия данных для чтения
TX_BUSY	■								●		Флаг занятости UART при передаче данных
	■							0			
	■						0				
	■					0					
	■				0						
	■			0							
	■		0								

Звуковая подсистема

Порты Soundrive (Covox)

Помимо стандартного порта Covox #FB, в компьютере Karabas-Pro реализованы также порты Soundrive в виде набора однотипных портов #0F, #1F, #3F, #4F, #5F, через которые с помощью ЦАП выводится многоканальный стерео-звук.

Микширование каналов осуществляется таким образом:

- левый: #0F, #1F, #3F, #FB
- правый: #4F, #5F, #FB

Порт Covox #FB

Дешифрация (CS): DOS=0 и CPM=0 и \sim IORQ=0 и A(7:0)=#FB

Запись в порт: CS и \sim WR=0

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
COVOX_DATA		■								●	Байт звуковых данных для Covox
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								

Порты Soundrive #0F, #1F, #3F, #4F, #5F

Дешифрация (CS): DOS=0 и CPM=0 и ~IORQ=0 и A(7:0)=#0F (#1F/#3F/#4F/#5F)

Запись в порт: CS и ~WR=0

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
SNDRIVE_DATA		■								●	Байт звуковых данных для порта Soundrive
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								

Порты TurboSound

Порты TurboSound реализованы стандартными портами **#FFFD** для задания адреса регистра АУ и портом **#BFFD** — для задания данных, посылаемых в регистр АУ. Выбор одного из двух чипов TurboSound осуществляется путем обращения к одному из несуществующих регистров АУ: для выбора 0 чипа используется регистр **#FF**, для выбора 1-го чипа используется регистр **#FE**.

Порт регистра адреса АУ #FFFD

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(15)=1$ и $\text{A}(1)=0$

Запись в порт: CS и $\sim\text{WR}=0$

Чтение из порта: CS и $\sim\text{RD}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
AY_REG		■								●	Установка адреса регистра звукового чипа АУ
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								
AY_REG	■									●	Чтение содержимого регистра АУ
	■								●		
	■							●			
	■						●				
	■					●					
	■				●						
	■			●							
	■		●								

Порт регистра данных AY #BFFD

Порт доступен только на запись байта данных в выбранный регистр текущего чипа TurboSound, заданный через порт #FFFD.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\sim\text{M1}=1$ и $\text{A}(14)=0$ и $\text{A}(1)=0$

Запись в порт: CS и $\sim\text{WR}=0$

			Биты данных								
Группа	R	W	7	6	5	4	3	2	1	0	Описание
AY_DATA		■								●	Пересылка данных в выбранный регистр звукового чипа AY
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								

Порт SAA1099 #FF

Доступ к звуковому чипу SAA1099 осуществляется через порт #FF, только в режиме записи. Куда пишутся данные, в регистр адреса или в регистр данных обусловлено битом ША А(8). При А(8)=1 — в чип пишется адрес, при А(8)=0 — в чип пишутся данные.

Дешифрация (CS): $\sim\text{IORQ}=0$ и $\text{A}(7:0)=\text{\#FF}$ и $\text{DOS}=0$

Запись в порт: CS и $\sim\text{WR}=0$

Группа	R	W	Биты данных								Описание
			7	6	5	4	3	2	1	0	
SAA_DATA		■								●	Данные для записи в порт SAA1099
		■							●		
		■						●			
		■					●				
		■				●					
		■			●						
		■		●							
		■	●								