

# Projet "Circuits et architecture"

## À rendre : le 6 décembre 2016 et le 9 Janvier 2017 à 12h

### 1 Présentation

Le but de ce projet est de construire avec logisim un processeur qui implante certaines instructions du LC-3. Le point de départ est le circuit logisim fourni, nommé LC-3.circ, que vous pouvez trouver sur l'espace Moodle du cours [1].

### 1.1 Instructions à implanter

Ce circuit implémente déjà les instructions NOT, ADD, AND du LC-3. Il reste à ajouter des composants au circuit pour qu'il implémente d'autres instructions :

- Minimum requis : câbler les instructions LEA, LDR, STR, LD, ST, BR, JMP, ainsi que SETB, RSTB décrites ci-dessous.
- Projet avancé : ajouter les instructions JSR et JSRR.
- Extensions possibles : coder LDI et STI.

#### 1.2 Instructions "set/reset" bit

Le but est d'étendre l'ensemble d'instructions du LC-3 avec deux nouvelles instructions SETB et RSTB, permettant de mettre à 1 respectivement à 0 le bit d'un certain registre.

**Codage de l'instruction :** l'opcode de ces instructions est celui disponible en LC-3, 1101. La différence entre les deux instructions est faite par le 4ème bit : il est fixé à 1 pour SETB et à 0 pour RSTB. Les deux instructions supporteront deux modes d'adressage pour indiquer le bit à changer, entre 0 et 15 :

15			12	11 9	8 6	5	4	3	2 0	
1	1	0	1	DR	SR1	0	1	0	SR2	
1	1	0	1	DR	SR1	0	0	0	SR2	
1	1	0	1	DR	SR1	1	1	]	Imm4	
1	1	0	1	DR	SR1	1	0	]	Imm4	

SETB DR, SR1, SR2 RSTB DR, SR1, SR2 SETB DR, SR1, Imm4 RSTB DR, SR1, Imm4

Les premières deux lignes correspondent à l'adressage registre : DR reçoit la valeur de SR1 où le bit indiqué par les 4 bits de poids faible de SR2 a été mis à 1 ou 0. Les deux dernières lignes correspondent à l'adressage immédiat : DR reçoit la valeur de SR1 où le bit indiqué par Imm4 a été mis à 1 ou 0.

#### 1.3 Les documents de référence

Les documents de référence pour la description du LC-3 sont :

- le cours [2], en particulier "Cours n° 6 : description du LC-3",
- les TD7 et ultérieurs, ainsi que le document ISA.pdf disponibles sur l'espace Moodle du cours [1]. Vous trouverez bientôt au même endroit des programmes d'exemples, et
- le site internet du livre de Patt & Patel [3], voir en particulier l'annexe A.

## 2 Paquetage

Le projet à rendre doit contenir :

#### 2.1 Diagrammes

Les diagrammes temporels d'exécution de chaque instruction implémentée, selon l'exemple donné en TP, dans le format PDF.

#### 2.2 Fichiers

Le fichier logisim ainsi qu'un ou plusieurs programmes d'exemples (de type .mem). Vous pouvez modifier à votre guise le fichier fourni, que ce soit par ajout ou réorganisation. Conservez simplement les noms des labels existants et les sorties du module main qui seront utilisées pour des tests automatiques. N'hésitez pas à ajouter des commentaires explicatifs dans le fichier.

#### 2.3 Mémoire

Vous devez rendre un mémoire expliquant la démarche suivie. Il faut énumérer rapidement les modifications et composants ajoutés au circuit et montrer qu'ils réalisent bien les fonctions souhaitées. Votre mémoire doit aussi comporter le code du ou des programmes (désassemblés) et justifier qu'ils illustrent le fonctionnement du simulateur et l'intérêt des nouvelles instructions. Le mémoire ne devrait pas dépasser 5 pages.

## 3 Modalités pratiques

Le projet s'effectue en binôme. Une pénalité de 30% sera appliquée à la note finale pour les groupes de 3 ou 1 étudiant. Les groupes de plus de 3 étudiants ne sont pas acceptés.

Le projet donnera lieu à une soutenance (par binôme) en janvier. La note tiendra compte aussi de la lisibilité du circuit, de la simplicité de la solution choisie et de la qualité du mémoire.

### 3.1 Remise du projet

Le rendu du projet se fera en deux étapes, via l'espace Moodle du cours ou bien, en cas de problème, par mail aux enseignants du TD :

Rendu intermédiaire, 6 décembre 2016 avant 12h: les diagrammes temporels pour les instructions du projet minimal: NOT, ADD, AND, LEA, LDR, STR, LD, ST, BR, JMP, SETB, RSTB. Les binômes seront figés par ce rendu pour la soutenance finale.

**Rendu final, 9 janvier 2017 avant 8h :** les diagrammes temporels de toutes les instructions LC-3, le circuit LC-3, les programmes d'exemples et le mémoire.

### Références

- [1] http://moodlesupd.script.univ-paris-diderot.fr/enrol/index.php?id=4730
- [2] Oliver Carton, Notes de cours, http://www.irif.fr/~carton/Enseignement/Architecture
- [3] Yale N. Patt, Sanjay J. Patel, Introduction to Computing Systems: From Bits and Gates to C and Beyond, McGraw-Hill, http://highered.mcgraw-hill.com/sites/0072467509/