

Pontifícia Universidade Católica de Minas Gerais
Instituto de Ciências Exatas e Informática - ICEI
Arquitetura de Computadores I

ARQ1 - Preparação 01

Tema: Sistemas de Numeração e circuitos combinatórios

Caio Faria Diniz - 793605

QUESTÃO 01 -

A) **Expressão Canônica para SoP(a,b,c,d):**

$$\text{SoP}(a,b,c,d) = m_2 + m_4 + m_7 + m_B + m_C$$

Temos então:

$$a'b'cd' + a'bc'd' + a'bcd + ab'c'd + abc'd'a'b'cd' + a'bc'd' + a'bcd + ab'c'd + abc'd'a'b'cd' + a'bc'd' + a'bcd + ab'c'd + abc'd'$$

B) **Expressão Canônica para PoS(A,B,C,D):**

$$\text{PoS}(A,B,C,D) = M_0 \cdot M_1 \cdot M_3 \cdot M_5 \cdot M_6 \cdot M_8 \cdot M_9 \cdot M_A \cdot M_D \cdot M_E \cdot M_F$$

Temos então:

$$(a+b+c+d) \cdot (a+b+c+d') \cdot (a+b+c'+d) \cdot (a+b'+c+d) \cdot (a+b'+c'+d') \cdot (a'+b+c+d) \cdot (a'+b+c+d') \cdot (a'+b'+c+d) \cdot (a'+b'+c'+d')$$

C) **Simplificação de Mintermos pelo Mapa de Karnaugh (SoP simplificado):**

$$\text{SoP simplificado}(a,b,c,d) = b'd' + ac'$$

D) **Simplificação de MAXTERMOS pelo Mapa de Karnaugh (PoS simplificado):**

$$\text{PoS simplificado}(A,B,C,D) = (b+d) \cdot (a'+c)$$

E) **Expressão SoP equivalente com portas NAND:**

$$\text{SoP NAND}(a,b,c,d) = \text{NAND duplamente negada de } (b'd' + ac')$$

F) **Expressão PoS equivalente com portas NOR:**

$$\text{PoS NOR}(A,B,C,D) = \text{NOR duplamente negada de } (b+d) \cdot (a'+c)$$

QUESTÃO 02 -

A tabela-verdade gerada pela função Verilog é:

x	y	s (f(x,y))
0	0	0
0	1	1
1	0	0
1	1	0

QUESTÃO 03 -

A tabela-verdade gerada pela expressão com MUX é:

a	b	c	f(a,b,c)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

QUESTÃO 04 -

A soma em binário de 2310(10) (em complemento de 2) e 56(8) é:

$$23(10) + 56(8) = 00010111(2) + 00111000(2) = 01001111(2) (79(10))$$

QUESTÃO 05 -

A tabela-verdade gerada pela expressão:

NAND(XOR(a,b),NOR(NOT(a),NOT(b)))

a	b	f(a,b)
0	0	1
0	1	1
1	0	1
1	1	0