



UNIVERSIDADE FEDERAL DE CAMPINA GRANDE
CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA

DEPARTAMENTO DE ENGENHARIA ELÉTRICA

LABORATÓRIO DE ARQUITETURA DIGITAL DE SISTEMAS

Professor: Rafael Bezerra Correia Lima

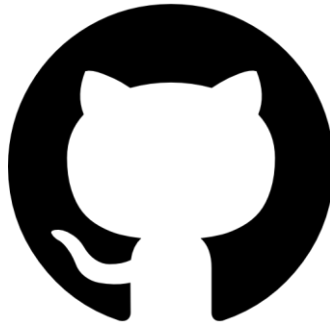
Aluno: Caio Rodrigues Correia de Oliveira

Documentação Sprint 10

Implementação: Módulo de desempacotamento ethernet

26 de Agosto de 2022

Campina grande, PB



Pasta da Sprint:
[Sprint 10 - LASD \(Github.com\)](#)

IMPLEMENTAÇÃO

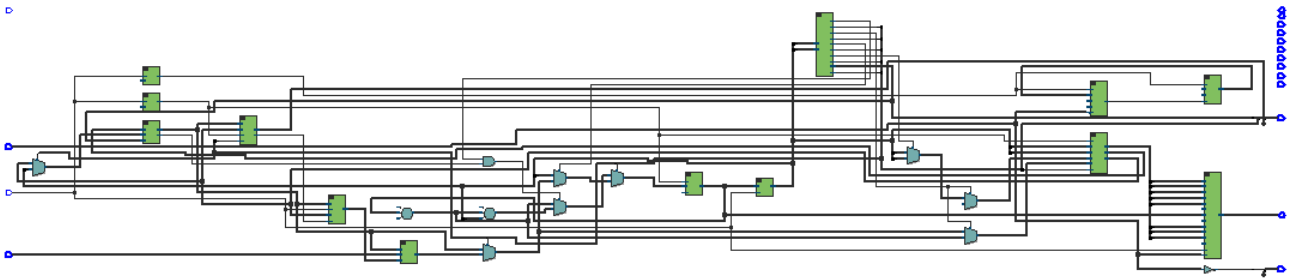


Figura 1- MIPS completa

O suporte de desencapsulamento ethernet implementado na placa FPGA consiste em um módulo implementado por conceito de máquina de estados finita (FSM), assim contendo diversos estados utilizados em conjuntos relativos ao modo de operação empregado.

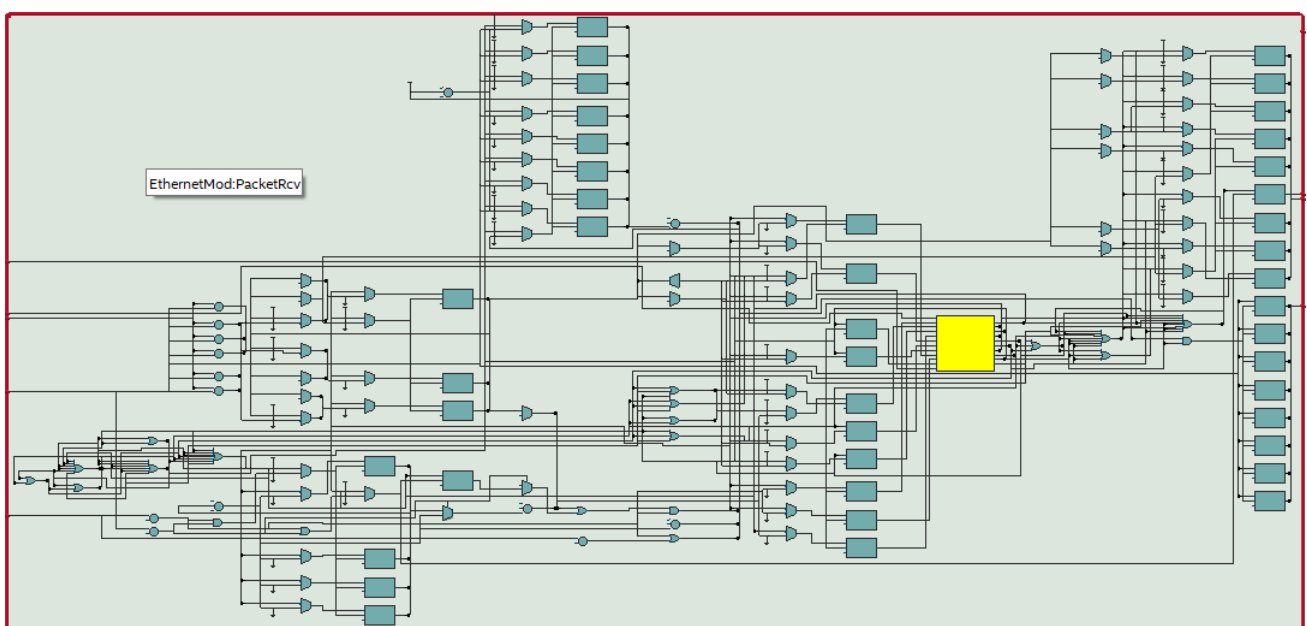


Figura 2- Módulo Ethernet

As portas inerentes no módulos são listadas abaixo:

- Clk , rst

Referem-se ao clock e ao Reset respectivamente, sendo principalmente responsáveis pela sincronia de recepção de dados. [1 bit]

- Mode

Refere-se ao modo de operação do módulo, podendo ser subdivido em: Desabilitado (2'b00); Ler e salvar (2'01); Gerar e enviar dados (2'b10). [2 bits]

- dataRcv

Recepção de dados de outro módulo Ethernet. É nessa porta que se recebe os dados da rede ethernet, assim atribuindo os protocolos necessários para o desencapsulamento. [8 bits]

- macAddress

Definição do endereço de máquina, para protocolo. [48 bits]

- dataStore, dataSend, dtSize

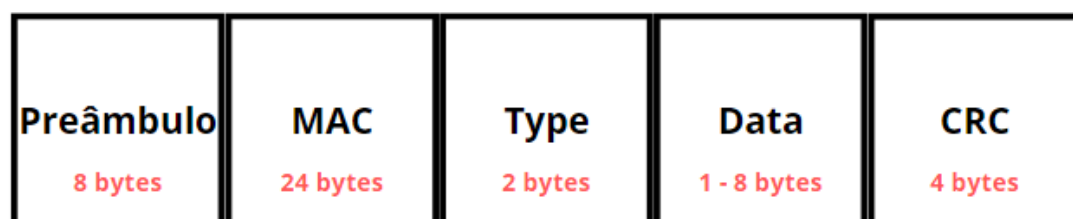
Saídas para armazenamento, para envio em outro módulo Ethernet, e notificação de tamanho do bloco de dados, respectivamente. [8 bits]

- flag

Porta de notificação usado em módulos receptores, para notificar caso haja uma dessincronia na recepção da malha Ethernet. [1 bit]

Para o Sprint 10, foram utilizados dois módulos Ethernet, um para recepção, desencapsulamento e armazenamento, e outro para geração de dados encapsulados, ambos conectados entre si e o sistema MIPS.

A malha Ethernet modelada para esse projeto pode ser definida abaixo:



O preâmbulo pode ser definido como o pré-envio ou pré-recepção, comumente utilizado para alertar outros módulos Ethernet de que um dado está para ser enviado. Caso haja corrupção nessa série de dados, a flag é acionada (protocolo CSMA/CD).

Os endereços MACs são utilizados para a coordenação de origem e destinação de dados pela rede, bloqueando a entrada caso incompatíveis.

O tipo do dado pode ser utilizado para representar o tamanho do dado a chegar, utilizado para preparar espaços de memória antes da recepção.

O CRC é um código utilizado para criptografar os dados e assim verificar se houve alguma perda ou alteração durante o trajeto.

INSTRUÇÕES DE SUPORTE

Para auxílio e manipulação da nova tecnologia implementada na placa, foram utilizadas 3 novas instruções:

- **Instrução JR:** Utilizada para pular para o endereço armazenado em um registrador
Codificação assembly: JR \$s
Codificação binária: 0000 00ss sss0 0000 0000 0000 0000 1000
- **Instrução JAL:** Utilizada para pular para o endereço definido e salvar a próxima linha de instrução em uma memória dedicada (neste caso, \$8).
Codificação assembly: JAL i
Codificação binária: 0000 11ii iii iiiiii iiiiii iiiiii
- **Instrução ET:** Utilizada manualmente requisitar armazenamento dos dados recebidos pelo módulo Ethernet de recepção
Codificação assembly: ET
Codificação binária: 1000 0000 0000 0000 0000 0000 0000