

第二章 8086 微处理器习题及答案

一、填空题

1. 8086 CPU 通过_____寄存器和 _____寄存器能准确找到指令代码。
2. 8086 中地址/数据线分时复用，为保证总线周期内地址稳定，应配置_____, 为提高总线驱动能力，应配置_____。
3. 类型码为_____的中断所对应的中断向量存放在 0000H: 0058H 开始的 4 个连续单元中，若这 4 个单元的内容分别为_____, 则相应的中断服务程序入口地址为 5060H: 7080H。
4. CPU 在每条指令的最后一个时钟周期检测 INTR 引脚，若测得 INTR 为_____且 IF 为_____, 则 CPU 在结束当前指令后响应中断请求。
5. 8086 的 I/O 数据总线为_____位，8088 的 I/O 数据总线为_____位。
6. Intel 8086 CPU 的字长为_____位，地址总线为_____位，寻址范围为_____。
7. 在 8086 CPU 中，总线接口部件（BIU）的功能是_____, 执行部件（EU）的功能是_____。
8. 在 8086 中，一条指令的物理地址是由_____相加得到的。
9. 8086 CPU 只在_____时，才执行总线周期。
10. 从 CPU 的 NMI 引脚产生的中断叫做_____, 他的响应不受_____的影响。
11. 中断类型码为 15H 的中断，其服务程序的入口地址一定存放在_____四个连续的单元中，若这四个单元的的内容为：66H、50H、88H、30H，则其服务程序的入口地址为_____。
12. 在 8086 系统中，最小模式下 CPU 通过_____引脚接收总线主模块的总线请求，而从_____引脚上发总线请求允许。
13. 已知中断向量表中从 60H 地址开始的 4 个连续单元中的内容为 30H、

40H、50H、60H，则该中断对应的类型码为_____，中断服务程序入口地址为_____。

14. 8086 的中断响应周期要占用_____总线周期，在响应周期，CPU 通过内部硬件自动完成两件事_____。

15. 时钟周期是 CPU 的时间基准，它由计算机的_____决定，若 8086 的时钟周期为 250ns，则基本总线周期为_____。

16. 8086CPU 的 9 个标志位中，属状态标志的有_____。

17. 当_____时，CPU 便进入等待状态(Tw)。

18. Reset 信号到来后，8086CPU 的特征是_____。

19. 用于控制字符操作地址增量方向的标志是_____，表示加法结果溢出的标志是_____，允许产生中断时，IF=_____。

20. 逻辑地址为 1234h:1234h，其物理地址是_____。

21. 如果一个程序在执行前 CS=A7F0H, IP=2B40H, 该程序的起始地址为_____。

二、选择题

1. RESET 信号有效后，8086 CPU 执行的第一条指令地址为()

A. 00000H B. FFFFFH C. FFFF0H D. 0FFFFH

2. 8086 CPU 内标志寄存器中的控制标志位占()

A. 9 位 B. 6 位 C. 3 位 D. 16 位

3. CPU 响应 INTR 和 NMI 中断时，相同的必要条件是()

A. 当前指令执行结束 B. 允许中断

C. 当前访问内存结束 D. 总线空闲

4. 通常，中断服务程序中的一条 STI 指令目的是()

A. 允许低一级中断产生 B. 开放所有可屏蔽中断

C. 允许同级中断产生 D. 允许高一级中断产生

5. 8088 CPU 用来区分是访问内存还是访问 I/O 端口的控制信号是()

A. MRDC (非) B. RD (非) C. M (非) /IO D. M/IO (非)

6. 堆栈的工作方式是()

A. 先进先出 B. 随机读写 C. 只能读出不能写入 D. 后进先出

三、简述题

1. 8086/8088 微处理器内部有那些寄存器？其主要作用是什么？
2. 如果某微处理器内部有 20 条地址总线和 16 条数据总线：
 - (1) 假定存储器地址空间与 I/O 空间是分开的，则存储器地址空间有多大？
 - (2) 数据总线上传送的有符号整数的范围有多大？
3. 简述语句 MOV AX, [2000H] 的执行过程。（指令的总线操作过程）
4. 简述什么是中断类型号、中断向量、中断向量表。如果中断类型号为 18H，则如何转到其中断服务程序。
5. 何为堆栈？对堆栈操作遵循什么原则？
6. 8086CPU 的 MN/ \overline{MX} 引脚的作用是什么？

答案

一、填空题

1. CS、 IP
2. 地址锁存器，应配置总线驱动器。
3. 16H， 80H、70H、60H、50H。
4. 高电平， 1。
5. 16， 8。
6. 16， 20， 1MB。
7. 负责与内存、I/O 端口之间传输数据，负责指令的执行。
8. CS 左移 4 位， IP 值。
9. 和内存或 I/O 端口交换数据。
10. 非屏蔽中断，中断允许标志 IF。
11. 0054H、0055H、0056H、0057H 3088:5066H。
12. HOLD， HLDA。
13. 18H， 6050:4030H。
14. 2 个，告诉外设已响应其中断申请、要求外设发中断类型码到数据线低 8 位。
15. 主频， 1us。
16. SF ZF CF PF AF OF。
17. CPU 在 T3 状态的前沿采样到 READY 信号为低电平。
18. CS 的值为 FFFFH,其他内部寄存器清零，所有的外部总线呈现高阻。
19. DF， OF， IF=1。

20. 13574H。

21. AAA40H。

二、选择题

1. (C) 2. (C) 3. (A) 4. (D) 5. (D) 6. (D)

三、简述题

1. 通用寄存器 AX、BX、CX、DX，用于暂存运算的结果，存储数据段的偏移地址，循环的次数等；标志寄存器 F，存运算结果的状态和通过三个控制标志实施一系列控制；IP 存程序的偏移地址；DI 和 SI 用于存储数据段和附加段的偏移地址；SP、BP 用于指出堆栈段的偏移；四个段寄存器 CS、DS、SS、ES 分别用于存堆栈段的偏移。

2.

(1) 20 条地址线，存储器地址空间为 1MB；

(2) 16 位数据总线上传送的有符号整数的范围为-32767~+32768。

3. 这是读内存单元的指令，执行一个读周期，经过至少 4 个 T 状态。

(1) 在 T1 状态，数据总线出现 20 位的物理地址，M/I0#信号是高电平，ALE 信号有效；

(2) 在 T2 状态，数据地址复用线呈现高阻，数据状态复用线输出状态信息，RD#信号有效；

(3) T3 状态的前沿，检测 READY 线，如果是高电平，说明数据出现在数据线上，下一个时钟周期进入 T4，数据读入 AX；如果 READY 线为低电平，插入 TW 周期，等待 ready 线变高电平；

(4) T4 状态，读入数据，总线周期结束。

4. 中断类型号是区分不同中断的编码；中断向量是中断服务子程序的入口地址；中断向量表是存储中断向量的一段内存区，在内存低端 0 到 3FFH 的区域。如果一个中断的中断类型号为 18H，则它的中断向量存在中断向量表的 60H、61H、62H、63H 四个单元中。

5. 堆栈是一段特殊的内存区域，能对数据进行保存。堆栈操作遵循的

原则是先进后出。

6. 8086CPU 的 MN/\overline{MX} 引脚的作用是设置 8086 的不同工作模式。如果此引脚接低电平，工作在最大方式；如果接高电平，工作在最小方式。