Vcc

U1 16 | U2 16 | U3 16
Vcc 74XX 16 pin GND | Vcc 74XX 16 pin GND | Vcc 74XX 16 pin GND
8 | 8 | 8

C1 100n | C3 100n | C2 100n | C4 10u

CONN5 XXXX HEADER10_2
CONN6 XXXX JUMPER10

Vcc

74HC595 U1
14 DS
11 SH_CP
12 ST_CP
Vcc
10 MR
13 OE
9 Q7'

Q0 15 — 100 R8
Q1 1 — 100 R7
Q2 2 — 100 R6
Q3 3 — 100 R5
Q4 4 — 100 R4
Q5 5 — 100 R3
Q6 6 — 100 R2
Q7 7 — 100 R1

CONN1
CONN2
CONN3

74HC595 U2
14 DS
11 SH_CP
12 ST_CP
Vcc
10 MR
13 OE
9 Q7'

Q0 15 — 100 R16
Q1 1 — 100 R15
Q2 2 — 100 R14
Q3 3 — 100 R13
Q4 4 — 100 R12
Q5 5 — 100 R11
Q6 6 — 100 R10
Q7 7 — 100 R9

CONN4

U3
0 3
1 2
2 4
3 7
4 10
14 CLK 5 1
6 5
7 9
8 11
13 Inhibit 9
15 Reset Carry 12
4017

1k R17 — Q1 BC548 TO92_CBE
1k R18 — Q2 BC548 TO92_CBE
1k R19 — Q3 BC548 TO92_CBE
1k R20 — Q4 BC548 TO92_CBE
1k R21 — Q5 BC548 TO92_CBE
1k R22 — Q6 BC548 TO92_CBE

CONN7

interfaz_shiftreg

0.1 REV.:
TITLE
05.08.11 DATE:
FILE: interfaz_shiftreg.sch
DRAWN BY: A. Pardini
PAGE: 1/1