

UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Segundo Cuatrimestre 2024



Proyecto No. 3

Tipo

Individual

Valor del trabajo en la nota

Este trabajo en todas sus partes constituye un 4.0% de la nota final

OBJETIVO

Aplicar los conocimientos adquiridos en el diseño de contadores síncronos utilizando Flip-Flops J-K.

DESARROLLO

Diseñe un contador <u>síncrono</u> que sea capaz de mostrar una lista de números de secuencia irregular utilizando Flip-Flops de tipo J-K. La lista de números es la siguiente: [42, 15, 28, 56, 7, 33, 19, 50, 10, 61, 3]. Como parte de la solución, el circuito debe indicar cuando de la lista se muestre un número par por medio de la utilización de un led de color azul y cuando se muestre un número impar por medio de la utilización de un led de color verde.

Como parte de la solución, además del contador síncrono, se debe diseñar un contador asíncrono de 4 bits que se incremente cada vez que se complete todo el ciclo del contador síncrono y por cada vez que detecte un número impar. Es decir, cada vez que el contador síncrono llegue al último número de la secuencia, el contador asíncrono se incrementará en 1 y también se incrementará en 1 cuando se muestre en pantalla un número impar de la secuencia.

La solución del contador síncrono debe contener:

- a) Tabla de estado siguiente correspondiente a la secuencia de números.
- b) Mapas de Karnaugh, la indicación de las agrupaciones establecidas para la simplificación y la explicación del término resultante de cada agrupación.
- c) Ecuaciones resultantes para cada entrada de cada Flip-Flop.
- d) Circuito generado en Digital Works del contador síncrono, el cual debe cumplir con lo siguiente:



UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores

Segundo Cuatrimestre 2024



- Las salidas Q de los Flip-Flops deben de ir conectadas a un Numeric Output para poder visualizar que el contador síncrono está generando correctamente la secuencia deseada. Los valores deben ser mostrados en formato decimal en el Numeric Output.
- ii. Mostrar por medio de un led de color azul cuando se muestre un número par de la secuencia y por medio de un led de color verde cuando se muestre un número impar de la secuencia.

La solución del contador asíncrono que va contabilizando los ciclos que se completan en el contador sincrónico deberá contar con:

- i. Cuatro (4) Flip-Flops J-K conectados de forma asíncrona.
- ii. El contador se incrementará en 1 cada vez que se alcance el último estado del contador síncrono o cuando se muestre un número impar de la secuencia.
- La salida del contador asíncrono debe de ir conectada a un Display de
 7 segmentos para mostrar el conteo de ciclos completados del contador síncrono.
- iv. El contador asíncrono debe de **reiniciar en cero** cuando alcance el valor de 6, o sea, el conteo debe llegar hasta 5 y luego vuelve a 0 nuevamente.

ENTREGABLES

La solución del ejercicio debe incluir dos archivos:

- El documento con la solución del proyecto. El cual debe incluir la explicación de los pasos realizados para obtener las entradas de los Flip-Flops por medio de los Mapas de Karnaugh y el resultado de cada agrupación de términos.
- El archivo .DWM generado por Digital Works, correspondiente al circuito del contador síncrono con su contador asíncrono.

Si la plataforma solo permite un archivo, se deberá generar un archivo comprimido (.ZIP) con los dos archivos.



UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Segundo Cuatrimestre 2024



MATRIZ DE EVALUACIÓN

Rubo por calificar	Detalle	Porcentaje
Documento con la solución del proyecto		60%
Portada	1%	
Índice	1%	
Introducción (No menos de ½ página)	5%	
Marco Teórico	10%	
Desarrollo		
Tabla de estado siguiente	10%	
Mapas de Karnaugh	10%	
Ecuaciones de las entradas de los Flip-Flops	10%	
Explicación del funcionamiento del contador asíncrono	6%	
Conclusión (No menos de ½ página)	5%	
Bibliografía en formato APA	2%	
Circuito en Digital Works del contador		40%
Inclusión del Numeric Output en el contador síncrono	5%	
Inclusión del Display de 7 segmentos en el contador asíncrono	5%	
El circuito síncrono corresponde a la solución correcta del contador	20%	
El circuito asíncrono se incrementa cada vez que se llega al último estado	5%	
o cuando se detecta un número impar de la secuencia.		
El circuito asíncrono se reinicia en el estado indicado	5%	
TOTAL:	100%	100%