

UNIVERSIDAD ESTATAL A DISTANCIA
ESCUELA DE CIENCIAS EXACTAS Y NATURALES
CÁTEDRA DESARROLLO DE SISTEMAS

Organización De Computadores

00823

Tarea N°2

Jessica Vargas Castro

Alfonso Javier Fajardo Monge

Grupo 01

Sede San Carlos

Marzo, 2024

INDICE

INTRODUCCIÓN	1
MARCO TEÓRICO	2
DESARROLLO	4
Función.....	4
Tabla De Verdad.....	4
Ecuaciones por simplificar	5
Mapa de Karnaugh S1	6
Mapa de Karnaugh S2.....	7
Mapa de Karnaugh S3.....	8
Mapa de Karnaugh S4.....	9
Mapa de Karnaugh S5.....	10
Explicación de la agrupación de términos adyacentes y su resultado	11
Explicación del contador asíncronico.....	12
CIRCUITO EN DIGITAL WORKS DE LA ECUACIÓN SIMPLIFICADA	13
CONCLUSIÓN	8
BIBLIOGRAFÍA	9
Tabla 1.Tabla de verdad de las ecuaciones originales.	4
Tabla 2. Ecuación original de cada salida.	5
Tabla 3. Agrupaciones de S1.	6
Tabla 4. Mapa de Karnaugh de S1.....	6
Tabla 5. Generación de la ecuación simplificada de S1.	6
Tabla 6. Ecuación simplificada de S1.....	6
Tabla 7. Agrupaciones de S2.	7
Tabla 8. Mapa de Karnaugh de S2.....	7
Tabla 9.Generación de la ecuación simplificada de S2.	7
Tabla 10. Ecuación simplificada de S2.	7
Tabla 11. Agrupaciones de S3	8
Tabla 12. Mapa de Karnaugh de S3.....	8
Tabla 13. Generación de la ecuación simplificada de S3.	8
Tabla 14. Ecuación simplificada de S3.....	8
Tabla 15. Agrupaciones de S4.	9
Tabla 16. Mapa de Karnaugh de S4.....	9
Tabla 17. Generación de la ecuación simplificada de S4.	9
Tabla 18. Ecuación simplificada de S4.....	9
Tabla 19. Agrupaciones de S5.	10
Tabla 20. Mapa de Karnaugh de S5.....	10
Tabla 21. Generación de la ecuación simplificada de S5.	10
Tabla 22. Ecuación Simplificada de S5.	10

INTRODUCCIÓN

El presente trabajo tiene la finalidad de ampliar el conocimiento que se ha adquirido anteriormente sobre la generación de ecuaciones simplificadas y su desarrollo hasta la creación de su respectivo circuito simplificado. En la ampliación de este documento se verán conceptos más avanzados que se relacionaran con el estudio de la lógica combinacional, así como con la lógica secuencial, además, se desarrollará con el ímpetu de poder captar los resultados que todos los procedimientos arrojaran y observar como de forma gradual, el desenvolvimiento de la función dada inicialmente mostrará los procedimientos realizados a lo largo de los diferentes pasos que se ampliaran en este documento, todo esto con el fin de obtener una formula correcta y simplificada con la cual se procederá a la creación del circuito de la función.

Una vez se resuelve la función, se cuenta con la información necesaria para iniciar el proceso, inicialmente, como en los procesos anteriores se sigue la misma lógica, los dígitos obtenidos se introducen en una tabla de verdad, el objetivo de introducir sus dígitos en una tabla de verdad es poder obtener el resultado de sus salidas, las cuales representan las agrupaciones con las que se trabajará para la realización de los pasos siguientes. Seguido de la obtención de las agrupaciones se procede a desarrollar para cada una de las cinco salidas, sus respectivos mapas de Karnaugh, así como la obtención de las agrupaciones adyacentes y finalmente alcanzar las variables constantes las cuales representan la ecuación simplificada para cada una de sus salidas. Finalmente, al obtener cada una de estas ecuaciones simplificadas, se obtiene lo requerido para proceder con la creación del circuito simplificado, que contendrá los funciones que el circuito precisa para su funcionamiento optimo.

En el desarrollo del presente documento se obtienen conocimientos en el ámbito de la lógica combinacional, el algebra de Boole, la lógica aplicada, compuertas lógicas y la lógica secuencial, con la finalidad de comprender mejor el tema se pone en práctica la conversión de números decimal a binario, los componentes de los Flip-flops, la adyacencia de términos, el modo asincrónico, la simplificación de ecuaciones, el numeric output, entre otros. Con todo esto se pretende crear un circuito de funcionamiento optimo, que activa idealmente cada una de sus etapas, cumpliendo así con el propósito del circuito planteado.

El propósito final de este documento es llegar a plasmar durante su desarrollo nuevos conocimientos a cerca de la generación y ejecución de circuitos y que en el desenvolvimiento de toda esta actividad se genere un pensamiento lógico y creativo que le genere el enriquecimiento en nuevos términos y funciones, así como el conocimiento y desarrollo de circuitos cada vez más elaborados.

MARCO TEÓRICO

1. Tablas de verdad

1.1 Definición

Es bien sabido que una tabla de verdad representa un método que es sencillo y fácil de comprender, así como a su vez es un muy útil método de la lógica formal. Esto es gracias a su simplicidad y precisión, su función básica se debe principalmente a arrojar resultados binarios (0 y 1) que en ese orden son representados como falso y verdadero. “Se construye listando las 2^n interpretaciones posibles, donde n es el número de átomos en la fórmula. Luego se procede a establecerlos valores de verdad de las subfórmulas, hasta obtener la evaluación de la fórmula completa” (Bustamante, 2009, pag. 133).

2. Mapas de Karnaugh

2.1 Definición

La principal función de un mapa de Karnaugh es cumplir con la simplificación de las ecuaciones obtenidas en su forma original y transformarlas en ecuaciones más simples. El mapa de Karnaugh logra esto gracias a su forma de agrupar cada una de las ecuaciones en dichos mapas. “Este método consiste en formar diagramas de 2^n cuadros, siendo n el número de variables, cada cuadro representa una de las diferentes combinaciones posibles, Y se disponen de tal forma que se puede pasar de un cuadro a otro[...].” (Gómez, 2010, pag. 60).

3. Simplificación Booleana

3.1 Definición

El objetivo principal de la simplificación booleana es aplicar este método con la finalidad de generar un circuito simplificado. “Con el álgebra de Boole se puede reducir una expresión a su forma más simple o cambiarla a una forma más adecuada para conseguir implementarla de la manera más eficiente” (Floyd, 2016, pag. 200).

“El álgebra de Boole es una forma cómoda y sistemática de expresar y analizar las operaciones de los circuitos lógicos” (Floyd, 2016, pag. 185).

La simplificación Booleana representa un sistema que pretende la creación de circuitos más sencillos, los cuales a su vez sean más fáciles de comprender y por ende de analizar, así como también se espera que su implementación a la hora de generar el circuito sea óptima.

4. Flip-flops

4.1 Definición

Se tiene un generador que produce de manera periódica pulsos de reloj, lo cual tiene por objetivo, generar una sincronización de pulsos que serán distribuidos por el sistema, toda esta acción se genera para que solo en el acceso de cada pulso de sincronización los componentes que forman el almacenamiento se vean afectados. Este sistema será utilizado al generar circuitos secuenciales con reloj. Ahora bien, se deja claro que, “ Los elementos de almacenamiento empleados en los circuitos secuenciales con reloj se llaman flip-flops” (Mano,1994, p.23)

“Un flip-flop es una celda binaria capaz de almacenar un bit de información. Tiene dos salidas una para el valor normal y una para el valor complementario del bit” (Mano,1994, p.23-24)

Cuando se habla de un Flip-flop, este se define básicamente como un dispositivo que maneja dos estados que se consideran estables y para el cual su objetivo principal es la transferencia y el almacenamiento de los datos, así como el almacenamiento de energía. “Los flip-flops son dispositivos síncronos de dos estados, también conocidos como multivibradores biestables” (Floyd,2016,pag.393).

4.4 Flip-flops J-K

Cuando del flip-flop JK se trata, se puede decir que este se constituye de dos entradas, la entrada J y K, además cuenta con sus respectivas salidas Q y Q'. Para lo cual se entiende que con cada pulso de reloj que reciban la salida mediante J y K, esta cambiará ya sea a $Q=1$ o a $Q'=0$.

Cuando $J = 1$, $K = 0$, entonces: “Cuando la entrada J está a nivel ALTO y K está a nivel BAJO, la salida pasa a nivel ALTO en el flanco de disparo del impulso de reloj y el flip-flop se encuentra en estado SET” (Floyd,2016,pag.396).

Cuando $J = 0$, $K = 1$, entonces: “Cuando J está a nivel BAJO y K está a nivel ALTO, la salida Q pasa al estado BAJO en el flanco de disparo del impulso de reloj y el flip-flop se pone en estado de RESET” (Floyd,2016,pag.396).

Cuando $j = 0$, $k = 0$, entonces: “Cuando tanto J como K se encuentran a nivel BAJO, la salida no cambia y permanece en el estado en que se encuentre. Cuando tanto J como K están al nivel ALTO, el flip-flop cambia de estado” (Floyd,2016,pag.396).

Cuando $J = 1$, $K = 1$, entonces: “Cambia el estado del flip-flop” “Este es el modo de basculación” (Floyd,2016,pag.396).

DESARROLLO

Se desarrolla la función dada en el problema planteado, una vez se resuelven las funciones para cada $x = (0,7)$, se obtiene el resultado de cada función. Para dicho resultado se elabora una tabla de verdad con el objetivo final de obtener las agrupaciones con las cuales se trabajará para realizar los Mapas de Karnaugh.

Función

$$F(x) = x^2 - 3x + 3$$

$$F(0) = 0^2 - 3 * 0 + 3 = 3$$

$$F(1) = 1^2 - 3 * 1 + 3 = 1$$

$$F(2) = 2^2 - 3 * 2 + 3 = 1$$

$$F(3) = 3^2 - 3 * 3 + 3 = 3$$

$$F(4) = 4^2 - 3 * 4 + 3 = 7$$

$$F(5) = 5^2 - 3 * 5 + 3 = 13$$

$$F(6) = 6^2 - 3 * 6 + 3 = 21$$

$$F(7) = 7^2 - 3 * 7 + 3 = 31$$

Tabla De Verdad

	A	B	C	D	Numero decimal	S1	S2	S3	S4	S5
0	0	0	0	0	3	0	0	0	1	1
1	0	0	0	1	1	0	0	0	0	1
2	0	0	1	0	1	0	0	0	0	1
3	0	0	1	1	3	0	0	0	1	1
4	0	1	0	0	7	0	0	1	1	1
5	0	1	0	1	13	0	1	1	0	1
6	0	1	1	0	21	1	0	1	0	1
7	0	1	1	1	31	1	1	1	1	1
8	1	0	0	0		x	x	x	x	x
9	1	0	0	1		x	x	x	x	x
10	1	0	1	0		x	x	x	x	x
11	1	0	1	1		x	x	x	x	x
12	1	1	0	0		x	x	x	x	x
13	1	1	0	1		x	x	x	x	x
14	1	1	1	0		x	x	x	x	x
15	1	1	1	1		x	x	x	x	x

Tabla 1. Tabla de verdad de las ecuaciones originales.

Ecuaciones por simplificar

Una vez realizada la tabla de verdad se procede a identificar cuales son las agrupaciones resultantes, ya que son los conjuntos que se necesitan para poder formular los mapas. Es decir, los números obtenidos con la solución de las funciones se integran en la tabla de verdad, dichos números son obtenidos en su naturaleza decimal, para utilizarlos en este problema, deben de ser transformados a binario y así se logran obtener las agrupaciones con las cuales se van a trabajar, así como también, se hace la distinción de los valores indiferentes.

S1	0110 + 0111
S2	0101 + 0111
S3	0100 + 0101+ 0110 + 0111
S4	0000 + 0011 + 0100 + 0111
S5	0000 + 0001 + 0010 + 0011 + 0100 + 0101 + 0110 + 0111

Tabla 2. Ecuación original de cada salida.

Mapa de Karnaugh S1

A'BCD'	A'BCD
0110	0111

Tabla 3. Agrupaciones de S1.

AB	CD	00	01	11	10
		0000	0001	0011	0010
00		A'B'C'D'	A'B'C'D	A'B'CD	A'B'CD'
		0100	0101	0111	0110
01		A'BC'D'	A'BC'D	A'BCD	A'BCD'
				1	1
		1100	1101	1111	1110
11		ABC'D'	ABC'D	ABCD	ABCD'
		x	x	x	x
		1000	1001	1011	1010
10		AB'C'D'	AB'C'D	AB'CD	AB'CD'
		x	x	x	x

Tabla 4. Mapa de Karnaugh de S1.

Agrupaciones Adyacentes
ABCD
0110
0111
1111
1110
Variables Constantes
BC

Tabla 5. Generación de la ecuación simplificada de S1.

Ecuación Simplificada de S1
BC

Tabla 6. Ecuación simplificada de S1.

Mapa de Karnaugh S2

A'BC'D	A'BCD
0101	0111

Tabla 7. Agrupaciones de S2.

AB	CD	00	01	11	10
		0000	0001	0011	0010
00		A'B'C'D'	A'B'C'D	A'B'CD	A'B'CD'
		0100	0101	0111	0110
01		A'BC'D'	A'BC'D	A'BCD	A'BCD'
			1	1	
		1100	1101	1111	1110
11		ABC'D'	ABC'D	ABCD	ABCD'
		x	x	x	x
		1000	1001	1011	1010
10		AB'C'D'	AB'C'D	AB'CD	AB'CD'
		x	x	x	x

Tabla 8. Mapa de Karnaugh de S2.

Agrupaciones Adyacentes	
ABCD	
	0101
	0111
	1101
	1111
Variables Constantes	
BD	

Tabla 9. Generación de la ecuación simplificada de S2.

Ecuación Simplificada de S2
BD

Tabla 10. Ecuación simplificada de S2.

Mapa de Karnaugh S3

A'BC'D'	A'BC'D	A'BCD'	A'BCD
0100	0101	0110	0111

Tabla 11. Agrupaciones de S3

AB	CD	00	01	11	10
		0000	0001	0011	0010
00		A'B'C'D'	A'B'C'D	A'B'CD	A'B'CD'
		0100	0101	0111	0110
01		A'BC'D'	A'BC'D	A'BCD	A'BCD'
		1	1	1	1
		1100	1101	1111	1110
11		ABC'D'	ABC'D	ABCD	ABCD'
		x	x	x	x
		1000	1001	1011	1010
10		AB'C'D'	AB'C'D	AB'CD	AB'CD'
		x	x	x	x

Tabla 12. Mapa de Karnaugh de S3

Agrupaciones Adyacentes	
ABCD	
	0100
	0101
	0111
	0110
	1100
	1101
	1111
	1110
Variables Constantes	
B	

Tabla 13. Generación de la ecuación simplificada de S3.

Ecuación Simplificada de S3
B

Tabla 14. Ecuación simplificada de S3

Mapa de Karnaugh S4

A'B'C'D'	A'B'CD	A'BC'D'	A'BCD
0000	0011	0100	0111

Tabla 15. Agrupaciones de S4.

AB \ CD	00	01	11	10
	0000	0001	0011	0010
00	A'B'C'D'	A'B'C'D	A'B'CD	A'B'CD'
	1		1	
	0100	0101	0111	0110
01	A'BC'D'	A'BC'D	A'BCD	A'BCD'
	1		1	
	1100	1101	1111	1110
11	ABC'D'	ABC'D	ABCD	ABCD'
	x		x	
	1000	1001	1011	1010
10	AB'C'D'	AB'C'D	AB'CD	AB'CD'
	x		x	

Tabla 16. Mapa de Karnaugh de S4.

Agrupaciones de las celdas adyacentes entre si	
ABCD	ABCD
0000	0011
0100	0111
1100	1111
1000	1011
Variables Constantes	
C'D'	CD

Tabla 17. Generación de la ecuación simplificada de S4.

Ecuación Simplificada de S4
C'D' + CD

Tabla 18. Ecuación simplificada de S4.

Mapa de Karnaugh S5

A'B'C'D'	A'B'C'D	A'B'CD'	A'B'CD	A'BC'D'	A'BC'D	A'BCD'	A'BCD
0000	0001	0010	0011	0100	0101	0110	0111

Tabla 19. Agrupaciones de S5.

AB \ CD	00	01	11	10
00	0000 A'B'C'D'	0001 A'B'C'D	0011 A'B'CD	0010 A'B'CD'
	1	1	1	1
01	0100 A'BC'D'	0101 A'BC'D	0111 A'BCD	0110 A'BCD'
	1	1	1	1
11	1100 ABC'D'	1101 ABC'D	1111 ABCD	1110 ABCD'
	x	x	x	x
10	1000 AB'C'D'	1001 AB'C'D	1011 AB'CD	1010 AB'CD'
	x	x	x	x

Tabla 20. Mapa de Karnaugh de S5

Agrupaciones Adyacentes
ABCD
0000
0001
0010
0011
0100
0101
0111
0110
1100
1101
1111
1110
1000
1001
1011
1010

Tabla 22. Generación de la ecuación simplificada de S5.

Variables constantes
1
Ecuación Simplificada de S5
1

Tabla 21. Variables constantes y ecuación Simplificada de S5.

Explicación de la agrupación de términos adyacentes y su resultado

Cuando se habla de agrupación de términos adyacentes se hace referencia a una técnica que se utiliza para simplificar expresiones que son de naturaleza mas extensa. “ Las celdas de un mapa de Karnaugh se disponen de manera que solo cambia una única variable entre celdas adyacentes” (Floyd,2016,pag.216). Esta técnica lo que genera es una nueva ecuación con una menor cantidad de dígitos que es igual de funcional que la ecuación original. “La adyacencia se define por un cambio de una única variable.” (Floyd,2016,pag.216).

Al generar una ecuación simplificada lo que se pretende es que en su uso e implementación sea ejecutado de forma sencilla y sin complicaciones y que en la creación del circuito esta ecuación sea más asertiva y evite caer en el error.

Ahora bien, es importante comprender que la adyacencia de celdas tiene sus propias reglas las cuales deben de ser cumplidas para que la adyacencia sea válida. “Físicamente, cada celda es adyacente a las celdas que están situadas de forma inmediata a ella por cualquiera de sus cuatro lados. Una celda no es adyacente a aquellas celdas que tocan diagonalmente alguna de sus esquinas” (Floyd,2016,pag.216).

“Un mapa de Karnaugh es similar a una tabla de verdad, ya que muestra todos los valores posibles de las variables de entrada y la salida resultante para cada valor” (Floyd,2016,pag.215). Para implementar la agrupación de términos adyacentes se debe de crear un mapa de Karnaugh. “El propósito de un mapa de Karnaugh es simplificar una expresión booleana” (Floyd,2016,pag.215). El mapa de Karnaugh es la herramienta utilizada para implementar esta técnica, dicho mapa se puede figurar como un cuadro de cuadrados, cada cuadro de estos se puede ver representado solamente mediante una combinación binaria o también puede ir acompañado de su combinación de dígitos.

Una vez creado el mapa y establecidas las ecuaciones originales en sus respectivas celdas, se procede a agruparlas para su respectiva simplificación, pero esta vez se va a implementar un método llamado términos indiferentes. Los términos indiferentes son representados mediante una **(X)**, la cual genera que se pueda agrupar esas celdas que están inmediatamente seguidas de una celda que contiene un **(1)**, esto se hace con el fin de que se puedan generar agrupaciones más grandes con las que se obtiene una ecuación mucho más reducida que las ecuaciones simplificadas sin la implementación de términos indiferentes. Es decir, cuando se crean las agrupaciones pero implementando los términos indiferentes en sus adyacencias, se generan ecuaciones mucho más simplificadas que las ecuaciones que se obtendrían sin implementar los términos indiferentes.

Cuando se han agrupado todos los valores, se debe de observar cuales son los dígitos que en una misma columna se mantienen constantes y cuales varían, seguido de esto se procede a eliminar el valor que varía y se conserva el constante, dando estos recientes valores el resultado de la nueva ecuación simplificada.

Explicación del contador asincrónico

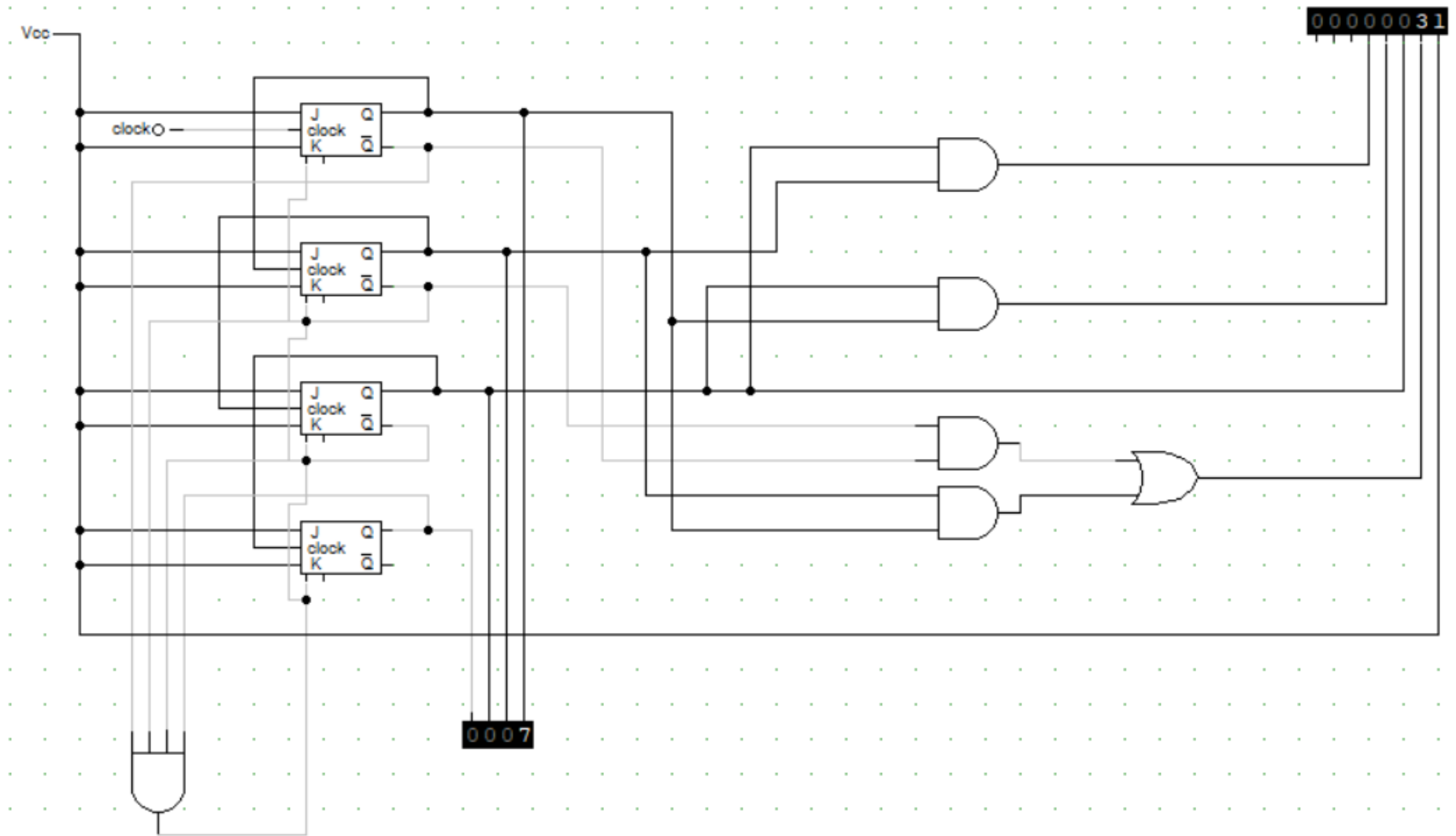
Inicialmente, se conoce que el contador asincrónico no es exactamente preciso pero si cuenta con una implementación sencilla, se puede decir que se caracteriza por que su salida no cuenta de una señal de reloj, lo que dará como resultado que sus flip-flops cambien de estado en diferentes momentos, pero en su entrada siempre se encontrará conectado únicamente al flip-flop. “Un contador asíncrono es aquel en el que los flip-flops (FF) del contador no cambian de estado exactamente al mismo tiempo, dado que no comparten un impulso de reloj común” (Floyd,2016,pag.500).

Cuando se quiere conocer el modulo de un contador entonces se debe de determinar cuál es el número máximo de estados de el mismo, esto se representa como (2^n) siendo (n) quien representará a los biestables, esto viene dando el resultado del número de estados máximos con los que se puede contar. Ahora bien, este proyecto se trabaja sobre los biestables JK. todo esto lo cual es representado desde su estado inicial hasta que llega a repetirse.

El contador asincrónico requiere para su funcionamiento recibir pulsos en J y K los cuales serán transformados y cambiarán constantemente de acuerdo con los pulsos recibidos en Q.

El contador realiza un cambio por cada flanco de bajada, para cada bajada se le asigna un valor de cero y para cada subida se le asigna un valor de uno. Una vez que cumple su ciclo, este vuelve a su estado inicial. “cuenta el número de impulsos de reloj hasta el tercero y, en el cuarto impulso, inicia un nuevo ciclo a partir de su estado original ($Q_0 = 0, Q_1 = 0$). El inicio de un nuevo ciclo (recycle, término que se aplica comúnmente al funcionamiento de los contadores) se refiere a la transición del contador de su estado final a su estado original” (Floyd,2016,pag.501).

CIRCUITO EN DIGITAL WORKS DE LA ECUACIÓN SIMPLIFICADA



CONCLUSIÓN

En este documento desarrollado previamente se amplió el conocimiento con el tema relacionado a las ecuaciones simplificadas y su desarrollo, se incluyó en el conocimiento nuevos temas que gracias a su técnica generan una mayor simplicidad al ejercer la simplificación sobre las ecuaciones.

Al ampliar el conocimiento en nuevos temas relacionados a la simplificación de los datos, se entiende que por ende esto genera similitud en la simplicidad de los circuitos también. Se debe de resaltar que al hacer que algo sea más simple también se hace que sea más funcional.

El presente trabajo inicialmente sigue los pasos ya estudiados en clase para lograr una simplificación Booleana, dichos pasos ya han sido practicados con anterioridad y han mostrado los resultados adecuados para los procesos seguidos, en esta ocasión se ha implementado una técnica que despliega una serie de nuevos conocimientos, los cuales son puestos en practica tanto en la materia como en la practica a la hora de crear el circuito. Los nuevos conocimientos adquiridos a cerca de los tipos de contadores, así como también de la utilidad de los términos indiferentes y lo útiles que son a la hora de simplificar ecuaciones y sobre todo cuando se crea el circuito el cual ahora además conlleva el empleo de circuitos multivibradores almacenadores de energía, los cuales generan un funcionamiento optimo de todo el circuito general.

Se desarrollaron diversos conocimientos en el ámbito de la lógica secuencial y se pusieron en practicas algunas de sus funcionalidades como lo son los flip-flops, los latches, los temporizadores, así como también se estudiaron los contadores. Con el conocimiento adquirido se creó un circuito de funciona óptimamente, así como la eficacia de su funcionamiento que se ve mostrada en los contadores que se muestra que activa idealmente sus etapas, dando el visto bueno al propósito del circuito creado.

BIBLIOGRAFÍA

Floyd, T. L. (2016). FUNDAMENTOS DE SISTEMAS DIGITALES, 11th Edition. [[VitalSource Bookshelf version]]. Retrieved from vbk://9788490353004

Gómez, E. (2010). MATERIAL COMPLEMENTARIO. ORGANIZACIÓN DE COMPUTADORAS. San José. UNED.

Bustamante, A. (2009). Lógica y Argumentación: De los argumentos deductivos a las álgebras de Boole. México: Pearson Educación. [T1-Bustamante-cap03-logica-simbolica.pdf \(uned.ac.cr\)](#)

Mano, M. M. (1994). Arquitectura de computadoras,(3ª ed.). Pearson Educación.