

NAME
Camila Fernandez

PAGES
1

SPEAKER/CLASS
Carlos Pichardo

DATE - TIME
20/01/2025

Title:

Introducción a RISC-V

Keyword

Instrucciones
tipo R

32 bits

Uniformidad

Topic:

Uniformidad en la estructura

Notes:

RISC-V

Arquitectura de los
comp.

Niveles de abstracción

Diseño de microarquitectura

Diseño modular y base

Questions

47 instrucciones base

adaptabilidad según necesidad

¿Cómo la
uniformidad en las
instrucciones
tipo R mejora
la eficiencia y
simplifica la
programación en
RISC-V?

Principios de RISC-V

simplicidad y eficiencia

Balanced entre complejidad y velocidad

Operaciones en ensamblador

uniformidad en instrucciones

uso de registro variable

Registro de acceso

Registro O

Codificación de instrucciones

Summary:

Permiten realizar operaciones aritméticas y lógicas entre registros de manera uniforme, gracias a su estructura coherente de 32 bits. simplifica la programación y la ejecución en hardware al mantener consistentes las posiciones de registro y los campos de operación.

Title: Instrucciones tipo R

Keyword

Topic:

tipo R en RISC - V

Notes:

coherencia

Registro

Operaciones aritmeticas
y logicas entre registros

Uniformidad en
la estructura

Estructura del codigo de maquina
(OP-code, Funct3 y Funct4)

Operaciones Aritmeticas

Operación AND

Operación OR

Operación XOR

Uniformidad en el formato

Simplificación en la
programación y
ejecución

Registros destino y fuentes
siempre en las misma posición

Questions

Como se puede
registrar mas
este tipo
de instrucciones?

Summary: Operaciones como AND, OR y XOR facilitan la manipulación de datos mediante máscaras, activación de bits y control lógico.

Title:

Instrucciones entre Registros

Keyword

Operación de Comparación

Lt, Ltu

complemento a dos

Desbordamiento

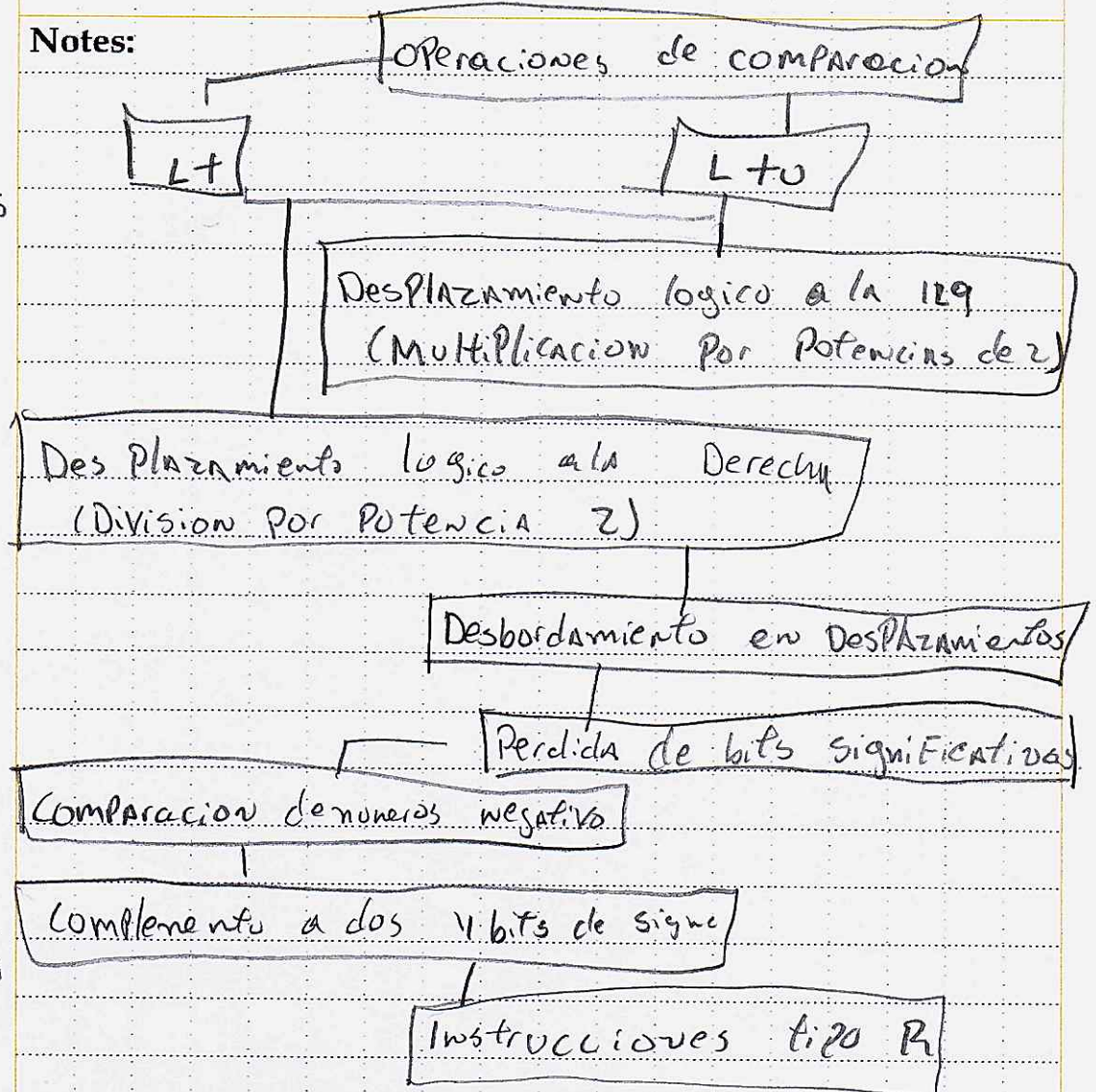
Questions

¿cómo los desplazamientos lógicos y el complemento a dos impactan el manejo de datos en Risc-V?

Topic:

COMPARACIÓN

Notes:



Summary:

Se revisan las operaciones de comparación como menor que y menor que sin signo, así como los desplazamientos lógicos a la izquierda y derecha, instrucciones a nivel de bit y su impacto en el resultado.

Title:

Instrucciones de computo con constantes

Keyword

Rex 65

Access
memory

Questions

¿Cuanto podemos
mejorar en la
eficiencia de
un RISC-V?

Topic:

Optimización

Notes:

Las operaciones aritméticas y lógicas mediante el uso de constantes inmediatas, eliminando la necesidad de acceder a la memoria y reduciendo el número de instrucciones.

Estas instrucciones siguen un formato uniforme donde el campo del segundo registro fuente es reemplazado por una constante de 12 bits, lo que hace compacta y eficiente. Ejemplo como la suma de un registro con una constante el manejo de números negativos mediante complementos a dos y al los como AND, muestran su utilidad en la manipulación de datos y el control de estados en sistemas computacionales.

Este enfoque permite una arquitectura más sencilla y eficiente, respaldado por ejemplos prácticos.

Summary:

Instrucciones con constantes permiten realizar operaciones aritméticas y lógicas de manera más eficiente, reduciendo el número de instrucciones necesarios.

Title:

Instrucciones de carga y Almacenamiento

Keyword

Load-store

Instrucciones tipo

I

Topic: Funcionamiento, Formatos y Características
Clave

Notes:

1. Clasificación de instrucciones

Tipo R - Operan entre registros

Tipo I - utilizan constantes inmediatas

2. Arquitectura Load-store

NO realiza cálculos sobre datos en memoria, solo
transfiere ^{entre} registros y memoria

3. Instrucción de carga de palabra

- transfiere una palabra (32 bits) de memoria a Registro

- utiliza Registro base, offset y Registro destino

4. Formato de las instrucciones de carga

- Registro destino, base y inmediato (12 bits en complemento 2)

5. Instrucción de almacenamiento

6. Carga y Almacenamiento de medias palabras y bytes

7. extensión de signo y alineación

8. Resumen de instrucciones

Questions

Porque es esencial

la extensión de

signo en las

instrucciones

de carga y

Almacenamiento

Summary:

las Operaciones con memoria no incluyen cálculos
solo transfieren datos entre registros y memoria

NAME	PAGES	SPEAKER/CLASS	DATE - TIME
	6		

Title: Instrucciones de control y Programa de Manejo

Keyword	Topic: Ejecución de programas en RISC-V
Formato tipo B	mecanismo Secuenciales, direccionamiento y control de flujo
Direccionamiento	Notes:
PC	1. Diferencia entre computadores y calculadoras
	PC ejecutan programas almacenados, como procesadores de texto o compiladores.
	2. Funcionamiento del contador de Programa
	Solicita instrucciones en memoria de manera secuencial.
	Comienza en dirección 0 y se incrementa en 4.
	Permite gestionar hasta 4Gb de memoria.
Questions	3. Direccionamiento de memoria en RISC-V
¿Cómo permite el contador de Programa en RISC-V la ejecución secuencial de instrucciones y la correcta gestión de memoria?	Cada palabra de 32 bits ocupa 4 bytes.
	4. Instrucciones de control y toma de decisiones
	- IF, branches y construcciones lógicas.
	5. Práctico de control
	configuración de registros.

Summary: Manejar Programas en la arquitectura RISC-V almacenados en memoria y diferenciarse de los calculadoras por su versatilidad. PC, Solicita instrucciones en Secuencia desde la memoria al incrementarse en 4, asegurando un flujo continuo.

Title:

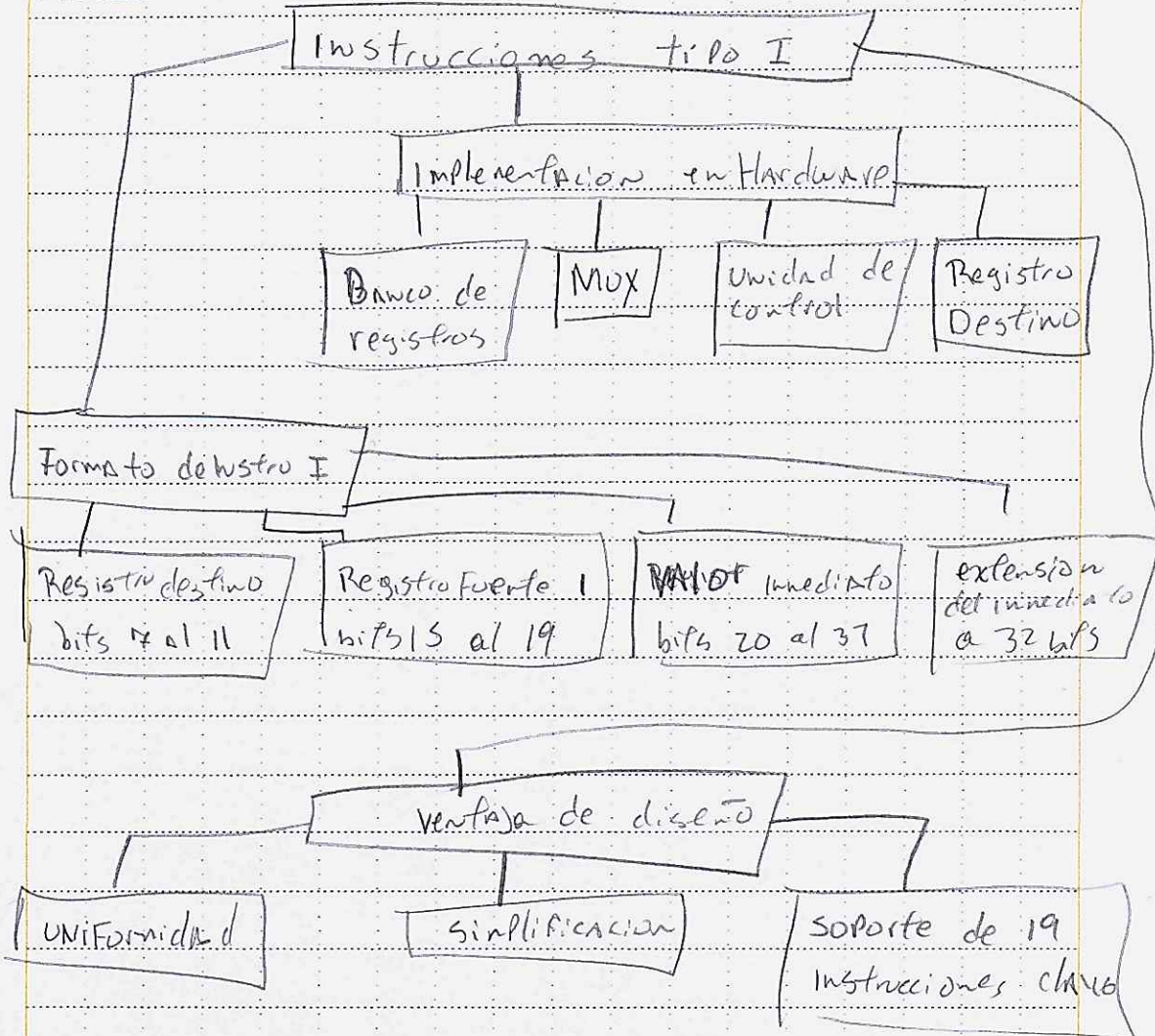
Operaciones Constantes

Keyword

Topic:

Manejar Hardware

Notes:



Questions

¿Que función realiza un mux en la selección entre el inmediato y el registro Fuente 2?

Summary:

valor de 12 bits se extiende a 32 bits para operar en la ALU, un mux selecciona entre el inmediato y registro Fuente 2 según el tipo de instrucción y la uc define la operación a realizar.

Title: Operaciones entre Registros

Keyword

AND
OR
lectura

Topic:

Método: simplificado basado en
Risc-V:

Notes:

RV32I:

Se centra en las instrucciones tipo R, que realizan operaciones entre registros, como suma, resta, AND, OR y desplazamiento. Estas instrucciones usan un banco de registros con 32 ~~bits~~ registros de 32 bits. El registro 0 siempre tiene valor cero. El banco incluye puertos para direcciones de datos de entrada/salida y señales de control como habilitación de read and write. La lectura es instantánea, mientras que la escritura se sincroniza con el flanco del reloj.

Questions

¿Cómo funcionan los bancos de registros?

Las operaciones tipo R requieren acceso simultáneo a dos registros destino. Para escritura cada registro se identifica mediante una dirección de 5 bits, y los datos se transmiten a través de buses de 32 bits.

Summary: Funcionamiento del banco de registros, que permiten lectura instantánea y escritura sincronizada con el reloj, usando buses de 32 bits para datos y 5 bits para direcciones.

Title:

Instrucción de carga desde memoria

Keyword

Lw

multiciclo

Dirección

Topic:

Implementación de Lw en Risc-V
monociclo

Notes:

Instrucción Lw: carga de datos desde memoria a
RegistrosTipo I: suma registro base + inmediato → Dirección
de memoria

Mux: Previene conflictos de datos

Questions

¿Que hace
el Lw?habilitadores diferenciados: control de
escritura en memoria y registro.

Limitaciones

Palabras alineadas

memorias pequeñas (debido a 1 FPGAs)

Summary:

Carga de datos desde memoria a un registro, sumando
un registro base y un inmediato para obtener la dirección de memoria

Title: Instrucción de Almacenamiento

Keyword

transfer de
datos

Registro
Fuente 2
tipo S

Topic:

Store word en Risc-V

Notes:

1. intro

tipo S = Guarda registro Fuente 2 en memoria

- sin registro destino, inmediato lo sustituye

2. cálculo de dirección

Dirección = base + inmediato (en bytes)

Questions

¿Cuánto se
puede almacenar?

3. comparación

Carga = memoria → registro

Almacen = Registro → memoria

4. control de señales

- habilitar escritura en memoria

- deshabilitar escritura en registro

5. implementaciones

extraer, extender, calcular y guardar

Summary: Store word utiliza formato tipo S para guardar el contenido de registro Fuente en memoria. la dirección se calcula sumando un registro base + inmediato medido en bytes.

Title: Memoria de Programas y Contador de Programas

Keyword

Rom
Bits

Topic: Procesador MISC-V monoaclo

Notes:

1. Característica Principal

- Ejecución de instrucciones en un ciclo de reloj
- memoria direccionable por bytes (instrucciones de 4 bytes).
- contador de programa.

2. Memoria e instrucciones

- memoria Rom
- instrucciones codificados en binario
- bits clave en instrucciones

Questions

¿Que tipo de Procesador se esta diseñado y cuales su característica Principal?

3. Ejecución de instrucciones.

- operaciones simultaneas - calculos de ALU
- suma → ALU combina valores de registro, guarda resultado en registro destino.

Summary: las instrucciones almacenadas en memoria Rom son procesados simultaneamente mediante UC, registro y la ALU. El PC avanza secuencialmente pero lee las instrucciones.

Title:

Instrucciones de control (Branches)

Keyword

Topic: Instrucciones de salto condicional

ALU

saltos

mecanismos

Notes:

1. Propósito

Modificar el flujo del programa según resultados de cálculo

2. Mecanismo

- Comparación de valores

- Actualización del contador de programa si la condición se cumple

3. Implementación en Risc-V

ALU \rightarrow UC \rightarrow VI

Questions

¿Que tantas

condiciones

se pueden

crear?

4. tipos de instrucciones de salto

beq, bne, blt, bge, bltu y bgtu

5. Detalles

ALU = Resta valores para comparar

Unidad de control = coordina may y actualiza el PC Dirección.

Summary: Permiten alterar el flujo según condiciones.

Este mecanismo eficiente permite programar lógica compleja en procesadores de forma más simple.