山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130198 | 姓名： 隋春雨 | | 班级： 20.4 |
| 实验题目：**全加器** | | | |
| 实验学时：4 | | 实验日期： 2021-11-05 | |
| 实验目的：  （1）学习组合电路的设计方法；  （2）了解全加器的构成和工作原理；  （3）熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：  **（1）学习组合电路的设计方法；**  **（2）了解全加器的构成和工作原理；**  **（3）熟悉EDA工具软件的使用方法。** | | | |
| 软件环境：  Quartus II 8.1 Web | | | |
| 实验步骤与内容：  （包括设计的逻辑电路，采用的逻辑门，或者是前期采用基本逻辑电路实现的符合逻辑，写出逻辑表达式，结果预期（采用什么方式展示，如采用那几个发光二极管等），以及最终实现的结果（是否与预期的结果一致，若不一致，是什么问题造成的，经过哪些改进，达到了最终的正确结果））   1. 一位加法器原理图     我们今天进行了三个实验，第一个是一位加法器，我们可以理解为是三个输入，两个输出，也可以理解为两个输入，两个输出。这是因为对于只有一位的加法器来说，其来自低位的进位为0.其次，对于两个输出来说，一个是本位经过计算之后的值，一个是对高位的进位。同时有两个特殊位置值得注意，如果是最低位的话，没有来自更低位的进位。如果是最高位的话，对高位的进位可以判断是否溢出。   1. 逻辑电路原理      1. 逻辑电路图     当然，我们也可以把对异或进行展开，但是展开后的电路不如上面该图简洁，所以使用上面的电路图   1. 结果：      1. 8位加法器原理   原理：首先我们知道8位加法器的实质就是1位加法器，只不过8个1位加法器串联而成。也类似于我们数据结构中的高精度，每一位都需要对上一位进行进位，并且接受下一位的进位，然后加数、被加数、进位进行相加。   1. 电路图      1. 结果        1. 设计一个逻辑电路来判断四位BCD码中“1”的个数是否为奇数，是奇数输出结果为“1”，是偶数输出结果为“0”。 2. 原理：画出真值表，结合真值表写出表达式，并进行电路图的连接，值得注意的是，因为题目保证了输入为BCD码，所以我们在化简逻辑表达式的时候，可以用星花化简法，原理是0+A=A 3. 电路图      1. 结果 | | | |
| 结论分析与体会：   1. 在进行电路图绘制之前应该先推导一下表达式，如果没有搞明白原理就开始做实验可能做到一半就不知道做什么了，事倍功半 2. 在进行实验电路图的连接的时候，应该结合所学的化简方法进行表达式的化简，比如说第二个实验，我们知道题目保证了输入一定是BCD码，并且如果1的个数是奇数的情况下，表达式非常的长，所以我们可以用星花化简法，结合0+A=A的原理，化简出比较简洁的表达式 3. 我们如果更换了几台箱子发现还是没有工作，可能是PC的问题或者是电源的问题，这次我们发现就是电源有问题导致箱子不工作 4. 同一个电路图可能有不同的实现方法，我们的原则是选择简洁的，函数成本低的 | | | |