山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130198 | 姓名： 隋春雨 | | 班级： 20.4 |
| 实验题目：译码器 | | | |
| 实验学时：4 | | 实验日期： 2021-11-19 | |
| 实验目的：  （1）学习组合电路的设计方法；  （2）了解译码器的工作原理和构成；  （3）熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：  （1）操作系统为WINDOWS XP的计算机一台；  （2）数字逻辑与计算机组成原理实验系统一台；  （3）三输入与门和非门电路若干。 | | | |
| 软件环境：  Quartus II 8.1 Web | | | |
| 实验步骤与内容：  （包括设计的逻辑电路，采用的逻辑门，或者是前期采用基本逻辑电路实现的符合逻辑，写出逻辑表达式，结果预期（采用什么方式展示，如采用那几个发光二极管等），以及最终实现的结果（是否与预期的结果一致，若不一致，是什么问题造成的，经过哪些改进，达到了最终的正确结果））   1. 3—8译码器原理图：（3个输入以及8个输出，从而实现3位二进制数到0～7的译码）     其中i0，i1，i2为输入端，y0—y7为输出端。在此3—8译码器的基础上为其添加一个使能端：     1. 增加了使能端后的真值表      1. 使用2个3—8译码器实现一个4—16译码器原理图：     4—16译码器，把3—8译码器的使能端输入用于第四位的输入，其实就是片选。低八位使能端接输入的反（非门），后八位接使能端输入，保证只有一片3—8译码器在工作。   1. 3—8译码器电路图      1. 3-8译码器用途   将输入的3位2进制数翻译成10进制的8位输出。  3-8译码器输入是二进制。3只脚也就是3位二进制数。输入可以3位二进制3位二进制最大是111 也就是8。  3-8译码器输出是8个脚，表示10进制。是根据输入的二进制数输出。如果输入是101 那么就是第5只脚高电平，表示二进制数是5。  3-8线译码器是一种全译码器（二进制译码器）。全译码器的输入是3位二进制代码，3位二进制代码共有8种组合，故输出是与这8种组合一一对应的8个输出信号。   1. 使用2个3—8译码器实现一个4—16译码器电路图：      1. 设计思路：因为有四个输入端，则采用两个74LS138，将第一片的前三个作为三个输入A、B、C，第四个输入D的非接第一片的G1端，本身接入第二片的G1，当D为0时则通第一片，当它为1时，通第二片，这样就可以实现4-16译码的功能了 2. 设置四个输入端，分别对应于 K3 一 KO ，及编码的从高到低 4 位，将低三位分别接 3 一 8 译码器的 12 一 10 ，对于 4 位编码的最高位，将其连接设置的两个 3 一 8 译码器的其中一个的使能端，该译码器所译出的八位为高三位，因为当 14 为 1 时，其输出才会有，，而另一个译码器，在 14 与使能端的连线之间，放置一个非门，仅当 14 为 0 时，其输出才会有 1 ，代表低八位的译码． 3. 4-16译码器的局限性：4-16译码器，将4 个二进制编码的输入译成16 个输出之一，时序仿真图中某些地方存在毛刺，这些地方就产生了竞争与冒险。在数字电路中，任何一个门电路只要有两个输入信号同时向相反方向变化（由01变成10，或者相反），其输出端就可能产生干扰脉冲。 4. 实验步骤   （1）原理图输入：根据图3.8电路，采用图形输入法完成实验电路的原理图输入。  （2）管脚定义：根据图3.1硬件实验平台资源示意图和附录一 平台资源和FPGA引脚连接表完成原理图中输入、输出管脚的定义。  将译码器的三个输入端分别定义在K2-0上。  将译码器的三个输出端分别定义在LD7-0上。  （3）原理图编译、适配和下载：在QuartusⅡ环境中选择EP2C8Q208C8器件，进行原理图的编译和适配，无误后完成下载。  （4）功能测试：改变K2-0的状态，译码器的输出则相应改变。  （5）生成元件符号。   1. 实验一结果     (11=1101)符合预期  实验二结果    符合预期 | | | |
| 结论分析与体会：   1. (将两个 3 - 8 译码器连接成 4 -16 译码器。设输入信号为 10 11 12 13 ，将 10 , 11 , 12 连接到两个 3 - 8 译码器的输入端，将 13 和 13 的非分别连接到两个译码器的使能端 G 。 13 能选中共中一个译码器工作，若使能端对应 13 的非的译码器工作，则输出为 YO - Y7 ，若使能端对应 13 的译码器工作，则输出为 YS 一 Y15 。 2. 在进行电路图绘制之前应该先推导一下表达式，如果没有搞明白原理就开始做实验可能做到一半就不知道做什么了，事倍功半 3. 通过 Ouartus 日与实验系统的配合，能够在 Pc 环境上实现电路原理图的设计与测试，便于相关知识的学习与练习； 3、对实验中所实现的电路，可进行封装，生成原件符号，提升抽象，利于大型器件的开发与使用； 4. 实验题目的完成方式有多种，要根据实验目的选择合适的解决方法来完成实验； 5. 对于实验中所遇到的问题，要耐心检查，排除细小错误，例如本次实验中．由于将针脚的顺序看反，所以导致了实验结果的错误。 6. 我们如果更换了几台箱子发现还是没有工作，可能是PC的问题或者是电源的问题，这次我们发现就是电源有问题导致箱子不工作 7. 同一个电路图可能有不同的实现方法，我们的原则是选择简洁的，函数成本低的 | | | |