4.21 用一片四选一数据选择器74LS153和适当门电路，设计一个可控的一位全加器/全减器，K=0时实现全加器功能，K=1时实现全减器功能。

解：根据题意，设K为控制端，Ci-1为低位的进位/借位，A、B为进行运算的一位数，S为本位值，Ci为本位进位/借位，列如下真值表：

K Ci-1 A B S Ci

输 入 输 出

0 0 0 0 0 0

0 0 0 1 1 0

0 0 1 0 1 0

0 0 1 1 0 1

0 1 0 0 1 0

0 1 0 1 0 1

0 1 1 0 0 1

0 1 1 1 1 1

1 0 0 0 0 0

1 0 0 1 1 1

1 0 1 0 1 0

1 0 1 1 0 0

1 1 0 0 1 1

1 1 0 1 0 1

1 1 1 0 0 0

1 1 1 1 1 1

作S，Ci的卡诺图(以A，B作为74LS153的选择控制信号：A= A1 B= A0)

00

01

11

10

AB

KCi-1

01

11

10

00

1

1

1

1

1

1

1

S

1



00

01

11

10

AB

KCi-1

01

11

10

00

1

1

1

1

1

1

1

Ci

1



比较74LS153的功能表和输出表达式可得：



Y1为S，Y2为Ci。

图略。

4.22用一片译码器74LS138和适当门电路，设计一个可控的一位全加器/全减器，K=0时实现全加器功能，K=1时实现全减器功能。

解：根据题意，列如下真值表：

K Ci-1 A B S Ci

输 入 输 出

0 0 0 0 0 0

0 0 0 1 1 0

0 0 1 0 1 0

0 0 1 1 0 1

0 1 0 0 1 0

0 1 0 1 0 1

0 1 1 0 0 1

0 1 1 1 1 1

1 0 0 0 0 0

1 0 0 1 1 1

1 0 1 0 1 0

1 0 1 1 0 0

1 1 0 0 1 1

1 1 0 1 0 1

1 1 1 0 0 0

1 1 1 1 1 1

以Ci-1，A，B作为74LS138的地址输入端A0,A1和A2：Ci-1= A2 ,A= A1,B= A0,对S，Ci进行化简。可得：



图略.

6.16设计一个具有下述特点的计数器

1）计数器有两个控制输入C1和C2，C1用于控制计数器的模板，而C2用以控制计数器的加减。

2）若C1=0，计数器为模3计数器；若C1=1，计数器为模4；

3）若C2=0，则为加1计数器；C2=1，为减1计数器。

答：模3计数器选00、01、10三个状态。则其状态表为：

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 现态 | 次态 | | | | |
| Mod 3+1  C2 C1=00 | | Mod 4+1  C2 C1=01 | Mod 4 -1  C2C1=11 | Mod 3-1  C2C1=10 |
| 00 | 01 | 01 | | 11 | 10 |
| 01 | 10 | 10 | | 00 | 00 |
| 11 | dd | 00 | | 10 | dd |
| 10 | 00 | 11 | | 01 | 01 |

