**十三班 计 组**

1. 下面哪项不属于计算机设计的思想（C）
2. 加速大概率事件。
3. 通过并行提高性能。
4. 通过增加硬件以减少软件编写的困难。
5. 通过荣誉提高可靠性。
6. 程序P在机器M上的执行时间是20秒，编译优化后，P执行的指令数减少到原来的70%，而CPI增加到原来的1.2倍，则P在M上的执行时间是（D）。

A.8.4s B.11.7s C.14.0s D.16.8s

3. 唯一能够被完全可靠测量的计算机性能指标是(C )

A.指令数目 B.时钟周期

C.时间 D.CPI

4. 若某数x的真值为-0.1010，在计算机中该数表示为1.0110，则该数用的编码方法是(B )码

A.原 B.补 C.反 D.移

5. 下面说法中正确的一项是（C）

A. 有符号数的范围为-2^（n-1）~~2^（n-1）

B. 既有加立即数指令也有减立即数指令

C. Lui指令专门用于设置寄存器中的常数的高6位

D. MIPS算数指令的操作数必须来自存储器

6. 下列数中，最大的数是（C）

A.（101010）2

B.（2C）16

C.45.

D.（53）

7. 下面采用IEEE 754 单精度格式表示的二进制表达式

0100 0010 0111 1101 0000 0000 0000 0000对应的浮点数是( )

A.-63.25 B.63.25

C.62.75 D.-62.75

8. 3.利用并行化改进后的乘法器与未改进的第一版乘法器之间，硬件和操作的不同之处有哪些。(B)

硬件 ①被乘数寄存器 ② 乘数寄存器 ③乘积寄存器

操作 ④被乘数移位操作 ⑤乘数移位操作 ⑥ 乘积移位操作

A：①④③ B： ①②④⑥ C：①②③④⑤ D： ②④⑤⑥

9. 2,计算机中表示地址时，采用( D )

A,原码 B,补码 C,移码 D,无符号数

10. 冯·诺依曼计算机中指令和数据均以⼆二进制形式存放在存储器器中，CPU 区分它们的依据是

A 指令操作码的译码结果 B. 指令和数据的寻址⽅方式

C指令周期的不不同阶段 D. 指令和数据所在的存储单元

11. 一个cache之中有32个块，每块的大小为16字节，那么字节地址703336将会被映射到cache的哪一块（B）

A.11

B.12

C.13

D.14

12．下列关于存储系统的描述不正确的是\_\_\_\_\_\_（ B ）

A. 每个程序的虚拟地址空间可以远大于实际地址的空间，也可以远小于实际地址的空间

B. 多级存储体系由cache，主存和虚拟存储器构成

C. cache和虚拟存储器这两种存储管理策略都利用了程序的局部性原理

D. 当cache未命中时，CPU可以直接访问主存，外存与CPU之间则没有直接通路

**二．简答题**

1．假设计算机A的时钟周期为300ps，对某程序的CPI为3.0；计算机B的时钟周期为200ps，对同样程序的CPI为5.0；计算机C的时钟周期为500ps，对同样程序的CPI为1.5。对于该程序，请判断A,B,C三台电脑的执行速度的快慢，并按从快到慢排列出来。

答：对于固定的程序，每台计算机所执行的总指令数是相同的，可以用X来表示。且可知“CPU时间=CPU时钟周期数\*时钟周期时间”

则A的CPU时钟周期数为X\*3.0

B的CPU时钟周期数为X\*5.0

C的CPU时钟周期数为X\*1.5

可以求出

A的CPU时间=X\*3.0\*300ps=X\*900ps

B的CPU时间=X\*5.0\*200ps=X\*1000ps

C的CPU时间=X\*1.5\*500ps=X\*750ps

由此可知在A,B,C三台电脑中，C的执行速度最快，其次是A，最慢的是B

2简述缩短cpu时间的方法？

CPU时间=指令数×CPI×时钟周期时间 ;

所以应设法降低三者的数量(意思对即可)

3．把下面的十进制数转化为16进制数：

1318(10)

解：先转化为二进制数

1318=1024+256+32+4+2=2^10+2^8+2^5+2^2+2^1

=101 0010 0110(2)

再按照从低到高 每4位为一组

101(2)=5(16) 0010(2)=2(16) 0110(2)=6(16)

所以16进制数为526(16)

4．将如下c语言代码翻译成mips语言。

f=(a+b)-(x-y)

参考答案：

add $t0,a,b #临时变量$t0=a+b

sub $t1,x,y #临时变量$t1=x-y

sub f, $t0, $t1 #f=$t0-$t1

5.计算2.4125×10¹和4.40185546875×10-1的和，设采用16位半精度格式储存（只有16位宽，最左边仍为符号位，指数有5位宽且以余-16的形式存储，尾数为10位宽，具有隐含1），并采用多余位舍去的模式。

解：

2.4125×10¹=24.125=11000.001=1.1000001×24

4.40185546875×10-1=.440185546875=.011100001011=1.1100001011×2-2

将2进制数左移6位到左对齐

1.1000001000

0.0000011100 001011

----------------------

1.1000100100

10位后的尾数舍去

1.1000100100×24=11000.100100×20=24.5625=2.45625×10¹

6.

简答题->

目前构建存储器层次的4种技术及基于这些技术构建的存储器所处的层次？

答：1.主存储器由DRAM（静态随机存储器）实现，处于中层。

2.靠近处理器的那层（cache）由SRAM（动态随机存储器）实现。

3.闪存，用作个人移动设备中的二级存储器。

4.磁盘，通常是服务器中容量最大和速度最慢的一层，处于

底层。

**7.** 在MIPS语言中，表示浮点数的32位二进制数，分为哪几个部分，分别代表着什么

意思？浮点数分为单精度与双精度，他们有什么区别？

答： 32位二进制数分为三个部分，1-23位是浮点数的尾数，24-31位表示浮点数的指数

32位表示的是浮点数的正负，其中0表示正数，1表示负数。

双精度浮点数比单精度增加了指数范围，并且提供了更多的有效位数来实现更大的

精度。单精度占用4个字节，为32位，有效数位为7位。双精度占用8个字节，为64位

，有效数位为16位。

**解析**

1.

2. 原程序执行时间：



新程序执行时间：



所以正确答案为D。

3. 书上第26页上面小字第二行

4. 原码表示为1.1010（x为负数，符号位为1）

反码表示为1.0101（符号位不变，其余位相反）

补码表示为1.0110（反码最低位加一）

5. A. -2^(n-1)~~2^(n-1)-1

B. MIPS里不存在减立即数指令

C. P75页，lui是读取立即数高位指令

D. 必须来自于寄存器

6. 解析:

易知A为42，B为44（其中‘C’为12），C为45，D为43 故选C

7. 答案：B。首先看第一位符号位是0，表示是正数，接着看8位指数位100 0010 0表示132，132-127=5，所以指数是5，最后看尾数0. 111 1101,加上1后左移5位是1111 11.01,整数部分是64，小数部分是0.25，加起来是63.25，答案选B。

8.解析

①：被乘数寄存器位数64变为32

②：取消了乘数寄存器

③：乘积寄存器本身硬件方面没有变化 故不选

④：被乘数不再移位

9. 答案：D地址为正数，不需要浪费1bit来表示符号位，故采用无符号位数来表示内存地址

10.

11. 解析：字节地址为703336，则其对应的块地址为703336/32=4396

对应块号即为(4396 mod 32 )=12

12.