**2016-2017学年第1学期**

**2015级《计算机组成原理》期末考试试题(A)**

**考试时间：2017年1月7日**

**班级 学号 姓名**

* 请将答案写在答题纸上，写明题号，不必抄题，字迹工整、清晰；
* 请在答题纸和试题纸上都写上你的班级，学号和姓名，交卷时请将试题纸、答题纸和草纸

一并交上来。

**一． 选择题（10分，每题2分）**

1．十进制实数10.25对应的IEEE754单精度的浮点数是（ ） 。

A. 41240000 B. 20BD0000 C. 420D0000 D. 23AB0000

2．计算机的存储器采用分级方式是为了（ ） 。

A．减少主机箱的体积   B．解决容量、价格、速度三者之间的矛盾

C．保存大量数据方便    D．操作方便

3．冯·诺依曼机工作的基本方式的特点是（  ）   。

A. 多指令流单数据流 B. 按地址访问并顺序执行指令

C. 堆栈操作 D. 存贮器按内容选择地址

4. 某程序在处理器上运行时长为20秒，经过优化之后，使其编译产生的指令数量是以前的50%，同时使CPI增加为原来的1.2倍，请问此程序在之后的编译程序中运行速度是多少 (  )  
 A.20×1.2/50% B.20×50%×1.2 C.20×50%/1.2 D.20×1.2

5. 完整的计算机系统包括：（ ）

A. 键盘 和主机 B. 计算机及其外部设备  
 C. 应用软件及系统软件 D. 计算机软件系统和硬件系统

**二． 简答题（20分，每题5分）**

1. 计算机的性能由哪三个关键因素决定？

2. 从传统的观点来看，基本计算机硬件系统由哪几个功能部件组成?每个部件完成的主要功能是什么?

3. 请简述旁路和阻塞的消除数据冒险机制.

4. 假设程序计数器(PC)被设置为0X2000 0000，是否可以使用 MIPS的跳转指令将PC设置为地址0X4000 0000？是否可以使用MIPS的相等则分支（beq）指令将PC设置为改地址？请说明原因。

**三．综合计算题（30分，每题15分）**

**1.** 某指令结构有两种实现方式，有A，B，C，D四类指令，时钟频率及CPI见下表：

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 实现方式 | 时钟频率 | CPI（A） | CPI(B) | CPI(C) | CPI(D) |
| P1 | 1.5GHZ | 2 | 2 | 2 | 2 |
| P2 | 2GHZ | 4 | 2 | 1 | 3 |

1. 某程序有105条指令，A有15%，B有20%，C有40%，D有25%，则哪种实现方式更快？
2. 求P2的总CPI
3. 如果B指令CPI减少一半，则P2的增速是多少？

**2.** MIPS中，常用的指令格式如下：

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 6位操作码（op） | 5位rs | 5位rt | 5位rd | 5位shamt | 6位funct |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 6位操作码（op） | 5位rs | 5位rt | | 16位Imm |
| 6位操作码（op） | 26位Imm | |

已知如下二进制数列：

A: 0000 0001 0011 0011 1011 0000 0010 0000

B: 0000 1010 1011 0010 1010 1101 0111 0110

C: 0001 0110 1011 0011 0010 1101 0111 0010

假设寄存器$t0到$t7的寄存器号为8~15，所存初始数据大小为各自寄存器号，$s0~$s7的寄存器号为16~23，所存初始数据为各自寄存器号的2倍。

1.若A是add指令，则A中的目的寄存器名是什么、执行该指令后其中所存数据是什么?

2.若B是跳转指令，PC为 1001 0011 1011 0001 1000 0010 1101 1111，

则跳转到的地址为什么?

3．若C是bne指令，PC为 1001 0011 1011 0001 1000 0010 1101 1111，

则目的地址是多少?

4.以B为掩码，对A进行XOR的结果(写成十六进制) 。

5.若A在$s0中，读立即数61(十进制)，lui $s0 ,61 后$s0中的结果(写成十六进制) 。

**四．流水线问题（20分）**

假设流水线由5段组成，他们分别是取指令（IF）、指令译码/读寄存器（ID，在脉冲的下降沿读取寄存器数据）、执行/访存有效地址计算（EX）、存储器访问（MEM）、结果写回寄存器（WB，在脉冲的上升沿就可以完成写回操作）。流水线要执行以下三条指令：

LW $10，20($1)

ADD $10, $10, $2

SW $10,24($1)

请分析这些指令在没有和有采用硬件提前计算或转发结果两种前提下，流水线各段中的执行情况，画出上述指令能正确执行的流水线时空图，并计算吞吐率和加速比。

**五． Cache和虚拟存储的综合应用（20分）**

某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为256MB，主存（物理）地址空间大小为16MB，页面大小为64KB；Cache采用直接映射方式，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如下图a和图b所示，图中页框号及标记字段的内容为十六进制形式。请回答下列问题：

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 虚页号 | 有效位 | 页框号 | …… |  | 块号 | 有效位 | 标记 | …… |
| 0 | 1 | 06 | …… |  | 0 | 1 | 0200 | …… |
| 1 | 1 | 04 | …… |  | 1 | 0 | --- | …… |
| 2 | 1 | 15 | …… |  | 2 | 1 | 04C0 | …… |
| 3 | 1 | 02 | …… |  | 3 | 1 | 01D2 | …… |
| 4 | 0 | --- | …… |  | 4 | 1 | 0640 | …… |
| 5 | 1 | 28 | …… |  | 5 | 1 | 14DA | …… |
| 6 | 0 | --- | …… |  | 6 | 0 | --- | …… |
| 7 | 1 | 32 | …… |  | 7 | 1 | 27AB | …… |

（a）页表的内容 （b） cache的部分内容

1）虚拟地址共有几位，那几位表示页号？物理地址共有几位，哪几位表示页框号（物理页号）？

2）使用物理地址访问Cache时，物理地址应划分成哪几个字段？要求说明每个字段的位数及在物理地址中的位置。

3）虚拟地址001C050H所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？访问该地址时是否Cache命中？要求说明理由。

4）假定为该机配置一个4路组相联的TLB，该TLB共可存放8个页表项，若其当前内容如下图所示，则此时虚拟地址027BAC6H所在的页面是否在主存中？要求说明理由。



（c）TLB部分内容