

# Okruhy otázok na písomnú a ústnu časť skúšky z Logických systémov

## Kombinačné logické obvody

- 1.1 Logické hradlá, pravdivostná tabuľka. Definícia a fyzikálna reprezentácia logických úrovní: *log. 1*, *log. 0* a stav „Z“. Meranie logických signálov.
- 1.2 Pravdivostná tabuľka a jej prepis do Karnaughovej mapy. Rôzne označenia a tvary mapy. Neúplne definovaná logická funkcia. Vytvorenie optimálnych konfigurácií a globálna optimalizácia.
- 1.3 Zápis algebrických výrazov minimálnej disjunktívnej a konjunktívnej formy. Aplikovanie zátvorkových pravidiel. Vplyv na zložitosť.
- 1.4 Prepis logických výrazov do foriem, ktoré obsahujú len jeden typ logického hradla – NAND resp. NOR. De Morganové pravidlá.
- 1.5 Zásady kreslenia elektrickej schémy. Vetvenie. Zápis správania sa logického obvodu zo známej schémy a jeho zjednodušenie. Minimalizácia počtu použitých IO v zapojení.
- 1.6 Časovanie/oneskorenie v kombinačných logických obvodoch. Časový priebeh logického signálu cez hradlo – ideálny a skutočný.
- 1.7 Hazardy v kombinačných logických obvodoch. Príčiny vzniku. Aké problémy spôsobujú? Identifikácia hazardu v Karnaughovej mape alebo z elektrickej schémy. Možnosti pre odstránenie hazardov spôsobených zmenou jedného vstupného logického signálu.
- 1.8 Náhrada logického hradla s iným typom. Zapojenia s otvoreným kolektorom. Tretí stav úrovne logického signálu – „Z“.
- 1.9 Návrhy častých zapojení – sčítačky, komparátory, prevodníky kódov, kódery a dekodery, multiplexory a demultiplexory, parita.
- 1.10 Získavanie údajov o kombinačných IO z *datasheets*.

## Sekvenčné logické obvody

- 2.1 Bloková schéma automatu – Moore, Meally a ich rovnice. Základné rozdiely medzi nimi. Princíp pamäťového efektu v synchrónnom a asynchrónnom automate.
- 2.2 Vysvetlite principiálne problémy pri návrhu asynchrónneho automatu. Vysvetlite príčinu vzniku kritických súbehov.
- 2.3 Vysvetlite činnosť elementárnych pamätí – R-S, D, J-K v čase, zapíšte ich správanie a zakreslite ich časové priebehy. Aký je vzťah medzi budiacimi signálmi a popisom správania – P, J, K a N? Popíšte činnosť pamäte so štruktúrou *Master-Slave*.
- 2.4 Detailná štruktúra a rovnice automatu pri návrhu s priamymi spätnými väzbami a pri návrhu s použitím elementárnych pamätí.
- 2.5 Mapa kódovania stavov automatu. Ako navrhnuť čo „najlepší“ kód automatu tak, aby výsledné zapojenie bolo čo najjednoduchšie?
- 2.6 Taktovanie synchrónnych automatov. Vysvetlite úlohu hodinového signálu. Návrh parametrov hodinového signálu – „t“ a „T“.
- 2.7 Zapojenia a princípy činnosti častých zapojení – register „*latch*“, čítač, delič frekvencie, posuvný register, univerzálny register.
- 2.8 Získavanie údajov o sekvenčných IO a „čítanie“ časových priebehov.
- 2.9 **Odborníci ...PI?** Monostabilné a bistabilné generátory pravouhlých signálov a ich realizácia z tranzistorov a logických hradiel, kryštálové oscilátory. Schmithov klopný obvod – princíp činnosti a použitie.

