

Instituto Tecnológico de Costa Rica
Área Académica de Ingeniería en Computadores

BITÁCORA: PROYECTO INDIVIDUAL

CE 1107: FUNDAMENTOS DE ARQUITECTURA DE COMPUTADORES

I-2024

Profesor: Luis Chavarría Zamora

Carlos Andrés Contreras Luna

Carnet: 2021476501

25 de marzo de 2024

Bitácora

Día 1: 19/03/2024

Actividades: Se comenzó a modelar el encodificador por medio de algebra booleana y mapas-k.

Evidencia:

Código de Gray	Exceso 3
ABC	XYZ
000	011
001	100
011	101
010	111
111	000
101	001
100	010

Día 2: 21/03/2024

Actividades: Se redujo uno de los circuitos obtenidos a partir de un mapa-k, debido a que se notó que sin reducción serían necesarias muchas compuertas lógicas y la realización de conexiones complicadas en protoboard.

Evidencia:

Reducción de z :

$$z = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC$$

$$z = \overline{A}[\overline{B}\overline{C} + B\overline{C}] + A[\overline{B}\overline{C} + \overline{B}C]$$

$$z = \overline{A}[\overline{B}(\overline{C} + C)] + A[\overline{B}(\overline{C} + C)]$$

Tomando $K = \overline{B}C$

$$z = \overline{A}\overline{K} + AK$$

$$z = \overline{A} \oplus K$$

Devolviendo el cambio

$$z = \overline{A} \oplus [\overline{B}(\overline{C} + C)]$$

Día 3: 22/03/2024

Actividades: Partiendo del actuador utilizado en el Taller 2, se comenzó a montar el encodificador en Tinkercad para comprobar el funcionamiento correcto de dicho encodificador, a partir de LEDs que permiten comprobar si la salida binaria es correcta.

Evidencia:

