

LABORATORIO DE DISEÑO DE SISTEMAS DIGITALES

PROYECTO

Implementar un Sistema Embebido para usarlo en la detección de lenguaje de señas, utilizando el equipo MYO provisto por el profesor, para medir vía bluetooth señales de electromiografía [1], las letras que usaremos son las que se muestran a continuación en la figura 1.

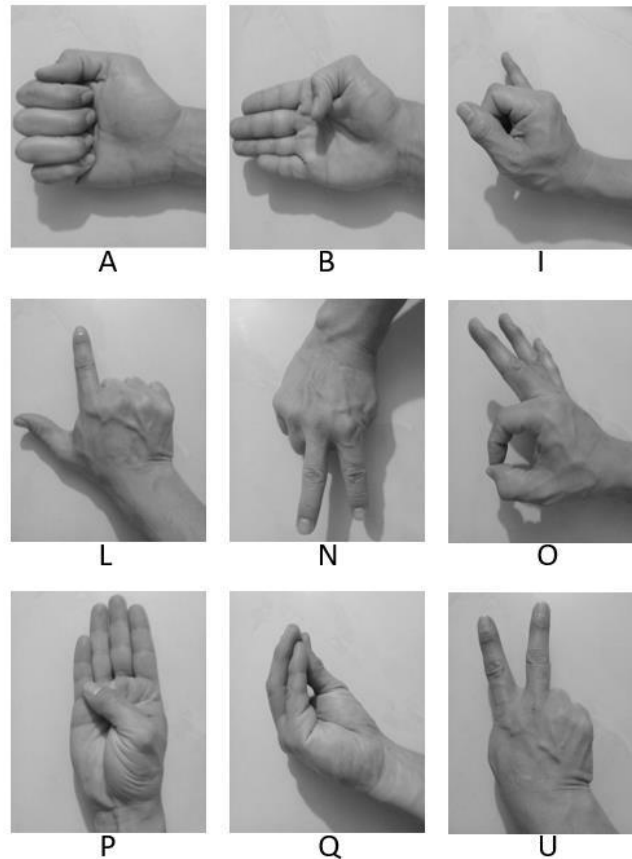


Figura 1: tareas motoras

El sistema de detección de lenguaje de señas deberá considerar la actividad muscular del antebrazo, como se muestra en la figura 2. El sistema deberá tener como salida un monitor VGA que reproduzca la letra detectada.

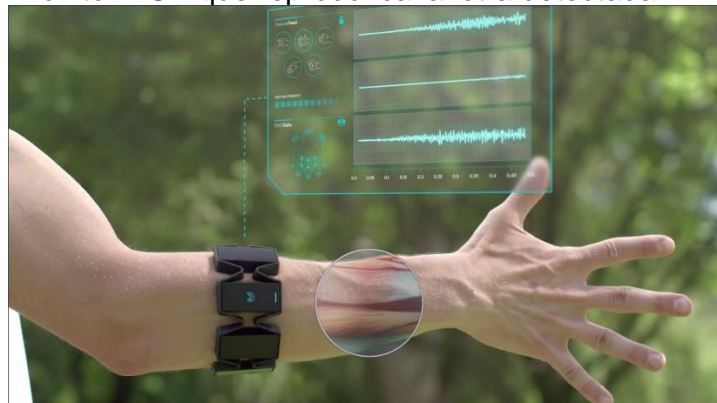


Figura 2: señales de electromiografía medidas con el MYO

La implementación debe hacerse según las directrices generales para resolver y presentar los proyectos que serán subidos en SidWeb [2]. Este proyecto debe ser resuelto usando algoritmos de lenguaje supervisado [3-9], en la figura 3 se muestran la clasificación de algoritmos con estas características.

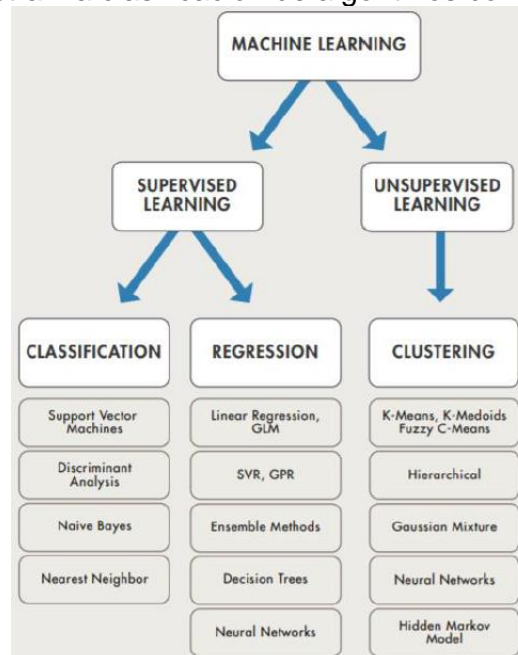


Figura 3: Algoritmos de Machine Learning

Referencias:

1. Enlace a Video promocional MYO:
<https://www.youtube.com/watch?v=te1RBQQIH4>
2. Manual de Usuario DE10 Standard Enlace:
ftp://ftp.altera.com/up/pub/Intel_Material/Boards/DE10-Standard/DE10_Standard_User_Manual.pdf
3. C++ machine learning library for embedded electronics and robotics:
<https://github.com/FidoProject/Fido>
4. Navarría, L., Rapallini, J. A., & Quijano, A. A. (2009). Desarrollo de redes neuronales en FPGA.
5. Muñoz, G. T., Chávez, S. J. Z., & Casrua, V. H. B. (2008). Red Neuronal Implementada en FPGA. ELECTRÓNICA—UNMSM, 9.
6. Santos, P., Ouellet-Poulin, D., Shapiro, D., & Bolic, M. (2011, May). Artificial neural network acceleration on FPGA using custom instruction. In Electrical and Computer Engineering (CCECE), 2011 24th Canadian Conference on (pp. 000450-000455). IEEE.
7. <https://inaoe.repositorioinstitucional.mx/jspui/bitstream/1009/94/1/PanoA AD.pdf>
8. Gadea-Gironés, R., Colom-Palero, R., & Herrero-Bosch, V. (2018). Optimization of Deep Neural Networks Using SoCs with OpenCL. Sensors (Basel, Switzerland), 18(5).
9. Aliaga, R. J., Gadea, R., Colom, R. J., Monzó, J. M., Lerche, C. W., & Martínez, J. D. (2009). System-on-chip Implementation of Neural network Training on FPGA. International Journal On Advances in Systems and Measurements Volume 2, Number 1, 2009.

Link Machine Learning: <https://goo.gl/BNkUMC>