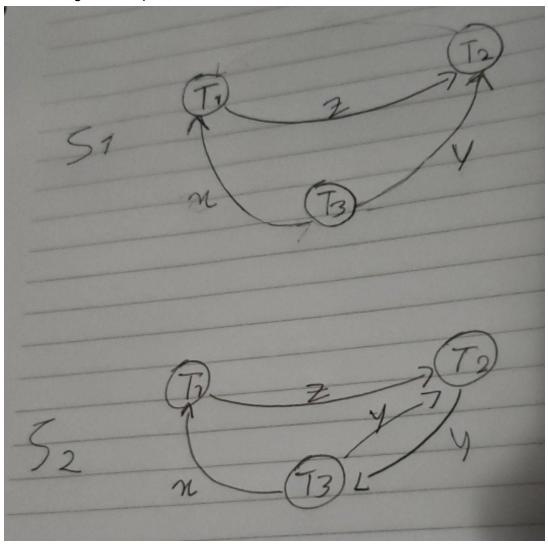
TD - 29

Aluno: Vinicius Carloto Carnelocce

- 1. Supondo que o valor inicial seja X = 90, na figura 2(a) a transação T2 soma M em X resultando em X = 92, logo, não obedece à regra de consistência implícita. Nesse caso, a condição estipulada faz com que T2 seja abortada e X volte a ser 90. Na figura 2(b) a transação T1 subtrai N de X e grava no buffer antes que T2 leia X. A seguir, T2 lê X = 88 e soma M em X, resultando em X = 90, que satisfaz a regra de consistência implícita.
- 2. Existem (4 + 2)! / ((4)! * (2)!), ou 15, schedules para T1 e T2. Sabemos também que existem (2)! schedules serializáveis, com os seguintes schedules seriais equivalentes :
 - a. t1 -> t2;
 - b. t2 -> t1;
- 3. Calculando (3)! sabemos que existem 6 schedules serializáveis, equivalentes aos seguintes schedules seriais:
 - a. t1 -> t2 -> t3;
 - b. t1 -> t3 -> t2;
 - c. t2 -> t1 -> t3;
 - d. t2 -> t3 -> t1;
 - e. t3 -> t1 -> t2;
 - f. t3 -> t2 -> t1;

4. Observe o gráfico de precedência abaixo:



O schedule S2 apresenta um ciclo, logo não é serializável.

Como não existem ciclos em S1, ele é serializável e apresenta o seguinte schedule serial equivalente:

a. t3 -> t1 -> t2;