

2/8/2007

ארכיטקטורת מחשבים – תרגיל 1 (פרק 5)

מרצה: ד"ר כרמי מרימוביץ
מועד הגשה: 16/8/2007

1. הוסיפו למחשב הבסיסי JK-FF בשם F . הפעולות עליו הן:

$$xT_3 : F \leftarrow 1,$$

$$yT_1 : F \leftarrow 0,$$

$$zT_2 : F \leftarrow \bar{F},$$

$$wT_5 : F \leftarrow G.$$

שרטטו דיאגרמה לוגית הממשת זאת הפעולות.

2. רישמו ביטויים בוליאניים עבור מבואות הבקרה של האוגר PC.

3. שנו את המחשב הבסיסי באופן הבא.

(א) הוסיפו אוגר בשם CTR. זהויו על ה-Bus יהיה $S_2S_1S_0 = 000$.

(ב) החליפו את הפקודה ISZ בפקודה

$$LDC\ addresss \quad CTR \leftarrow M[address]$$

(ג) הוסיפו את הפקודה LCSZ: העלאת CTR ב-1 ודילוג על ההוראה הבאה אם התוצאה הינה אפס.

4. שנו את המחשב הבסיסי כך שיתמוך בזכרון $65,536 \times 16$ מילים באופן הבא: מבנה פקודה המשתמשת במיעון עקיף נשאר ללא שנוי. בפקודות המשתמשות במיעון ישיר, הכתובת תהיה במילה העוקבת לפקודה.

5. למחשב יש זכרון בגודל $16,384 \times 40$ מילים. במחשב זה אורך פקודה 20 ביטים, מתוכם 6 ביטים הינם קוד-פעולה ו-14 ביטים הינם כתובת. (אין מיעון עקיף). בכל מילה בזכרון מאחסנים שתי פקודות. במחשב אוגר IR ברוחב 40 ביטים. תארו את שלבי השליפה והביצוע של פקודות במחשב זה.