

Fakultät Informatik Institut für Technische Informatik, Professur für Prozessorentwurf

## Rechnerarchitektur: Übungssatz 7

## Aufgabe 7.1

Machen Sie sich mit der Funktionsweise des NOR-Grund-Flip-Flops (NOR-GFF) vertraut!

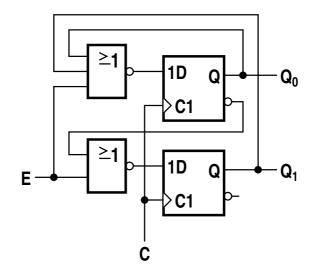
- (a) Stellen Sie die Wertetabelle auf! Was unterscheidet das Flip-Flop von einem Schaltnetz?
- (b) Stellen Sie die Zustandsübergangstabelle auf!
- (c) Was passiert bei der Eingangsbelegung R = S = 1?
- (d) Entwerfen Sie eine kombinatorische Vorschaltung, bei der das Setzen bei der Eingangsbelegung R' = S' = 1 dominiert!
- (e) Entwerfen Sie eine kombinatorische Vorschaltung, die aus einem RS-FF ein taktzustandsgesteuertes D-Flip-Flop macht!

## Aufgabe 7.2

Entwerfen Sie einen synchronen Vor-/Rückwärtszähler mit D-FF, der modulo-8 von 0 bis 7 zählen kann: Eingänge:  $\overline{x}$  - rücksetzen,  $\overline{v}$  /r - vor-/rückwärts

- (a) Welche Kodierung der Zustände ist sinnvoll, wenn der Zählerstand als Dualzahl ausgegeben werden soll?
- (b) Wie viele Zustände, Flip-Flops und Ausgangsleitungen (zur Anzeige des Zählerstandes) werden benötigt?
- (c) Zeichnen Sie den Zustandsübergangsgraphen des Zählers!
- (d) Stellen Sie die Zustandsübergangstabelle auf (verkürzt)!
- (e) Entwickeln Sie die Schaltung!

**Aufgabe 7.3**Gegeben sei die folgende Schaltung:



- (a) Ermitteln Sie die Ansteuerfunktionen der D-Eingänge der Flip-Flops!
- (b) Stellen Sie die Zustandsübergangstabelle auf!
- (c) Zeichnen Sie den Zustandsgraphen!
- (d) Geben Sie eine geeignete Bezeichnung für die Schaltung an!