



## Rechnerarchitektur: Übungssatz 5

### Aufgabe 5.1

Entwerfen Sie eine Schaltung zum Vergleich zweier zweistelliger Dualzahlen  $(a_1 a_0)$  und  $(b_1 b_0)$ ! Das Ergebnis  $y$  soll genau dann den Wert 1 annehmen, wenn  $a < b$ .

- (a) Stellen Sie die Schaltbelegungstabelle auf!
- (b) Vereinfachen Sie die Funktionsgleichung mit Hilfe eines KV-Diagramms!
- (c) Realisieren Sie die Schaltung unter ausschließlicher Nutzung von NAND-Gattern beliebiger Eingangszahl!

### Aufgabe 5.2

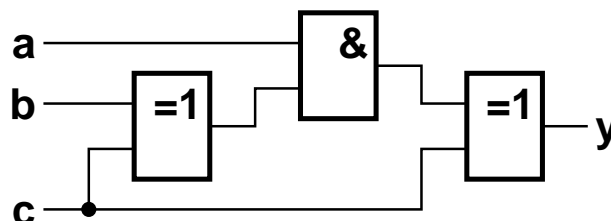
Analysieren und Interpretieren Sie die Exklusiv-ODER-Funktion (XOR)  $y = x_1 \oplus x_0$ :

- (a) Stellen Sie die Wahrheitstabelle auf!
- (b) Geben Sie die Funktionsgleichung in disjunktiver Normalform an!
- (c) Ist diese Funktion kommutativ und assoziativ?
- (d) Wie lautet das Ergebnis bei der Verknüpfung eines Wertes  $x$  mit sich selbst?
- (e) Kann aus der Gültigkeit der Gleichung  $y = x_1 \oplus x_0$  und bekannten Werten für  $y$  und  $x_1$  eindeutig auf den Wert von  $x_0$  geschlossen werden? Wenn ja, wie?
- (f) Besteht diese Möglichkeit der Gleichungsumstellung auch für die Verknüpfungen UND (AND) und ODER (OR)?
- (g) Betrachten Sie den Eingang  $x_1$  als Steuer- und den Eingang  $x_0$  als Dateneingang. Wie lässt sich unter dieser Betrachtungsweise die Funktion eines XOR-Gatters interpretieren?

### Aufgabe 5.3

Schaltungen mit XOR-Verknüpfungen sind insbesondere in der Arithmetik weit verbreitet. Deren Analyse unter Verwendung der gewohnteren Verknüpfungen NOT, AND, OR wird jedoch schnell sperrig. Deshalb ist es mitunter hilfreich, sich der Interpretation aus Aufgabe 5.2 zu bedienen.

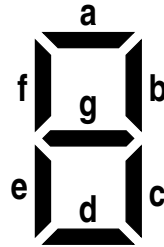
- (a) Nehmen Sie für folgendes Schaltnetz einen geeigneten Steuereingang an und leiten Sie so die Funktion des Schaltnetzes her!



- (b) Welcher grundlegende Funktionsblock wird durch diese Schaltung realisiert?

#### Aufgabe 5.4

(Zusatzaufgabe) Entwerfen Sie ein Schaltnetz, das eine dezimale Zifferinformation im BCD-Code  $x = (x_3x_2x_1x_0)$  zur Ansteuerung einer 7-Segmentanzeige mit den Segmenten  $a$  bis  $g$  umkodiert. Alle Ein- und Ausgänge des Schaltnetzes seien high-aktiv.



- (a) Stellen Sie die Schaltbelegungstabelle auf und übertragen Sie die Ausgangsfunktionen in KV-Diagramme!
- (b) Vereinfachen Sie die Gleichungen für die Ausgänge *global* unter Nutzung gemeinsamer Teilterme.
- (c) Implementieren Sie das gesuchte Schaltnetz unter ausschließlicher Verwendung von NAND-Gattern!
- (d) Beschränken Sie sich bei der Implementierung auf NAND-Gatter mit zwei Eingängen.