# Arquitetura do PlayStation 2

Ana Carolina Simões Ramos Rafael Belisario de Oliveira Kalilo Teixeira Gonçalves Thiago Rodrigues da Cunha Marafeli



# O Console

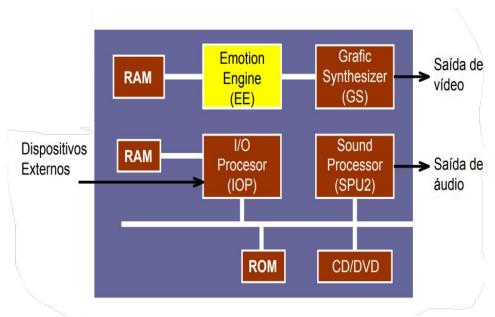


- Console de jogos eletrônicos produzido pela Sony Computer Entertainment.
- O Playstation 2 não era um dos consoles mais poderosos de sua geração, mas conseguiu atingir um nível de popularidade impensável para outras empresas.
- O mais vendido de todos os tempos - 155 milhões de unidades.
- Muito popular só parou de ser fabricado 13 anos após o lançamento.

# Arquitetura Interna

A arquitetura interna de um console de PlayStation 2 é formada por:

- Processador Emotion Engine (EE)
- Placa gráfica Graphics Synthesizer (GS)
- Dynamic Sound Processor (SPU2)
- Processador de entrada e saída In Out Processor (IOP)
- Sistema de DVD/CD Rom



# Emotion Engine (EE)

#### Especificações:

- Dimensão da memória do sistema: 32
  MB RDRAM direta
- Largura de banda do barramento de memória: 3.2 GB por segundo.
- Desempenho de ponto flutuante: 6.2 GFLOPS
- Transformação geométrica 3D: 66 milhões de polígonos por segundo.
- Descodificador de imagens comprimidas: MPEG2
- Barramento: 32 bits
- Frequência de clock: 294.912 MHz
- CPU Core de 128 bits



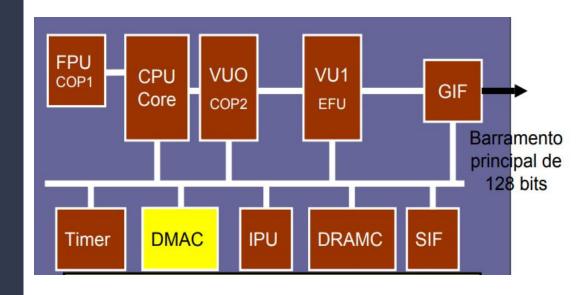


# **Emotion Engine (EE)**

- Processador com arquitetura RISC de 32 bits;
  - Dispositivo trabalha com instruções repetitivas e fluxo de dados grande.
- Consiste em "unidades" separadas, cada uma realizando uma tarefa específica, integradas no mesmo dado.
- Todos os componentes são integrados em uma matriz e são conectados (com exceção da FPU) por meio de um barramento interno compartilhado de 128 bits.
- O núcleo comporta:
  - o 16 KB de cache para informações;
  - 8 KB de cache para dados;
  - 16 KB de cache para scratchpad memory.

# Arquitetura da Emotion Engine (EE)

- Núcleo de CPU MIPS III
- Unidade de vetor (que na verdade são duas unidades de vetor, VU0 e VU1).
- Coprocessador de ponto flutuante ou FPU
- Unidade de processamento de imagem (a IPU é basicamente um decodificador MPEG2 com alguns outros recursos).
- Controlador DMA de 10 canais
- Unidade de interface gráfica (GIF)
- Interface RDRAM e interface I / O (para conectar os dois bancos RDRAM e o processador I / O, respectivamente).



# Núcleo da CPU MIPS III (CPU Core)

- Duas ULAs inteiras de 64 bits (Unidade lógica e aritmética);
- Uma unidade de carga / armazenamento de 128 bits;
- Uma Unidade de Execução de Branch;
- Co-processador FPU (COP1);
- Co-processador vetorial, VU0 (COP2);
- Os dois pipelines podem operar em conjunto e executar instruções inteiras de 128 bits.

### Estágios do Pipeline:

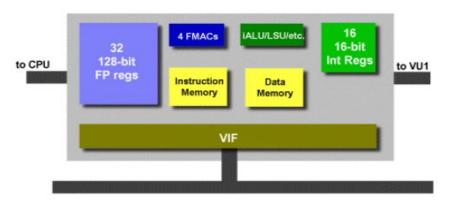
- 1. Seleção do PC
- 2. Fetch de instruções (Obter instruções)
- 3. Decodificação das instruções e leitura de registradores;
- 4. Execução;
- 5. Acesso a cache;
- 6. Writeback.

### VUo e VU1

#### VU0

- Arquitetura SIMD/VLIW de 128 bits;
- Co-processador (COP2) da CPU para macro-instruções (128 bits);
- 8k de memória de dados e instruções;
- Utilizada para operações complexas, como cálculos físicos.

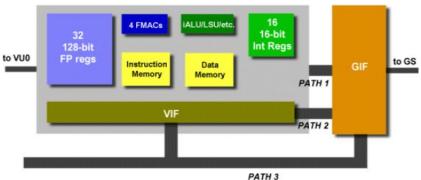
#### **Vector Unit 0**



#### VU1

- Pré processador geométrico para o Graphic Synthesizer (GS);
- Não possui um caminho direto para a CPU core, mas possui para o GIF (Graphic Interface Unit)
- 16k de cache de dados e de instruções;
- Mais usada para transformações;

#### **Vector Unit 1**



## Controlador DMA (DMAC), Image Processing Unit (IPU) e Graphic Synthesizer (GS)

#### **Controlador DMA (DMAC)**

- Controla o acesso de memória dos dispositivos;
- Essencial para o desempenho da EE;

#### Image Processing Unit (IPU)

- Processador de descompressão de imagem;
- Decodifica vídeos MPEG2;
- Quantização de vetores;
- Controle de transparências;

#### **Graphic Synthesizer (GS)**

- Frequüência de clock de 150MHz;
- Largura de banda de memória 1,2Gb/s;
- Taxa de processamento 2,4 GPixel/s;
- Memória de 8Kb para frame e texturas;



### Renderização 3D no PS2

- DSP(Digital Signal Processing) possui capacidade de fazer um MAC (multiplicação-acumulação) em um único ciclo.
- Produto Escalar
- O Emotion Engine tem um total de 10 FMACs (Acumuladores múltiplos de ponto flutuante).
- Emotion Engine contém um controlador DMA de 10 canais (DMAC) para gerenciar até 10 transferências simultâneas nos barramentos internos de 128, 64 e 16 bits
- Listas de Exibição

# Referências

- R. Copetti, "Playstation 2 Architecture A Practical Analysis", Copetti.org, 2020. [Online]. Disponíve em: <a href="https://www.copetti.org/writings/consoles/playstation-2/">https://www.copetti.org/writings/consoles/playstation-2/</a>. [Acessado em 03/01/2022].
- playstationdev.wiki, <u>PS2 Developers Wiki</u>. <a href="https://playstationdev.wiki/ps2devwiki/index.php?title=Main\_Page">https://playstationdev.wiki/ps2devwiki/index.php?title=Main\_Page</a> [Acessado em 02/01/2022].
- "Vector Unit Architecture for Emotion Synthesis". Arquivado do original em 10 de maio de 2018. Recuperado em 26 de abril de 2017.
- "Otimizações de programação PS2" (PDF). Arquivado do original (PDF) em 20 de julho de 2011. Recuperado em 11 de novembro de 2010.
- "Manual de instruções do PlayStation 2 SCPH-39001". Arquivado do original em 16/12/2013. Retirado 2013-12-16.