0-20ns内，重置rst=1,使能信号enable处于未知态，led信号led[7:0]= (ff)16=(11111111)2即全亮

20ns以后，rst=0，使能信号enable[2:0]=(4)16=(100)2，即E1=E2=0,E3=1，译码器正常工作

第25ns时clk上升沿，此时switch=(0)16=(000)2，led信号变为led[7:0]= (fe)16=(11111110)2

第35ns时，switch由(0)16=(000)2变为(2)16=(010)2，下一个clk上升沿第45ns时，led信号变为 (fb)16=(11111011)2

第195ns时，switch由(2)16=(010)2变为(4)16=(100)2，下一个clk上升沿第205ns时，led信号变为 (ef)16=(11101111)2

第355ns时，switch由(4)16=(100)2变为(7)16=(111)2，下一个clk上升沿第365ns时，led信号变为 (7f)16=(01111111)2

…

