

Prof. Dr. Stefan Michael Blawid Departamento de Engenharia de Computação Centro de Informática

Tel. (81) 2126-8430 r: 4328 sblawid@cin.ufpe.br https://sites.google.com/a/cin.ufpe.br/if817/

## **APS-4: Nível do Sistema de Computador**

## Jogar

Jogue o jogo NAND: <a href="https://nandgame.com/">https://nandgame.com/</a>

O portão NAND serve como uma pedra angular na lógica digital, sendo universalmente capaz de construir todas as funções lógicas por meio de combinações inteligentes. Neste jogo cativante, você embarcará em uma jornada de descoberta, construindo progressivamente funções lógicas cada vez mais intricadas, desde o rudimentar até o sistêmico. Cada nível se baseia no fundamento do anterior, reforçando sua compreensão enquanto você navega pelos desafios. Esta empreitada lúdica, porém educativa, oferece um vislumbre prático da aplicação de conceitos teóricos discutidos em aulas, aproximando a teoria da prática na construção de sistemas de computadores.

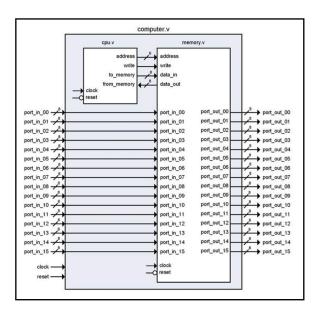
1. **(1.6 pontos)** Complete o nível cinco: "Processor". Documente seu progresso por meio de capturas de tela do seu design e uma explicação por escrito.

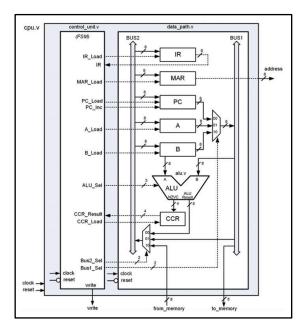
## **Desenvolver**

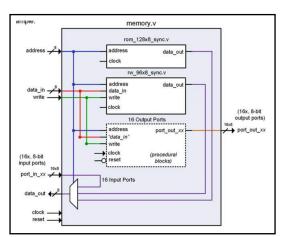
Os processos de design contemporâneos dependem fortemente de ferramentas de design assistido por computador (CAD) para gerenciar a escala e a complexidade das arquiteturas digitais modernas. No cerne dessa metodologia estão as linguagens de descrição de hardware (HDLs) como Verilog. Por meio das HDLs, modelos descritivos de componentes de hardware são elaborados, possibilitando simulações rigorosas para validação de modelos e facilitando a síntese e minimização assistidas por computador para a realização da circuitaria final. Dominar tais ferramentas requer uma jornada semelhante à empreendida no jogo do NAND - partindo do básico e progredindo gradualmente até o nível do sistema, enquanto aprimora suas habilidades e entendimento.

**Objetivo:** Implemente um sistema de computador de 8 bits **computer.v.** O sistema está estruturado em dois níveis hierárquicos mostrados na Fig. 1. O arquiteto especificou templates para os blocos principais: **computer.v**, **memory.v**, **data\_path.v** e **control\_unit.v**, que precisam ser complementados pelas equipes de desenvolvedores. Você pode utilizar todos os módulos desenvolvidos nas atividades anteriores (APS1.2, APS2.2 e APS3.2), especialmente, ALUb.v, reg8b.v e count8b.v. Para documentar seu projeto você precisa escrever um relatório do projeto (arquivo .pdf) e fornecer todos os módulos Verilog desenvolvidos e seus testbenches.

Fig. 1: Diagrama de blocos do sistema de computador de 8 bits







2. **(2 pontos)** *Memory*: Complete o módulo de memory.v. O arquiteto forneceu módulos adicionais (rom\_128x8\_sync.v, rw\_96x8\_sync.v, port\_out8\_sync.v) que podem ser usados como estão. Valide seu projeto com uma bancada de testes adequada cobrindo casos de uso essenciais, por exemplo, (i) Os dados podem ser armazenados de data\_in na memória (ROM, RAM, Saída) dependendo do endereço; (ii) Os dados podem ser enviados para data\_out da memória (ROM, RAM) ou portas de entrada; (iii) As portas de saída são mapeadas diretamente para a memória IO, etc. Você precisa incluir capturas de tela das formas de onda simuladas em seu relatório.

- 3. **(2 pontos)** *Data Path*: Conclua o módulo **data\_path.v**. Valide seu projeto com uma bancada de testes adequada cobrindo casos de uso essenciais, por exemplo, (i) Registros (IR, PC, A, B) podem ser carregados from\_memory com um novo valor; (ii) PC, A ou B podem ser enviados para\_memory dependendo de Bus1\_Sel; (iii) A ALU pode realizar diferentes operações e os resultados monitorados em CCR\_Result e to\_memory; (iv) MAR pode ser carregado from\_memory com um novo valor visível no endereço, etc. Você precisa incluir capturas de tela das formas de onda simuladas em seu relatório.
- 4. (2 pontos) Controller: Conclua o módulo control\_unit.v. O modelo do arquiteto segue a abordagem de três blocos (STATE\_MEMORY, NEXT\_STATE\_LOGIC, OUTPUT\_LOGIC). Sintetize seu código pelo menos para um número selecionado de instruções. Leia os códigos hexadecimais (IR) das instruções correspondentes e verifique as saídas de controle. Você precisa incluir capturas de tela do esquema e dos casos de uso em seu relatório.
- 5. **(2 pontos)** Run a Program: Conclua o módulo computador.v. Escrever um programa simples em alto nível e traduzir para uma sequência de instruções de máquina. Carregue o conjunto de instruções na ROM (veja rom\_128x8\_sync.v para obter um exemplo). Verifique a execução correta com uma bancada de testes adequada. Você precisa documentar a execução no relatório .pdf (i) Projetando diagramas de estado de instruções selecionadas do seu programa e (ii) Incluindo e explicando as formas de onda simuladas para as mesmas instruções (veja também Aula 6-4).
- 6. **(0.4 pontos)** Escreva uma autoavaliação muito curta sobre o sucesso do projeto. O controlador funciona conforme o esperado ou ainda apresenta alguns erros a serem corrigidos? O que sua equipe poderia ter feito melhor em seu próximo projeto digital? Dê uma pontuação ao seu projeto (n de 10).