

## Esame Di Progettazione di Sistemi Digitali -Canale AL 16/02/2021 (B)

### Esercizio 1 (3 punti)

La funzione di 4 variabili,  $f(x_4, x_3, x_2, x_1)$ , vale 1 se  $x_3(x_2 + x_1) = 1$  mentre risulta non specificata (termini don't care) se si verifica la condizione  $x_4 + x_3 + x_1 = 0$ , mentre la funzione  $g(x_4, x_3, x_2, x_1)$ , vale 1 sia se  $x_4 + \bar{x}_2 + \bar{x}_1 = 0$  che se  $x_3x_1 = 1$ , mentre risulta non specificata se  $\bar{x}_4 + x_3 = 0$ . Progettare la rete che realizza le funzioni  $f$  e  $g$  utilizzando una PLA con il numero minimo di righe.

Tabella della verità:

x4	x3	x2	x1	$f$	$g$
0	0	0	0	-	0
0	0	0	1	0	0
0	0	1	0	-	0
0	0	1	1	0	1
0	1	0	0	0	0
0	1	0	1	1	1
0	1	1	0	1	0
0	1	1	1	1	1
1	0	0	0	0	-
1	0	0	1	0	-
1	0	1	0	0	-
1	0	1	1	0	-
1	1	0	0	0	0
1	1	0	1	1	1
1	1	1	0	1	0
1	1	1	1	1	1

Y

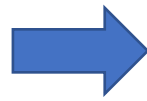
	x4,x3				
	00	01	11	10	
x2,x1	00	-	0	0	0
	01	0	1	1	0
	11	0	1	1	0
	10	-	1	1	0



$$f = x_3x_1 + x_3x_2$$

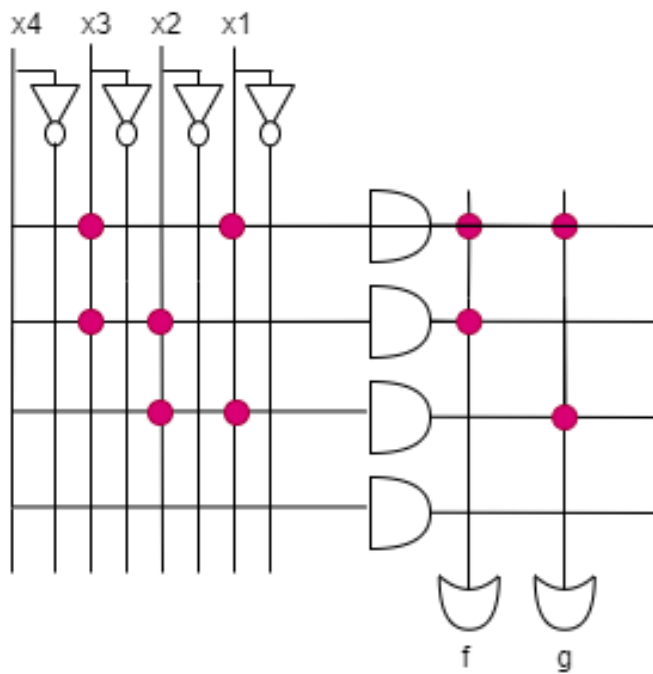
Y

	x <sub>4</sub> ,x <sub>3</sub>	00	01	11	10
x <sub>2</sub> ,x <sub>1</sub>	00	0	0	0	-
	01	0	1	1	-
	11	1	1	1	-
	10	0	0	0	-



$$g = x_3x_1 + x_2x_1$$

**PLA:**



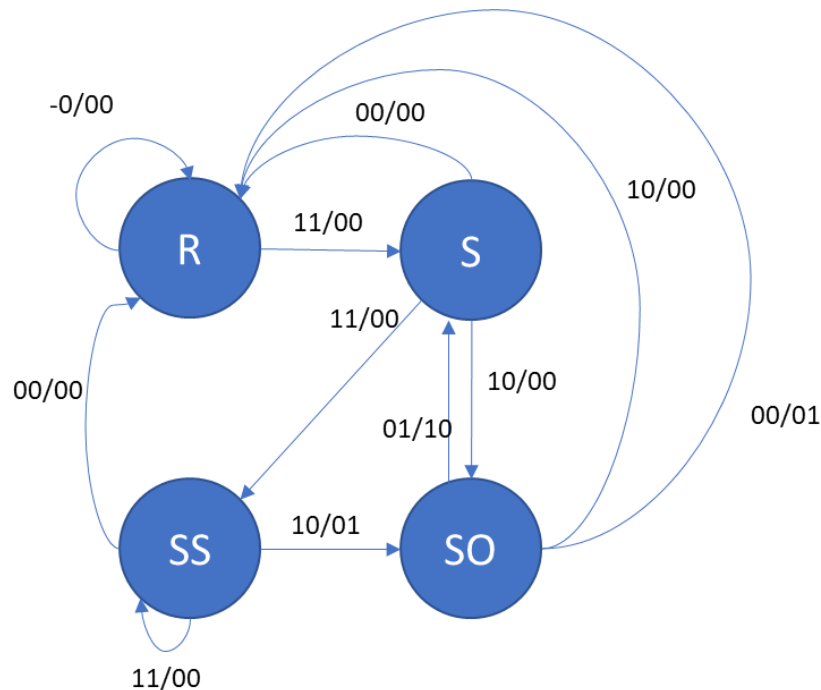
## Esercizio 2 (8 punti)

Progettare un circuito sequenziale con due ingressi  $x_1, x_0$ , che codificano i caratteri B, O, S nel seguente modo:

$x_1, x_0$	carattere
00	B
10	O
11	S

Il circuito ha 2 uscite  $z_1$  e  $z_0$ . L'automa fornisce  $z_1=1$  quando riceve in ingresso la sequenza SOS e  $z_0=1$  quando riceve in ingresso la sequenza SOB o la sequenza SSO. Sono ammesse sovrapposizioni. Realizzare la parte combinatoria con ROM e usare almeno un flip-flop di tipo SR.

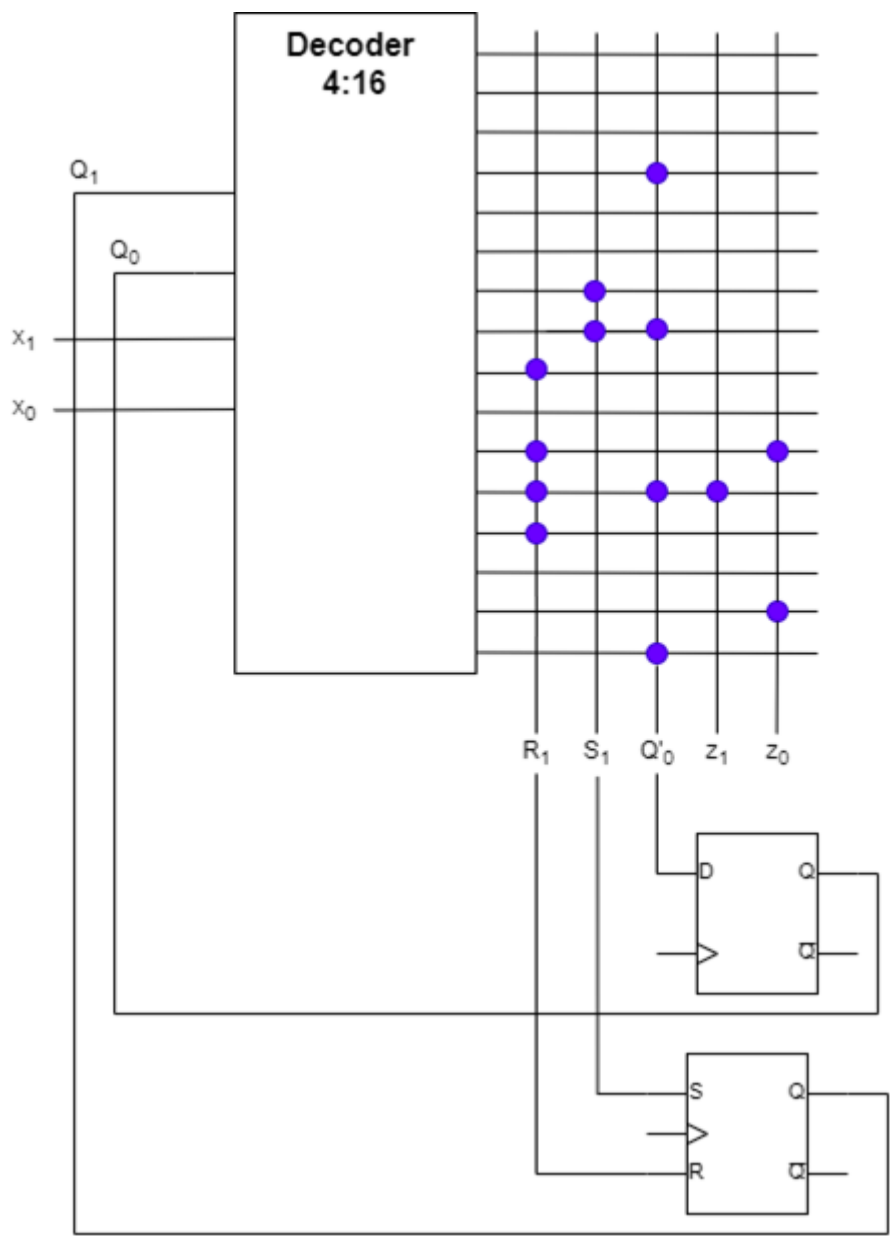
a) Automa:



b) tabella degli stati, utilizzando un flip-flop SR per  $Q_1$  e un flip-flop D per  $Q_0$

PS	$Q_1$	$Q_0$	$x_1$	$x_0$	NS	$Q_1'$	$Q_0'$	$S_1$	$R_1$	$z_1$	$z_0$
R	0	0	0	0	R	0	0	0	-	0	0
R	0	0	0	1	-	-	-	-	-	-	-
R	0	0	1	0	R	0	0	0	-	0	0
R	0	0	1	1	S	0	1	0	-	0	0
S	0	1	0	0	R	0	0	0	-	0	0
S	0	1	0	1	-	-	-	-	-	-	-
S	0	1	1	0	SO	1	0	1	0	0	0
S	0	1	1	1	SS	1	1	1	0	0	0
SO	1	0	0	0	R	0	0	0	1	0	0
SO	1	0	0	1	-	-	-	-	-	-	-
SO	1	0	1	0	R	0	0	0	1	0	1
SO	1	0	1	1	S	0	1	0	1	1	0
SS	1	1	0	0	R	0	0	0	1	0	0
SS	1	1	0	1	-	-	-	-	-	-	-
SS	1	1	1	0	SO	1	0	-	0	0	1
SS	1	1	1	1	SS	1	1	-	0	0	0

c) realizzazione di  $R_1, S_1, Q_0, z_1, z_0$  tramite ROM



### Esercizio 3 (5 punti)

Analizzare la macchina a stati mostrata in figura. Scrivere le tabelle degli stati futuri e di uscita e disegnare l'automa (diagramma di transizione degli stati).

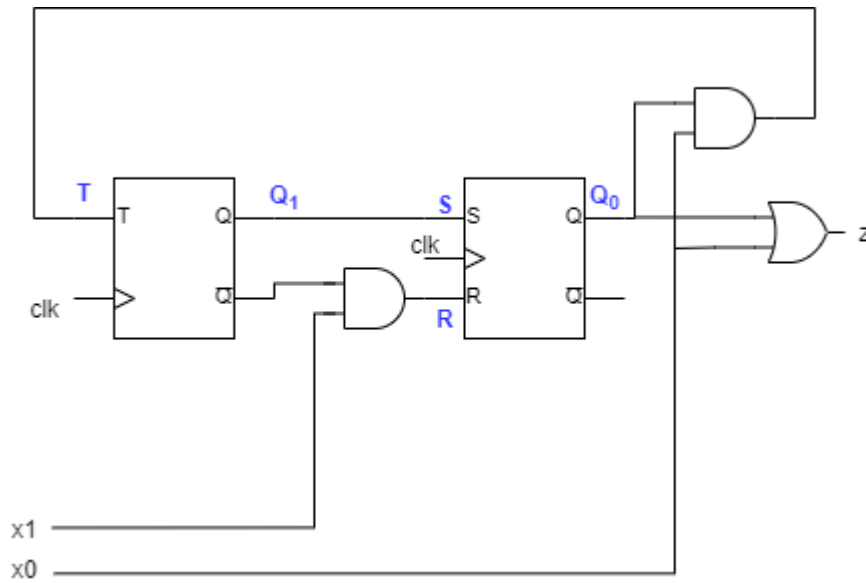
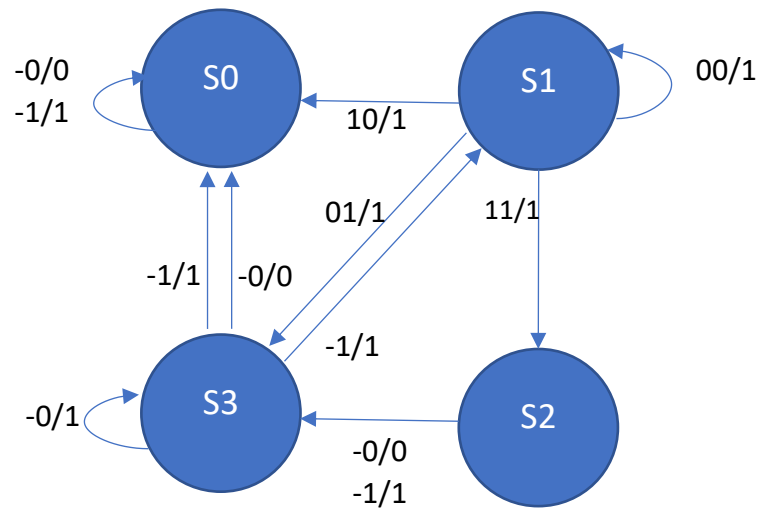


Tabella degli stati

Q <sub>1</sub>	Q <sub>0</sub>	x <sub>1</sub>	x <sub>0</sub>	S	R	T	Q <sub>1</sub> '	Q <sub>0</sub> '	z
0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	1
0	0	1	0	0	1	0	0	0	0
0	0	1	1	0	1	0	0	0	1
0	1	0	0	0	0	0	0	1	1
0	1	0	1	0	0	1	1	1	1
0	1	1	0	0	1	0	0	0	1
0	1	1	1	0	1	1	1	0	1
1	0	0	0	1	0	0	1	1	0
1	0	0	1	1	0	0	1	1	1
1	0	1	0	1	0	0	1	1	0
1	0	1	1	1	0	0	1	1	1
1	1	0	0	1	0	0	1	1	1
1	1	0	1	1	0	1	0	1	1
1	1	1	0	1	0	0	1	1	1
1	1	1	1	1	0	1	0	1	1

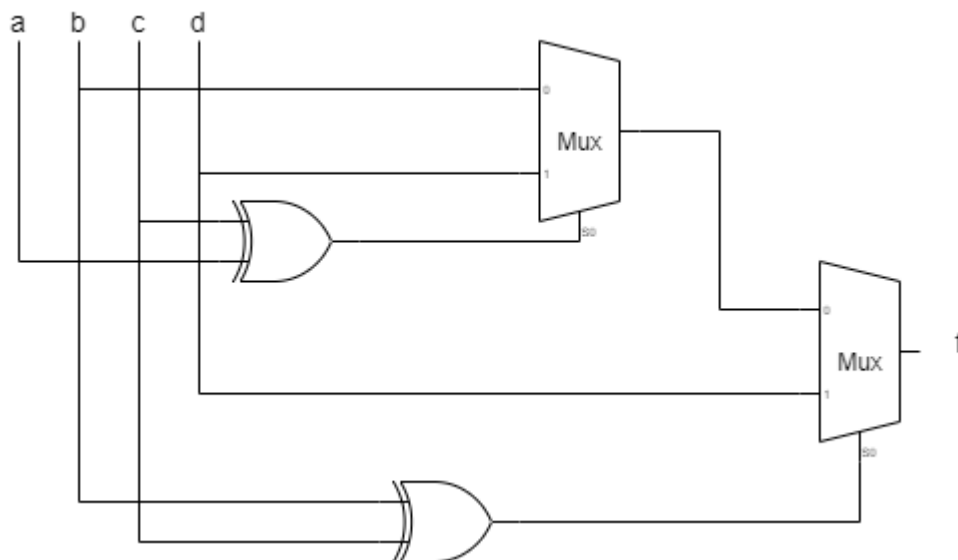
PS	x <sub>1</sub>	x <sub>0</sub>	PS	z
S0	0	0	S0	0
S0	0	1	S0	1
S0	1	0	S0	0
S0	1	1	S0	1
S1	0	0	S1	1
S1	0	1	S3	1
S1	1	0	S0	1
S1	1	1	S2	1
S2	0	0	S3	0
S2	0	1	S3	1
S2	1	0	S3	0
S2	1	1	S3	1
S3	0	0	S3	1
S3	0	1	S1	1
S3	1	0	S3	1
S3	1	1	S1	1

Automa



#### Esercizio 4 (1+1+1+2 punti)

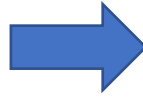
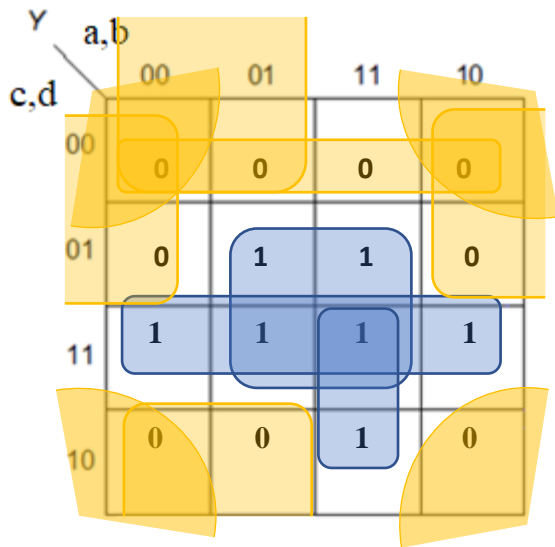
- Si consideri il circuito in figura e si scriva l'espressione della funzione  $f$
- Trasformare tale espressione, usando assiomi e regole dell'algebra di Boole, in forma normale SOP
- Stendere la tavola di verità di  $f$
- Scrivere le espressioni minimali SOP e POS di  $f$



$$\begin{aligned}
 f &= ((a \oplus c)b + (a \oplus c)d)(b \oplus c) + (b \oplus c)d = \\
 &= (abc + \bar{a}b\bar{c} + a\bar{c}d + \bar{a}cd)(bc + \bar{b}\bar{c}) + b\bar{c}d + \bar{b}cd = \\
 &= abc + \bar{a}\bar{b}cd + \bar{a}bcd + b\bar{c}d + \bar{b}cd
 \end{aligned}$$

Tavola della verità:

a	b	c	d	f
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



$$f = bd + cd + abc = (c + d)(b + c)(a + d)(b + d)$$



**Esercizio 5 (2+2+1 punti)**

Dati i numeri  $X=16,25$  e  $Y=-16,75$  (a) portarli nella rappresentazione in virgola mobile secondo lo standard IEEE 754, (b) eseguire l'operazione  $X+Y$ , e (c) rappresentare il risultato sia in notazione decimale che in esadecimale.

**(a) conversione**

$$X=16,25_{10} = 16+0.25 = 2^4+2^{-2} = (10000,01)_2 = (1,000001)_2 \cdot 2^4$$

segno= +

$$\text{esponente} = 127+5 = 131 = 10000011$$

$$\text{mantissa} = 1.000001000000000000000000$$

In esadecimale: 41820000

$$Y=-16,75_{10} = -(16+0.5+0.25) = 2^4+2^{-1}+2^{-2} = (10000,11)_2 = -(1,000011)_2 \cdot 2^4$$

segno= -

$$\text{esponente} = 127+4 = 131 = 10000011$$

$$\text{mantissa} = 1.000011000000000000000000$$

In esadecimale: C1860000

**(b) somma X+Y**

1. *gli esponenti sono già uguali, quindi basta sommare le mantisse*

2. *eseguo il complemento a 2 della mantissa*

$$m_Y = -(01,000011) = 10,111100$$

3. *eseguo la somma, estendendo il segno*

$$m_X \quad 01.000001000000000000000000 \quad +$$

$$m_Y \quad 10.111100000000000000000000 \quad =$$

$$m_Z \quad 11.111101000000000000000000 \quad =$$

4. *eseguo il complemento a 2 della mantissa del risultato*

$$m_Z = -(11, 111101) = 00,000011$$

5. *normalizzo Z*

$$Z = 00.000010000000000000000000 \cdot 2^4 = 1.000000000000000000000000 \cdot 2^{-1}$$

**(c) conversione di Z**

segno= -

$$\text{mantissa} = 1.000000000000000000000000$$

$$\text{esponente} = -1 \rightarrow 126 \rightarrow 01111110$$

In esadecimale: BF000000

### Esercizio 6 (4 punti)

Descrivere in SystemVerilog uno shift register a 8 bits con reset sincrono.

```
module shift_reg (input  logic clk,
                  input  logic res,
                  input  logic d,
                  output logic q);
    logic [7:0] sh_reg;
    always_ff @(posedge clk)
        begin
            if (res)
                sh_reg <= 8'b0;
            else
                sh_reg <= { sh_reg[6:0], d};
        end
    assign q= sh_reg[7];
endmodule
```