

Introducere

Dispozitiv numeric – orice componentă a calculatorului care poate fi descrisă cu ajutorul logicii algebrei Booleene.

Sinteza dispozitivului numeric - este procesul de elaborarea structurii dispozitivului numeric începând cu descrierea destinației dispozitivului respectiv și terminând cu schema definitivă a acestuia.

Analiza - analiza dispozitivului numeric reprezintă procedura de descriere a funcționării dispozitivului numeric respectiv și de descriere formală a lui în cazul când schema acestui dispozitiv deja există.

Disciplina ASDN este destinată studierii metodelor de sinteza elementelor funcționale, a automatelor numerice, de comandă și operaționale care stau la baza oricărui calculator numeric.

Algebra logică sau algebra booleană este știința care studiază propozițiile. Prin noțiunea de propoziție se înțelege o expresie care comunică o informație și această informație poate avea doar două sensuri: adevărat sau fals (1 și 0). Aceste stări le pot avea orice dispozitiv tehnic.

Capitolul I

Bazele logice a calculatoarelor numerice

Tema: Noțiuni de bază ale algebrei logice (Booleene).

1. Variabile și funcții algebrei booleene.
2. Axiomele algebrei booleene.

1. Variabila logică (booleeană) este o variabilă care poate avea doar două valori 0 și 1. Pentru 1 se subînțelege că această variabilă reprezintă un adevăr iar pentru 0 – reprezintă o eroare.

Funcția logică este o funcție dependentă doar de variabilele logice și care poate avea numai valori de 0 și 1.

Dependența valorii funcției de valorile variabilelor este determinată de operații logice îndeplinite în funcția respectivă pentru a afla valoarea acesteia. Există mai multe tipuri de funcții booleene.

x_1	x_2	f_0	f_1	f_2	f_3	f_4	f_5	f_6	f_7	f_8	f_9	f_{10}	f_{11}	f_{12}	f_{13}	f_{14}	f_{15}
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
0	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	0	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1

f_0 - constanta zero, fals total.

f_1 - funcția ȘI, înmulțirea logică, conjuncția: $f_1 = x_1 x_2 = x_1 \& x_2 = x_1 \wedge x_2$ - AND

f_2 - funcția inhibare $x_1 \overline{x_2}$

f_3 - identitatea x_1 ;

f_4 - funcția inhibare $\overline{x_1} x_2$

f_5 - identitatea x_2

f_6 - SAU Exclusiv, suma modulo doi: $f_6 = x_1 \oplus x_2$ - XOR

f_7 - disjuncția, funcția SAU, adunarea logică: $f_7 = x_1 \vee x_2 = x_1 + x_2$ - OR

f_8 - funcția Peerce, SAU- NU negarea disjuncției: $f_8 = \overline{x_1 \vee x_2}$ NOR

f_9 - funcția SAU Exclusiv negat, $f_9 = \overline{x_1 \oplus x_2}$ - XNOR

$f_{10} = \overline{x_2}$

f_{11} - anihilare $x_2 = x_1 \vee \overline{x_2}$

$f_{12} = \overline{x_1}$

f_{13} - anihilare $x_1 = \overline{x_1} \vee x_2$

f_{14} - ȘI-NU, funcția Sheffer: $f_{14} = \overline{x_1 x_2}$; $f_{14} = \overline{x_1 \& x_2} = \overline{x_1 \wedge x_2}$ - NAND

f_{15} - constanta unu

Pentru prelucrarea informației logice se utilizează o serie de **legi și axiome**.

Legile:

Legea comutativă: $x \vee y = y \vee x$ $xy = yx$

Legea asociativă: $x \vee y \vee z = (x \vee y) \vee z = x \vee (y \vee z)$

Legea distributivă: $x(y \vee z) = xy \vee xz$

Legea complimentarii: $x \vee \overline{x} = 1$, $x \wedge \overline{x} = 0$

Legea dublei negații: $\overline{\overline{x}} = x$; $\overline{0} = 1$; $\overline{1} = 0$;

Legea absorbției: $x \vee xy = x(1 \vee y) = x$; $x(x \vee y) = x$

Legea semiabsorbției: $x \vee (\overline{x} \wedge y) = x \vee y$; $x \wedge (\overline{x} \vee y) = x \wedge y$

Legea înlocuirii: $x \vee x = x$; $x \wedge x = x$

Legea reuniunii și intersecției: $x \vee 0 = x$; $x \wedge 1 = x$; $x \vee 1 = 1$; $x \wedge 0 = 0$

Legea alipirii: $x_1 x_2 \vee x_1 \overline{x_2} = x_1$ $(x_1 \vee x_2)(x_1 \vee \overline{x_2}) = x_1$

Axiome: $\overline{0} = 1$; $\overline{1} = 0$

Legile lui De Morgan:

$$\overline{x \wedge y} = \overline{x} \vee \overline{y}$$

$$\overline{x \vee y} = \overline{x} \wedge \overline{y}$$

Poartă logică este un dispozitiv electronic numeric elementar care implementează o funcțiune logică elementară, numărul de intrări al căruia este egal cu numărul variabilelor funcției și o singură ieșire. Porțile logice sunt structurile de bază care permit realizarea unor funcții logice complexe în circuitele integrate digitale.

Tema: Formele de reprezentare a funcțiilor logice

Există trei forme de reprezentare a funcțiilor logice:

- **Formă grafică** (tabel de adevăr, shema logică, diagrama de timp)
- **Formă numerică** – se reprezintă cu ajutorul echivalențelor zecimale a codurilor de intrare pentru care funcția are valoarea 1 sau 0

Dacă funcția este reprezentată $F(x_1, x_2, x_3) = \sum(1, 2, 5, 7)$ sau $F(x_1, x_2, x_3) = \vee(1, 2, 5, 7)$ atunci ea are valoarea 1 pentru combinațiile indicate în paranteze.

Dacă funcția este reprezentată $F(x_1, x_2, x_3) = \prod(0, 3, 4, 6)$ sau $F(x_1, x_2, x_3) = \wedge(1, 2, 5, 7)$ atunci ea are valoarea 0 pentru combinațiile indicate în paranteze.

- **Formă analitică (algebrică)** este reprezentată în Forma Disjunctivă Normală Perfectă, Forma Conjunctivă Normală Perfectă și în formele elementare ale acestora.

Formele grafice de reprezentare a funcțiilor logice

Tabelul de adevăr:

Tabelul de adevăr reprezintă lista valorilor funcției logice pentru fiecare combinație a variabililor de intrare sau pentru fiecare cuvânt de intrare. Un tabel de adevăr care reprezintă m funcții de n variabile fiecare va avea următoarele dimensiuni $n + m$ – coloane și 2^n – rânduri. Unde **n** este numărul de variabile iar **m** numărul de funcții. În acest tabel de adevăr sînt incluse toate combinațiile posibile care le pot avea variabilele. În fiecare rând este reprezentată una din combinațiile posibile a variabilelor de intrare și valorile tuturor funcțiilor pentru respectiva combinație. Primele n coloane a tabelului de adevăr reprezintă valorile variabilelor funcțiilor câte o coloană pentru fiecare variabilă iar următoarele m coloane reprezintă valorile funcției respective pentru fiecare variabilă.

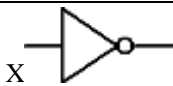

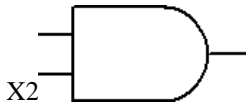
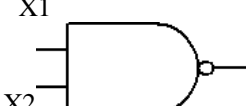
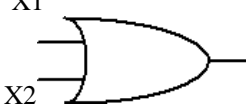
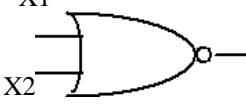
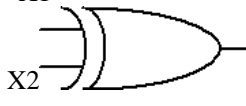
Exemplu de tabel de adevăr cu trei variabile și două funcții la ieșire:


Nr	X1	X2	X3	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	1
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Schema logică

În schema logică fiecare operație logică este înlocuită printr-un echivalentă așa numită poartă logică care prin diferite mijloace tehnice poate materializa funcție logică.

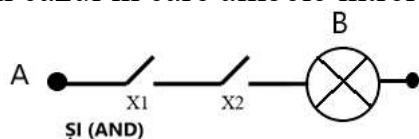
Poartă logică – este reprezentarea tehnică (materială) a unei operații logice sau cu alte cuvinte elementul logic realizează una din operațiile logice având ca bază de realizare procese electronice, electrice sau mecanice. Fiecare operație logică are un semn convențional care se realizează cu ajutorul porțilorlor logice.

Denumirea	Funcția	Simbolul	Tabelul de adevăr															
Inversor NOT	$f = x$		<table><tr><td>x</td><td>f</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	x	f	0	1	1	0									
x	f																	
0	1																	
1	0																	
Buffer	$f = x$		<table><tr><td>x</td><td>f</td></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	x	f	0	0	1	1									
x	f																	
0	0																	
1	1																	
Poartă logică ȘI AND	$f = x_1 \cdot x_2$		<table><tr><td>x_1</td><td>x_2</td><td>f</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x_1	x_2	f	0	0	0	0	1	0	1	0	0	1	1	1
x_1	x_2	f																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
Poartă logică ȘI-NU NAND Shaffer	$f = \overline{x_1 \cdot x_2}$		<table><tr><td>x_1</td><td>x_2</td><td>f</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x_1	x_2	f	0	0	1	0	1	1	1	0	1	1	1	0
x_1	x_2	f																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
Poartă logică SAU OR	$f = x_1 + x_2$		<table><tr><td>x_1</td><td>x_2</td><td>f</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x_1	x_2	f	0	0	0	0	1	1	1	0	1	1	1	1
x_1	x_2	f																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
Poartă logică SAU-NU NOR Pirs	$f = \overline{x_1 + x_2}$		<table><tr><td>x_1</td><td>x_2</td><td>f</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x_1	x_2	f	0	0	1	0	1	0	1	0	0	1	1	0
x_1	x_2	f																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
Poartă logică SAU EXCLUSIV XOR	$f = x_1 \oplus x_2$		<table><tr><td>x_1</td><td>x_2</td><td>f</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x_1	x_2	f	0	0	0	0	1	1	1	0	1	1	1	0
x_1	x_2	f																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

Poartă logică SAU-NU EXCLUSIV XNOR	$f = \overline{x_1 \oplus x_2}$		<table><tr><th>x1</th><th>x2</th><th>f</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x1	x2	f	0	0	1	0	1	0	1	0	0	1	1	1
x1	x2	f																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

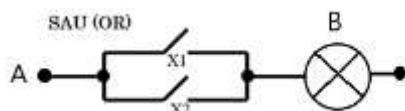
Logica ȘI poate fi reprezentată în felul următor:

Dacă aplicăm tensine și curent la punctul A al circuitului becul B va fi aprins doar în cazul în care ambele întrerupătoare x_1 și x_2 vor fi în poziția închis.



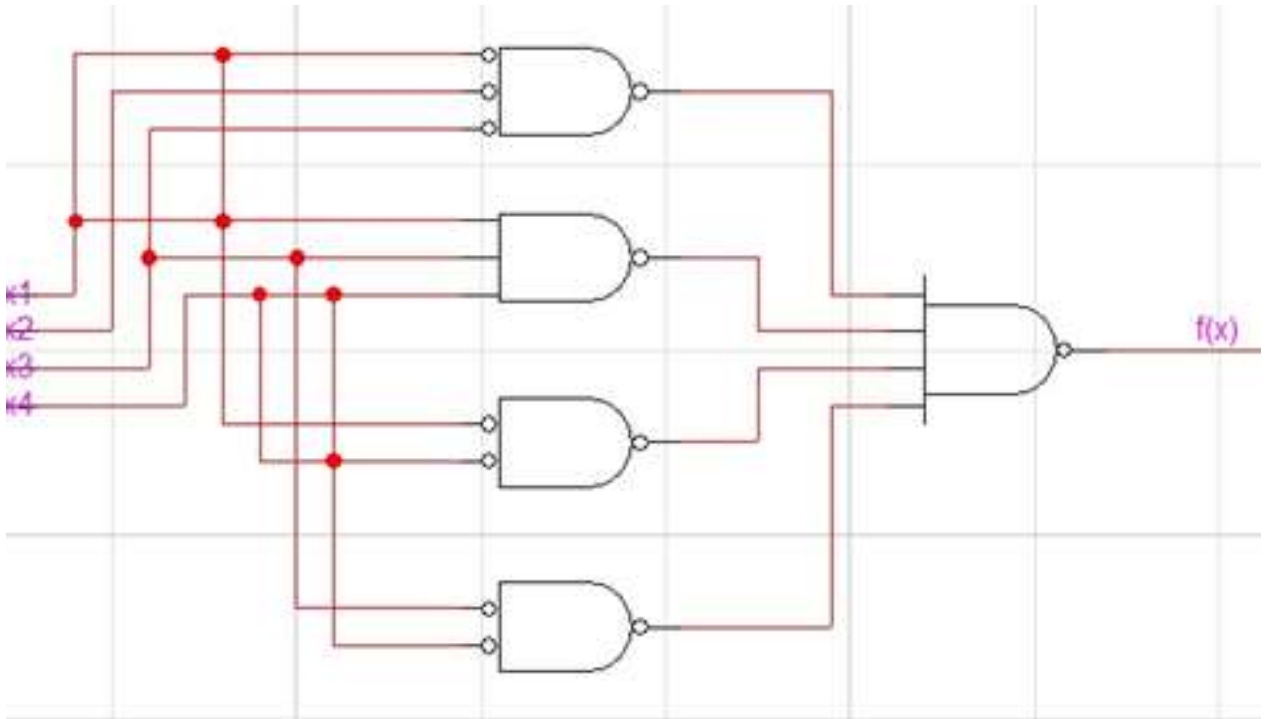
Logica SAU poate fi reprezentată în felul următor:

Dacă aplicăm tensine și curent la punctul A al circuitului becul B va fi aprins dacă cel puțin unul din întrerupătoarele x_1 și x_2 va fi în poziția închis.



Pentru reprezentarea funcțiilor logice cu ajutorul elementelor logice se procedează în felul următor : la început funcția se reprezintă în una din formele analitice normale care este mai apropiată de setul de elemente logice având la dispoziție pentru realizarea funcției logice respective. După aceea fiecare operație logică a formei analitice se înlocuiește cu elementul logic respectiv dacă pentru unele operații logice în calitate de variabilă se folosesc rezultatele altor operații logice atunci intrările acestor elemente logice se conectează la ieșirile elementelor logice care realizează operația logică respectivă:

Exemplu



Costul schemei logice reprezintă totalitatea intrărilor în porți logice care realizează o funcție logică. Costul se notează cu **C** și se măsoară în unități convenționale λ .

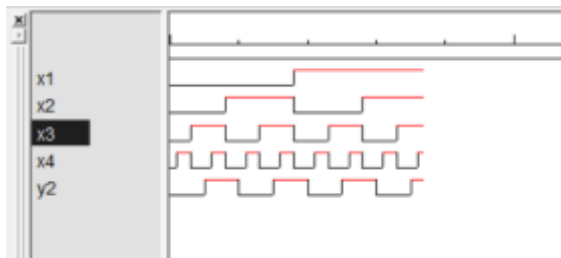
Timpul de reșinere a schemei este numărul maxim de porți logice prin care trece semnalul de la intrare spre ieșire. Se notează cu **Td** și se măsoară în τ .

Deci pentru schema de mai sus avem

$$C = 14 \lambda$$

$$Td = 2 \tau$$

Diagrama de timp – se folosește pentru analiza dependenței funcției logice de variabile de intrare în timp. La fel se folosește pentru studierea riscurilor dinamice și statistice în sistem. Risc este un semnal fals care poate duce la erori în lucrul sistemelor.



Formele algebrice de reprezentare a funcțiilor logice

Forma analitică de reprezentare a funcțiilor logice presupune reprezentarea funcției prin operații logice (conjuncție, disjuncție și negări). Asemenea forme sînt mai multe:

Conjuncția (operația logică ȘI) $x_1 x_2 \dots x_n$ se numește elementară dacă fiecare variabilă care intră în compoziția ei este scrisă o singură dată.

Rangul acestei **conjuncții** este egal cu numărul de variabile din această conjuncție.

Disjuncția (operația logică SAU) $x_1 + x_2 + \dots + x_n$ se numește elementară dacă fiecare variabilă care intră în compoziția ei este scrisă o singură dată.

Disjuncția conjuncțiilor elementare de rangul n a unei funcții care are n variabile se numește Forma Canonică Disjunctivă Perfectă FCDP.

Regula de formare a formei: pentru fiecare combinație de variabile unde funcția este egală cu 1 se înscrie conjuncția formată din variabilele acestei funcții ținînd seama de următoarea regulă: dacă variabila intră în combinație cu valoarea 1 atunci ea se înscrie fără schimbări în caz contrar ea se inversează (este scrisă cu negație). Toate conjuncțiile se unesc prin disjuncții.

Forma Canonică Conjunctivă Perfectă FCCP – reprezintă conjuncția disjuncțiilor elementare. Regula de formare a formei: pentru fiecare combinație de variabile unde funcția este egală cu 0 se înscrie disjuncția formată din variabilele acestei funcții ținînd seama de următoarea regulă: dacă variabila intră în combinație cu valoarea 0 atunci ea se înscrie fără schimbări, în caz contrar ea se inversează (este scrisă cu negație). Toate disjuncțiile se unesc prin conjuncții.

Din tabelul de mai sus uitându-ne când $y=1$ avem

FCDP:

$$y = \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} \vee \overline{x_1} x_2 x_3 \vee x_1 \overline{x_2} \overline{x_3} \vee x_1 x_2 x_3$$

FCCP:

$$y = (x_1 \vee x_2 \vee x_3) \wedge (x_1 \vee x_2 \vee \overline{x_3}) \wedge (\overline{x_1} \vee x_2 \vee \overline{x_3}) \wedge (\overline{x_1} \vee \overline{x_2} \vee x_3)$$

8 – forme de reprezentare a funcțiilor logice:

$$\text{FCDP: } y = \overline{x_1} \overline{x_2} \overline{x_3} \vee \overline{x_1} x_2 x_3 \vee x_1 \overline{x_2} \overline{x_3} \vee x_1 x_2 x_3 \quad \text{ȘI/SAU}$$

$$y = \overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3} \quad \text{ȘI-NU/ȘI-NU}$$

$$y = x_1 \vee x_2 \vee x_3 \wedge x_1 \vee x_2 \vee x_3 \wedge x_1 \vee x_2 \vee x_3 \wedge x_1 \vee x_2 \vee x_3 \quad \text{SAU/ȘI-NU}$$

$$y = \overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3} \quad \text{SAU-NU/SAU}$$

FCCP:

$$y = x_1 \vee x_2 \vee x_3 \wedge x_1 \vee \overline{x_2} \vee \overline{x_3} \wedge \overline{x_1} \vee x_2 \vee x_3 \wedge \overline{x_1} \vee \overline{x_2} \vee x_3$$

$$y = \overline{\overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3} \vee \overline{x_1 \vee x_2 \vee x_3}}$$

$$y = \overline{\overline{x_1 x_2 x_3} \vee \overline{x_1 x_2 x_3} \vee \overline{x_1 x_2 x_3} \vee \overline{x_1 x_2 x_3}}$$

$$y = \overline{\overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3} \wedge \overline{x_1 x_2 x_3}}$$

SAU/ŞI

SAU-NU/SAU-NU

ŞI/SAU-NU

ŞI-NU/ŞI