



Universidade do Minho

Escola de Engenharia

Catarina da Cunha Malheiro da Silva Pereira Catarina Marinho Amorim Inês Cabral Neves Leonardo Dias Martins

Comunicação pela Luz: Li-Fi em Ação para Conversação e Transferência de **Ficheiros**

Catarina Pereira
Catarina Amorim
Comunicação pela Luz: Li-Fi em Ação para
Inês Neves
Conversação e Transferência de Ficheiros
Leonardo Martins





Universidade do Minho

Escola de Engenharia

Catarina da Cunha Malheiro da Silva Pereira Catarina Marinho Amorim Inês Cabral Neves Leonardo Dias Martins

Comunicação pela Luz: Li-Fi em Ação para Conversação e Transferência de Ficheiros

Relatório de Especificação da Fase A Projeto Integrador em Telecomunicações e Informática Mestrado em Engenharia Telecomunicações e Informática

Trabalho efetuado sob a orientação de:

Professor Doutor Joaquim Melo Henriques Macedo Professor Doutor Adriano Jorge Cardoso Moreira Professor Doutor Bruno Daniel Mestre Viana Ribeiro

e de

Professor Doutor José Augusto Afonso

Identificação do Grupo

O Grupo 03 é constituído por quatro membros, sendo que três deles são do 1° ano do *Mestrado em Engenharia de Telecomunicações e Informática* (METI), sendo identificados por *Pós-Graduação* (PG) seguido dos seus números mecanográficos, enquanto o quarto membro pertence ao 4° ano de *Mestrado Integrado em Engenharia de Telecomunicações e Informática* (MIETI) e é identificado pelo código *Aluno* (A) seguido do seu número mecanográfico.

Imagem

Nome / Número Mecanográfico / E-mail institucional



Catarina da Cunha Malheiro da Silva Pereira PG53733 pg537336@alunos.uminho.pt



Catarina Marinho Amorim A93094 a93094@alunos.uminho.pt



Inês Cabral Neves PG53864 pg53864@alunos.uminho.pt



Leonardo Dias Martins PG53996 pg53996@alunos.uminho.pt

Índice

lde	entificação do Grupo	ii
ĺno	dice de Figuras	iv
ĺno	dice de Tabelas	v
Lis	sta de Acrónimos	vi
Ac	crónimos	vi
1	Introdução	1
2	Revisão da Literatura	3
3	Recursos e Instrumentos Utilizados 3.1 Software 3.2 Hardware 3.2.1 ESP32 3.2.2 Amplificador operacional UA741CN 3.2.3 Fototransístor PL-51P3C 3.2.4 Fotodíodo PL-53F3BT 3.2.5 Transístor 2N2222A 3.2.6 Outros Materiais	4 4 5 6 6
4	Arquitetura do Sistema	7
5	Protocolo de Comunicação	9
6	Análise Quantitativa 6.1 Circuito Driver	10
7	Requisitos Funcionais e Não Funcionais	13
8	Plano de Atividades8.1 Atividades8.2 Lista de Riscos	14 14 15
9	Conclusão	16
Re	eferências Bibliográficas	ives ives
Ar	nexo I - Diagrama de Gantt	iv vi iv i
Ar	nexo II - Representação dos datahseet e pinouts dos componentes II.2 Amplificador operacional UA741CN	19 19 19

Índice de Figuras

1	Placa ESP32 [8]
2	Arquitetura Geral da fase A
3	Arquitetura Geral mais complexa da Fase A
4	Pinout dos circuitos driver e frontend
5	Trama UART [10]
6	Trama UART [11]
7	Circuito Driver
8	Diagrama de Blocos do Circuito Frontend
9	Circuito Frontend
II.2.1	Pinout Amplificador operacional UA741CN
II.3.1	Pinout Fotodetetor PL-51P3C
11.4.1	Pinout Fotodetetor PL-53F3BT
II.5.1	<i>Pinout</i> 2N2222A

Índice de Tabelas

Tabela 1: Caraterísticas da Placa ESP-32S - Al-THINKER [7]	5
Tabela 2: Materiais necessários para o projeto.	6
Tabela 4: Requisitos Funcionais do projeto	13
Tabela 5: Requisitos Não Funcionais do projeto	13
Tabela 6: Plano de Atividades.	14
Tabela 6.1: Plano de Atividades.	15
Tabela 7: Riscos inerentes ao desenvolvimento do projeto	15

Acrónimos

A Aluno

AmpOp Amplificador Operacional

ESP32 Espressif System's Programmable 32-bit

microcontroller

GPIO General Purpose Input/Output

12C Inter-Integrated Circuits

IDE Integrated Development Environment

IR Infrared

LEDs Díodos Emissores de Luz

Li-Fi *Light Fidelity*

METI Mestrado em Engenharia de Telecomunicações e

Informática

MIETI Mestrado Integrado em Engenharia de

Telecomunicações e Informática

MISO Master In Slave Out
MOSI Master Out Slave In

NPN Negativo-Positivo-Negativo
PCs Computadores Pessoais

PG Pós-Graduação

RF Requisitos Funcionais
RNF Requisitos Não Funcionais

SCK Serial Clock

SPI Serial Peripheral Interface

SS Slave Select

TINA Toolkit for Interactive Network Analysis

UART Universal Asynchronous Receiver-Transmitter

UC Unidade Curricular

1 Introdução

Este relatório faz parte da *Unidade Curricular* (UC) Projeto Integrador em Telecomunicações e Informática, do 2° semestre do 1° ano do Mestrado (Integrado) em Engenharia de Telecomunicações e Informática. Este projeto foi desenvolvido como resposta a um problema apresentado pelos docentes.

A ascensão dos *Díodos Emissores de Luz* (LEDs) transformou significativamente o panorama das tecnologias de iluminação, proporcionando eficiência, durabilidade e versatilidade notáveis. Presentes em diversas aplicações, desde iluminação residencial até sinalização avançada e iluminação automóvel, os LEDs não apenas redefiniram a maneira como se ilumina a área circunvante de cada pessoa, mas também desbravaram novos caminhos para a comunicação e inovação.

O presente relatório aborda o desenvolvimento de um projeto centrado na implementação de um sistema de comunicação baseado na tecnologia *Light Fidelity* (Li-Fi). Este projeto tem como objetivo principal criar um protótipo que permita a transmissão de informações entre dois *Computadores Pessoais* (PCs) por meio de um *link* ótico. O sistema é composto por componentes essenciais: um **emissor**, responsável por transmitir informações através de um LED de infravermelhos, um **recetor** capaz de receber e apresentar as informações a um utilizador, e um canal de retorno estabelecido por uma ligação elétrica.

A iniciativa é dividida em três fases distintas, cada uma focando-se em aspetos específicos da implementação do sistema.

• Fase A - Camada física (link ótico) :

Esta fase visa a implementação do *link* ótico, focando na camada física. As principais tarefas incluem o estudo de protocolos de comunicação série, design do circuito emissor e recetor para a conversão entre sinais elétricos e óticos, implementação de filtros anti-interferência, e otimização dos circuitos para maximizar taxa de transmissão e alcance. O grupo tem que demonstrar as formas de onda nos blocos do emissor e recetor com um osciloscópio, usando uma onda quadrada como entrada.

Fase B - Camada de ligação de dados:

Aqui, o foco está na transferência confiável de dados entre as placas ESP32 por meio do *link* ótico, concentrando-se na camada de ligação de dados. Os objetivos incluem compreender os modos de funcionamento da porta série, configurar parâmetros, entender a estrutura de tramas/pacotes e definir tipos de trama com campos específicos para delimitação, deteção de erros e controlo de fluxo. Os alunos devem especificar primitivas de serviço, aplicar o conceito de API e calcular teoricamente o tempo de transmissão de um arquivo. Na demonstração, o sistema deve transferir com sucesso um arquivo de imagem e um arquivo de texto entre dois computadores, garantindo comunicação *half-duplex*.

• Fase C - Camada de aplicação e respetivas aplicações (sistema completo):

Aqui, o grupo se dedicará à implementação de um protocolo de nível 7 (camada de aplicação), visando a criação de um programa que ofereça funcionalidades de chat e transferência de arquivos entre os PCs. O protocolo da camada 7 deve ser uniforme para ambos os PCs, e há a opção de criar uma interface gráfica para o programa. É crucial que, ao contrário das mensagens de chat, os arquivos transmitidos tenham seus nomes e tamanhos dinamicamente gerenciados pelo protocolo de aplicação. O programa deve permitir a continuidade das mensagens de chat enquanto um arquivo é transferido, e o protocolo de aplicação deve possibilitar a multiplexagem de diferentes tipos de dados.

O projeto não só proporciona uma aplicação prática dos conceitos de comunicação ótica, mas também desafia os estudantes a integrarem eficazmente hardware e software, contribuindo para o seu desenvolvimento técnico e científico em áreas como eletrónica, comunicação de dados e programação de sistemas embarcados. O relatório oferecerá um relato detalhado das etapas, resultados e considerações relevantes em cada fase do projeto, destacando a colaboração interdisciplinar entre as áreas de telecomunicações e informática.

A lista de tarefas a executar na fase A é:

• Estudo de Protocolos de Comunicação Série: Estudo e análise de protocolos de comunicação série, com ênfase no protocolo UART, compreender o formato da trama UART e os níveis de tensão associados aos níveis lógicos "0" e "1";

- Projeção e Implementação do Circuito Emissor de Infravermelhos: Desenvolvimento e implentação do circuito emissor de infravermelhos, que converte o sinal elétrico obtido da porta série da estação transmissora num sinal ótico. Garantir a eficácia na transmissão do sinal ótico para garantir a integrigadade da infromação;
- **Projeção e Implementação do Circuito coletor:** Desenvolvimento e implementação do circuito recetor, cuja função é recuperar o sinal elétrico a partir do sinal ótico recebido, encaminhando-o para a porta séria da estação coletora. Assegurar uma recuperação precisa e eficiente do sinal para evitar perdas de informação.
- **Projeção e Implementação de Filtros de Interferência:** Desenvolvimento e implementação de filtros para remover interferências indesejadas no sinal, garantindo uma transmissão limpa e estável.

Estas tarefas representam os elementos-chave da arquitetura da Fase A e são fundamentais para o bom funcionamento desta fase do projeto.

2 Revisão da Literatura

Li-Fi é uma tecnologia de comunicação sem fios que utiliza espectro de luz visível para transmissão de dados. Esta tecnologia opera modulando luzes LED para transmitir dados binários, imperceptíveis ao olho humano. Comparado ao Wi-Fi, o Li-Fi oferece maior capacidade, largura de banda e segurança [1, 2]. Pode aproveitar a infraestrutura LED existente para comunicação e tem diversas aplicações, incluindo acesso à Internet através de luminárias e comunicação subaquática. Os defensores veem o LiFi como o futuro da comunicação sem fio interna.

Os protocolos de comunicação de série, pode-se dividir a terminologia em três partes. A comunicação é uma terminologia muito conhecida que envolve a troca de informações entre dois ou mais meios. Em sistemas embarcados, a comunicação significa a troca de dados entre dois microcontroladores na forma de bits [3]. Essa troca de bits de dados no microcontrolador é feita por algum conjunto de regras definidas conhecidas como protocolos de comunicação. Agora, se os dados forem enviados em série, ou seja, um após o outro, o protocolo de comunicação é conhecido como Protocolo de Comunicação de Série. Mais especificamente, os bits de dados são transmitidos um de cada vez de maneira sequencial através do barramento de dados ou canal de comunicação na Comunicação de Série. Os vários tipos de protocolos são:

- O protocolo Inter-Integrated Circuits (I2C) permite a conexão de múltiplos dispositivos escravos a um ou mais mestres numa placa de circuito impresso (PCB), usando apenas dois fios bidirecionais para transmissão e recepção de dados. Com uma velocidade de até 3,4 Mbps, é bastante rápido. As vantagens incluem flexibilidade no uso de múltiplos dispositivos mestres, endereçamento de chips sem a necessidade de linhas de seleção e um mecanismo robusto de tratamento de erros. No entanto, ele ocupa mais espaço na PCB devido ao uso de resistores de pull-up. As suas aplicações incluem ajustes de cores em monitores, controle de displays em celulares e controlo de energia de componentes internos [4].
- O protocolo Serial Peripheral Interface (SPI) opera com uma arquitetura de mestre-escravo e utiliza quatro sinais: Master Out Slave In (MOSI), Master In Slave Out (MISO), Serial Clock (SCK) e Slave Select (SS). Oferece alta velocidade de transmissão, alcançando taxas de dados acima de 1 Mbps, e é especialmente útil para interfaces simples de hardware. No entanto, as desvantagens incluem a ausência de mecanismos de verificação de erros e de confirmação de receção pelos escravos. O SPI é aplicado numa variedade de cenários, desde a comunicação com sensores e controladores de vídeo jogos até a interface com dispositivos de armazenamento como cartões SD e memórias FLASH. É também utilizado para leitura de dados de relógios em tempo real e para controlar LCDs [4].
- Universal Asynchronous Receiver-Transmitter (UART) são componentes fundamentais na implementação de comunicação de série [5]. Eles atuam como intermediários entre interfaces paralelas e de séries, convertendo dados entre os formatos paralelo e de série. Enquanto alguns microcontroladores incluem UARTs integrados, outros exigem chips externos para essa funcionalidade. Os UARTs são responsáveis por enviar e receber dados, convertendo-os entre formatos paralelo e de série de acordo com a taxa de transmissão definida. Além disso, UARTs mais avançados podem armazenar dados recebidos em buffers, garantindo uma transferência eficiente de dados entre dispositivos.

3 Recursos e Instrumentos Utilizados

Neste capítulo explora-se em detalhe os elementos que desempenham um papel fundamental na condução deste projeto, com um foco predominante em ferramentas conforme a sua categoria: *Software* e *Hardware*. O conjunto de ferramentas e recursos utilizados abrange uma ampla variedade de aplicações, cada uma desempenhando um papel específico e vital no desenvolvimento do projeto.

3.1 Software

As ferramentas e recursos utilizados são:

- **Smartsheet:** Emprega-se o programa Smartsheet para o planeamento temporal das tarefas do grupo, garantindo uma gestão eficaz do cronograma de trabalho.
- Miro: Utiliza-se a plataforma Miro para criar diagramas de blocos e fluxogramas, facilitando a visualização e a comunicação de conceitos complexos.
- Arduino Integrated Development Environment (IDE): Para a edição, compilação e envio do código para a placa ESP32.
- Simulador Toolkit for Interactive Network Analysis (TINA) (versão 9) e Circuit Diagram: Permitem fazer simulações tanto de circuitos analógicos como digitais.
- **Plataformas de Comunicação:** Para facilitar a comunicação, colaboração e organização do código desenvolvido pelo grupo, utiliza-se as plataformas Discord e Whatsapp.
- **OverLeaf:** Para a elaboração de relatórios em formato <u>MEX</u>, utiliza-se a plataforma OverLeaf, que simplifica a formatação e a colaboração em documentos técnicos.

Estas ferramentas e recursos desempenham um papel essencial na pesquisa, contribuindo para a eficiência na recolha e análise de dados, bem como na comunicação e documentação dos resultados.

3.2 Hardware

Para as ferramentas de *hardware* utilizar-se-à uma placa *Espressif System's Programmable 32-bit microcontroller* (ESP32), Amplificador operacional UA741CN, Fotodetetor PL-51P3C, Fotodiodo PL-53F3BT e Transístor 2N2222A para o projeto. Os datasheet e a representação *pinouts* de cada componente eletrónico está representado em Anexos II.

A protocolo UART, que será o protocolo a ser utilizado neste projeto, é uma unidade de hardware integrada em muitos microcontroladores e *chips* de comunicação. Esta unidade lida diretamente com a conversão de dados entre o formato paralelo usado internamente no dispositivo e o formato série usado para comunicação externa. O hardware UART inclui *buffers* de entrada e saída, circuitos de temporização para sincronização de bits, e circuitos para gerar e interpretar os sinais de início, dados e parada.

A quantidade dos outros materiais estão especificados na secção 3.2.7.

3.2.1 ESP32

A placa ESP32, Figura 1, é uma placa de desenvolvimento de *hardware* que utiliza o microcontrolador ESP32. O ESP32 é um microcontrolador de baixo custo e baixo consumo de energia que possui recursos avançados como conectividade Wi-FI e Bluetooth, memória *flash* integrada, entrada e saída de dados digitais e analógicos, entre outros [6, 7].



Figura 1: Placa ESP32 [8].

A Tabela 1 apresenta as caraterísticas da placa em questão.

Tabela 1: Caraterísticas da Placa ESP-32S - Al-THINKER [7].

Módulos	ESP - 32S - Ai-Thinker
SPI flash	32 <i>Mb</i> (<i>bits</i>), 3.3 <i>V</i>
Core	ESP32-D0WD
Crystal	40 MHz (\emph{Hertz}) (apenas para a funcionalidade do Wi-Fi e do Bluetooth)
Antena	Onboard PCB - Antenna
Dimensões (Unidade: mm)	$(48.26\pm0.01) \times (25.40\pm0.10)$

3.2.2 Amplificador operacional UA741CN

O amplificador operacional UA741CN é um dispositivo eletrónico amplamente utilizado em circuitos eletrónicos para amplificar sinais elétricos. O UA741CN é um modelo específico de amplificador operacional fabricado pela Texas Instruments, mas o termo "amplificador operacional" refere-se a uma classe geral de dispositivos.

O UA741CN possui características como alta impedância de entrada, alta ganho de tensão, largura de banda suficiente para muitas aplicações de áudio e controlo, entre outras propriedades desejáveis em circuitos de amplificação e processamento de sinais. É frequentemente utilizado numa variedade de aplicações, incluindo processamento de sinais de áudio, controlo de motor, instrumentação, filtros ativos, entre outros [9].

3.2.3 Fototransístor PL-51P3C

O PL-51P3C é um tipo específico de fototransístor. Um fototransístor é um dispositivo eletrónico que converte a luz incidente em uma corrente elétrica ou em outra forma de sinal elétrico. Geralmente, fotodetectores são usados numa variedade de aplicações, incluindo sistemas de segurança, comunicações ópticas, equipamentos médicos, sensores industriais, entre outros.

3.2.4 Fotodíodo PL-53F3BT

O PL-53F3BT é um tipo específico de fotodíodo. Um fotodíodo é um dispositivo eletrónico usado para detectar luz ou outras formas de radiação eletromagnética. No caso do PL-53F3BT, usado em aplicações industriais, de pesquisa ou de consumo.

3.2.5 Transistor 2N2222A

O Transístor bipolar de junção *Negativo-Positivo-Negativo* (NPN) 2N2222A é um dispositivo eletrónico amplamente utilizado numa variedade de aplicações, desde amplificação de sinais até comutação de circuitos.

O 2N2222A é encapsulado no formato TO-92, uma embalagem comum para dispositivos eletrónicos pequenos. As dimensões mecânicas são padronizadas, facilitando a integração em placas de circuito impresso e outros sistemas eletrónicos.

3.2.6 Outros Materiais

Na Tabela 2 referem-se os materiais necessários para a continuação do desenvolvimento do projeto. As imagens que se encontram na Tabela 2 são ilustrativas.

Tabela 2: Materiais necessários para o projeto.

Componente	Função	Quantidade	Figura do Compenente
Computador	Emissor e Recetor	2	
Cabos Micro USB-C	Estabelecer ligações entre o computador e a placa ESP32	2	
BreadBoard	Estabelecer ligações entre todos os materiais	2	
Fios de Ligação	Estabelecer ligações entre a placa ESP32 e o circuito	Indefinido	
Resistência	Controlar a passagem de corrente elétrica nos circuitos (68 Ω , 5.4 $k\Omega$, 16 $k\Omega$ e 33 $k\Omega$)	4	

4 Arquitetura do Sistema

A arquitetura geral da Fase A é delineada na Figura 2, destacando os componentes essenciais e os protocolos envolvidos. Nessa figura, são apresentados o emissor, o circuito driver, o LED de infravermelhos, o fotodetetor e a conexão ótica, juntamente com o protocolo UART.

Um circuito driver é um circuito eletrónico projetado para amplificar e controlar a corrente ou tensão em um dispositivo, como um LED infravermelhos, neste caso. Esse circuito será conectado ao Digital Lab, fornecendo os sinais ao driver, que os amplificará e controlará de acordo com as especificações do dispositivo.

Por outro lado, o circuito frontend é projetado para receber e processar sinais de entrada de uma fonte externa, que será o emissor. Esse circuito é responsável por amplificar, filtrar e converter os sinais de entrada em um formato adequado para processamento posterior pelo circuito eletrónico. Será conectado ao osciloscópio para observar os sinais.

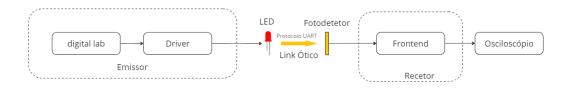


Figura 2: Arquitetura Geral da fase A.

Na Figura 3, uma versão mais detalhada é fornecida, incluindo o PC, o conversor UART, além dos componentes mencionados anteriormente. Esta representação visual ajuda a compreender a estrutura fundamental e a interação entre os elementos-chave nesta fase do projeto.

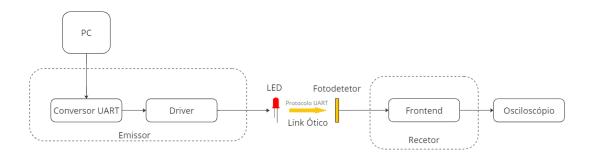
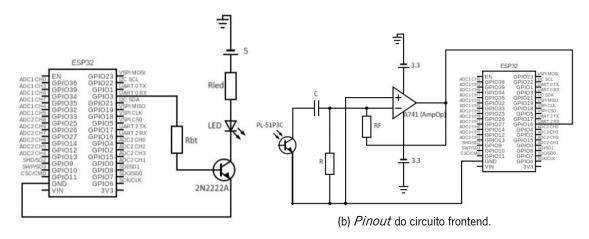


Figura 3: Arquitetura Geral mais complexa da Fase A.

O sistema *pinout* está ilustrado na Figura 4. A Figura 4a mostra a conexão do circuito Driver ao ESP32 através do pino *General Purpose Input/Output* (GPIO) 3 para o uso do protocolo UART, enquanto a Figura 4b mostra a conexão do circuito Frontend ao ESP32 através do pino GPIO16.



(a) Pinout do circuito driver.

Figura 4: *Pinout* dos circuitos driver e frontend.

5 Protocolo de Comunicação

UART é um protocolo de comunicação de série que permite a troca de dados entre dois dispositivos. Uma trama UART consiste numa sequência de bits que são transmitidos entre o transmissor e o recetor. A Figura 5 representa a trama UART.

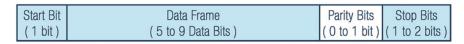


Figura 5: Trama UART [10].

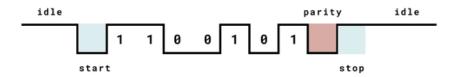


Figura 6: Trama UART [11].

Aqui está uma explicação detalhada dos componentes de uma trama UART [10, 11]:

1. Bits de Início (Start Bit) e Paragem (Stop Bit):

- O bit de início marca o início da trama e é sempre definido como um nível lógico baixo (0), como representado na Figura 6.
- Os bits de paragem indicam o final da trama. Pode haver um ou mais bits de paragem, e estes são normalmente definidos como níveis lógicos altos (1).

2. Bits de Dados (Data Frame):

- Os bits de dados contêm a informação a ser transmitida. Podem variar em número de 5 a 9 bits, sendo os mais comuns 7 ou 8 bits.
- Os bits de dados são transmitidos a partir do bit menos significativo para o mais significativo.

3. Bit de Paridade (Parity Bits)(opcional):

- O bit de paridade é usado para deteção de erros na transmissão de dados.
- Existem dois tipos de paridade: par e ímpar. O bit de paridade é definido de forma a garantir que o número total de bits de valor "1" na trama seja par ou ímpar, conforme o caso.

A comunicação UART é assíncrona, o que significa que o transmissor e o recetor não partilham um sinal de relógio comum. Em vez disso, eles devem concordar com a mesma velocidade de transmissão (baud rate) para garantir uma comunicação adequada. A simplicidade e a facilidade de implementação tornam a UART uma escolha comum para muitas aplicações de comunicação serial.

Quanto aos níveis de tensão associados aos níveis lógicos "0" e "1" na comunicação UART:

- **Nível lógico "0":** corresponde a um nível de tensão mais baixo, muitas vezes referido como "espaço" na terminologia UART. Normalmente varia de 0 V a cerca de 0,5 V, dependendo da implementação de hardware específica.
- **Nível lógico "1":** corresponde a um nível de tensão mais alto, muitas vezes referido como "marca" na terminologia UART. Normalmente varia de cerca de 2,4 V até o nível de tensão máximo suportado pelo hardware, que geralmente é 3,3 V ou 5 V.

Esses níveis de tensão são especificados pela implementação de hardware e podem variar dependendo de fatores como tensão de alimentação e características elétricas do transceptor UART.

6 Análise Quantitativa

Nesta secção, aborda-se a análise quantitativa dos circuitos essenciais para o desenvolvimento do sistema proposto. O objetivo primordial é a conversão de um sinal elétrico para um sinal ótico e vice-versa, essencial para a comunicação entre dispositivos.

6.1 Circuito Driver

O circuito driver é fundamental para a conversão do sinal elétrico em sinal ótico. Este circuito é composto por um transistor bipolar NPN, um LED emissor de infravermelhos e resistências. Para determinar os valores dessas resistências e correntes, é necessário realizar alguns cálculos.

Primeiramente, considerando que a corrente máxima do LED *Infrared* (IR) é de 50 mA para obter a máxima radiação, e assumindo um valor de β (ganho do transistor) igual a 100, pode-se calcular a corrente da base do transistor (I_{BT}) e a corrente do coletor (I_C) usando a expressão (6.1):

$$I_{BT} = \frac{I_C}{\beta} \tag{6.1}$$

Substituindo os valores, onde I_C é 50 mA e β é 100, obtem-se:

$$I_{BT} = \frac{0.05}{100} = 0.5 \, mA$$

Para calcular a resistência da base do transistor (R_{BT}), utiliza-se a expressão (6.2):

$$R_{BT} = \frac{V_I - V_{BE}}{I_{BT}} \tag{6.2}$$

Onde V_I é 3,3 V (valor máximo de tensão de um pino GPIO da placa ESP32) e V_{BE} é 0,6 V (queda de tensão típica da base para o emissor do transistor). Substituindo esses valores, tem:

$$R_{BT} = \frac{3.3 - 0.6}{0.5 \times 10^{-3}} = 5.4 \, k\Omega$$

Para calcular o valor da resistência do LED (R_{LED}), considera-se a potência máxima que pode ser aplicada na resistência. Se utilizar uma resistência com potência máxima de 0,25 W, e a corrente que a atravessa é I_C , a queda de tensão máxima na resistência é de 5 V, conforme a expressão (6.3):

$$P = V \times I \tag{6.3}$$

Como V_{cc} (tensão de alimentação) é 5 V, a potência máxima suportada pela resistência não é um problema.

Quando a corrente que atravessa o LED é máxima ($I_C=50\,$ mA), a queda de tensão no LED é de $V_{LED}=1,38\,$ V. Assumindo que a queda de tensão do coletor para o emissor é $V_{CE}=0,3\,$ V, quando o transistor opera em saturação, pode-se calcular o valor de R_{LED} usando a expressão (6.4):

$$R_{LED} = \frac{V_{cc} - V_{LED} - V_{CE}}{I_C} \tag{6.4}$$

Substituindo os valores, tem:

$$R_{LED} = \frac{5 - 1.38 - 0.3}{0.05} = 66.4 \,\Omega$$

Será utilizado um valor de 68 Ω , pois não existem resistências com o valor exato calculado. Opta-se, portanto, por um valor superior aproximado ao calculado.

A Figura 7 representa um circuito eletrónico composto por um transístor bipolar NPN, um LED emissor de infravermelhos e resistências. No circuito, o transístor é conectado em configuração de amplificador comum, onde a base é polarizada através de uma resistência (R_{BT}) e o coletor está conectado à alimentação através de Fotodíodo PL-53F3BT que por sua vez conectado a uma resistência (R_{LED}).O LED emissor de infravermelhos está conectado ao coletor do transistor e à alimentação através de uma resistência limitadora de corrente. Este circuito é projetado para controlar a emissão de luz infravermelha pelo LED com base num sinal de entrada aplicado à base do transistor.

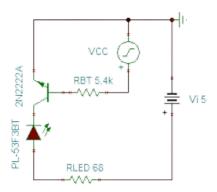


Figura 7: Circuito Driver.

6.2 Circuito Frontend

Na Figura 8, apresenta o diagrama de blocos com o sinal de entrada e de saída. O sinal transmitido (luz) é o sinal de entrada, enquanto o sinal de onda quadrada (-3.3 a 3.3 V) é o sinal de saída. A sequência de processamento é descrita da seguinte forma: o sinal transmitido (luz) é captado pelo fotodetetor (fototransístor), resultando num sinal elétrico. Esse sinal elétrico passa então por um filtro passa-alto passivo, onde apenas os sinais com frequências acima da frequência de corte são permitidos, gerando assim o sinal filtrado. Posteriormente, o sinal filtrado é amplificado pelo amplificador transimpedância, resultando no sinal de onda quadrada (-3.3 a 3.3 V).



Figura 8: Diagrama de Blocos do Circuito Frontend.

No circuito frontend, projetado para a conversão do sinal ótico de volta para o sinal elétrico, utiliza-se um fototransistor seguido por um amplificador de transimpedância. Este amplificador converte corrente em tensão, onde a relação entre essas grandezas é dada pela expressão (6.5):

$$R_f = \frac{V_{out}}{I_{in}} \tag{6.5}$$

Considerando que o valor máximo para V_{out} é 3,3 V e o valor mínimo da corrente do coletor no fototransistor é 0,1 mA, pode-se calcular o valor da resistência de feedback (R_f) como sendo $33 \text{ k}\Omega$.

É importante observar que a tensão máxima de entrada na placa ESP32 é 3,3 V, o que implica que a tensão de saída do amplificador de transimpedância não pode exceder esse valor. Portanto, a tensão de alimentação do *Amplificador Operacional* (AmpOp) será de -3,3 V a 3,3 V.

Outro requisito crucial neste circuito é a implementação de uma estratégia para mitigar as interferências da luz ambiente. Para isso, será usado um filtro passa-alto. No entanto, é importante observar que a luz ambiente geralmente apresenta um sinal relativamente constante, enquanto os sinais de interesse possuem uma frequência específica.

Considerando que a frequência do ruído (luz ambiente) é de cerca de 100 Hz e deseja-se uma frequência de corte de aproximadamente 1 kHz, com uma atenuação de 20 dB por década, pode-se calcular a frequência de corte (f_c) usando a equação (6.6):

$$fc = \frac{1}{2\pi \times R \times C} \tag{6.6}$$

Substituindo os valores de $R=16~{\rm k}\Omega$ e $C=10~{\rm nF}$, obtêm-se $f_c=994,72~{\rm Hz}$.

A frequência de corte pode ser ajustada posteriormente para um valor superior, se necessário, visando aprimorar a qualidade do sinal recebido. Entretanto, é importante notar que aumentar a frequência de corte implica em uma redução na largura de banda disponível.

6.2. CIRCUITO FRONTEND

O circuito da Figura 9 começa com o fototransistor, que é responsável por converter o sinal óptico num sinal elétrico. Este fototransistor (PL-51P3C) está em série com um capacitor de 10 nF. Esta configuração em série ajuda a captar e filtrar os sinais ópticos recebidos. Em paralelo a esse dois componentes, há uma resistência de 16 k Ω . Essa resistência é importante para limitar a corrente que flui através do circuito e garantir que o sinal seja devidamente processado.

A conexão da resistência de $16~\mathrm{k}\Omega$ e do capacitor de $10~\mathrm{nF}$ está ligada a uma resistência de $33~\mathrm{k}\Omega$. Essa ligação é crucial para o funcionamento do amplificador de transimpedância. O amplificador de transimpedância converte a corrente de entrada do fototransistor numa tensão de saída proporcional. A resistência de feedback (R_f) , que é a resistência de $33~\mathrm{k}\Omega$ neste caso, é fundamental para determinar a relação entre a corrente de entrada e a tensão de saída, conforme especificado pela relação da espressão (6.5).

A resistência de 33 k Ω também está conectada à saída do AmpOp. O AmpOp amplifica o sinal de saída do circuito para garantir que ele tenha amplitude adequada e possa ser processado corretamente pelo dispositivo de destino, neste caso, a placa ESP32.

As fontes de alimentação VS1 e VS2, com tensões de -3.3 V e 3.3 V, respetivamente, são conectadas às entradas 4 e 7 do AmpOp. Essas fontes de alimentação fornecem energia necessária para o funcionamento do AmpOp.

Por fim, a saída do AmpOp está conectada à resistência de 33 k Ω e ao V_{out} . Esta saída é onde o sinal elétrico processado e amplificado é para uso posterior.

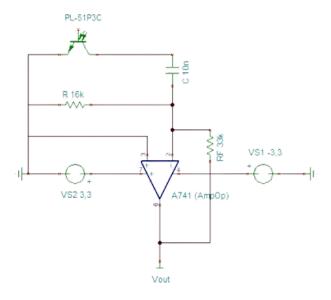


Figura 9: Circuito Frontend.

7 Requisitos Funcionais e Não Funcionais

Neste capítulo, são apresentados os *Requisitos Funcionais* (RF), Tabela 4, e *Requisitos Não Funcionais* (RNF), Tabela 5, duas categorias essenciais de especificações que direcionam o desenvolvimento do sistema de software e hardware em questão. Estes requisitos delineiam o que o sistema deve realizar (RF) e as condições nas quais deve operar (RNF).

Tabela 4: Requisitos Funcionais do projeto.

ID	Requisitos Funcionais	Justificação	
RF1	Transmissão Ótica	O sistema deve ser capaz de transmitir dados de forma bidirecional	
KLT	Bidirecional	através de comunicação ótica entre o emissor e o recetor.	
RF2	Conversão de Sinal	O circuito do emissor deve ser capaz de converter o sinal elétrico	
NI Z	Elétrico para Ótico	proveniente da porta série num sinal ótico para transmissão.	
RF3	Recuperação de Sinal	O circuito do recetor deve ser capaz de recuperar o sinal ótico recebido e	
KF3	Ótico	convertê-lo de volta em um sinal elétrico para ser enviado à porta série.	
RF4	Filtros de Interferência	O sistema deve ser capaz de filtrar interferências que possam afetar a	
- NF-4	i illios de interierencia	qualidade do sinal ótico transmitido e recebido.	

Tabela 5: Requisitos Não Funcionais do projeto.

ID	Requisitos Não Funcionais	Justificação	
RNF1	Eficiência	O sistema deve ser eficiente em termos de consumo de energia e utilização	
		de recursos para garantir um desempenho adequado.	
RFN2	2 Precisão	A conversão do sinal elétrico para ótico e vice-versa deve ser realizada com	
	1100000	alta precisão para garantir a integridade dos dados transmitidos.	
RFN3	Compatibilidade	Os circuitos desenvolvidos devem ser compatíveis com os componentes e	
KFI43	Compatibilidade	protocolos utilizados no projeto, garantindo uma integração adequada.	
RFN4	Fstabilidade	O sistema deve ser estável e resistente a flutuações ou interferências	
KFIN4	Estabilidade	externas que possam prejudicar a comunicação ótica.	
DENE	- 0	Deve ser garantida a segurança dos componentes eletrônicos utilizados,	
RFN5	Segurança	bem como a segurança dos dados transmitidos através do <i>link</i> ótico.	

8 Plano de Atividades

Neste capítulo, detalha-se as atividades planeadas, definimos prazos e recursos necessários. Além disso, abordamos a sequência lógica das tarefas e como elas se relacionam umas com as outras, garantindo uma execução eficiente e coordenada.

A compreensão deste Plano de Atividades é fundamental para a gestão eficaz do projeto, permitindo que todas as partes interessadas tenham uma visão clara das etapas a serem seguidas e dos marcos a serem alcançados. Isso assegura que o projeto seja concluído dentro do prazo e com sucesso.

8.1 Atividades

Na Tabela 6 e Tabela 6.1, são apresentadas as atividades planeadas, juntamente com datas de início e conclusão. Além disso, no Anexo I, encontra-se o Diagrama de Gantt que fornece uma representação visual do plano de trabalho.

Tabela 6: Plano de Atividades.

ID	Atividade	Início	Conclusão
1	Fase A - Infraestrutura de Rede	06/02/2024	12/03/2024
1.1	Estudo e Pesquisa	06/02/2024	12/02/2024
1.1.1	Realizar pesquisa detalhada sobre os protocolos de comunicação série, com foco especial na UART.	06/02/2024	08/02/2024
1.1.2	Compreender o formato da trama UART e os níveis de tensão associados aos níveis lógicos "0" e "1".	08/02/2024	10/02/2024
1.1.3	Identificar todos os componentes na caixa de material fornecida.	10/02/2024	10/02/2024
1.1.4	Realizar o download dos datasheets de todos os componentes.	10/02/2024	11/02/2024
1.1.5	Registar todas as características elétricas relevantes para o projeto, como correntes, tensões e potências.	11/02/2024	12/02/2024
1.2	Relatório de Especificação	12/02/2024	14/02/2024
1.2.1	Preparar esquemas detalhados do emissor e do recetor, indicando os componentes utilizados e os seus valores.	12/02/2024	12/02/2024
1.2.1	Incluir informações sobre o pinout dos componentes.	12/02/2024	12/02/2024
1.2.1	Realizar testes iniciais ao <i>link</i> ótico usando uma onda quadrada proveniente de um gerador de funções como sinal de entrada.	12/02/2024	13/02/2024
1.2.1	Revisão final dos esquemas e documentação preparada para entrega.	13/02/2024	14/02/2024
1.2.2	Entregar o relatório de especificação.	14/02/2024	14/02/2024
1.3	Projeto e Implementação do Circuito Emissor	15/02/2024	24/02/2024
1.3.1	Desenvolver um circuito no emissor para converter o sinal elétrico da porta série num sinal ótico.	15/02/2024	20/02/2024
1.3.2	Utilizar um LED de infravermelhos como emissor de luz.	18/02/2024	24/02/2024
1.4	Projeto e Implementação do Circuito Recetor	25/02/2024	06/03/2024
1.4.1	Criar um circuito no recetor para recuperar o sinal ótico recebido e convertê-lo de volta em um sinal elétrico para ser enviado à porta série.	25/02/2024	01/03/2024
1.4.2	Implementar filtros para remover interferências.	01/03/2024	06/03/2024

Tabela 6.1: Plano de Atividades.

ID	Atividade	Início	Conclusão
1.5	Testes e Medidas	06/03/2024	12/03/2024
1.5.1	Utilizar o osciloscópio para analisar as formas de onda nos diferentes blocos do emissor e recetor.	06/03/2024	10/03/2024
1.5.2	Demonstrar as formas de onda utilizando uma onda quadrada do gerador de sinais como entrada no emissor.	10/03/2024	12/03/2024
1.6	Entrega da Fase A	12/03/2024	12/03/2024

8.2 Lista de Riscos

Nesta secção identifica-se e descreve-se os riscos potenciais associados ao projeto, Tabela 7. Cada risco é avaliado quanto à probabilidade de ocorrência, impacto, seriedade e os seus impactos/efeitos. Também são fornecidas ações de mitigação para lidar com estes riscos e minimizar os seus impactos. A cada um dos itens, para a probabilidade e o impacto, é atribuída uma pontuação numa escala de 1 a 5, em que o 1 corresponde a baixo e 5 corresponde a alto. A seriedade de cada risco obtém-se multiplicando a probabilidade pelo impacto, permitindo enaltecer os riscos que mais impacto poderão causar no projeto caso ocorram, de forma a estar mais atentos a eles.

A gestão dos riscos é uma parte essencial do planeamento do projeto, pois ajuda a prevenir problemas e a manter o projeto no caminho certo. Portanto, a identificação e avaliação destes riscos são cruciais para o sucesso do projeto.

Tabela 7: Riscos inerentes ao desenvolvimento do projeto.

ID	Risco	Mitigação	P	I	S
R1	Incumprimento dos prazos do Plano de Atividades	Esforço suplementar para o cumprimento e melhoria do planeamento	2	5	10
R2	Falha na Identificação de Componentes	Realizar uma revisão dos componentes fornecidos, utilizando recursos online para verificar informações e características dos mesmos	2	4	8
R3	Informações Desatualizadas Verificar regularmente os sites dos fabricantes para obter versões atualizadas dos datasheets		2	4	8
R4	Não Conformidade com Valores Especificados	Manter uma lista atualizada das especificações dos componentes e compará-las regularmente com os valores do datasheet	2	4	8
R5	Problemas de Sincronismo no Osciloscópio	Realizar vários treinos práticos e garantir que todos os membros do projeto estão familiarizados com o mesmo	2	3	6
R6	Falhas técnicas que comprometam o projeto	Os componentes eletrónicos podem sofrer danos durante o transporte ou podem ter defeitos de fabricação não detectados inicialmente, o que pode levar a falhas ou curtos-circuitos durante a operação do circuito.	2	3	6
R7	Falha nos Testes com Dados Reais	Iniciar os testes com configurações simples antes de passar para casos mais complexos	1	3	3

9 Conclusão

Ao longo deste relatório, foram abordados diversos aspetos essenciais, desde a arquitetura do sistema até a análise quantitativa dos circuitos, passando pelos requisitos funcionais e não funcionais, o plano de atividades e a identificação dos riscos associados ao projeto.

É evidente que a comunicação ótica apresenta vantagens significativas em termos de largura de banda, segurança e imunidade a interferências eletromagnéticas. No entanto, a sua implementação requer uma compreensão profunda dos princípios subjacentes, bem como a consideração cuidadosa de vários fatores, como eficiência energética, precisão na conversão de sinais e estabilidade do sistema.

Pretende-se estabelecer uma base sólida para o desenvolvimento das tarefas da fase A e do projeto como um todo. Isso implica adquirir conhecimento no desenvolvimento de circuitos eletrónicos, recorrendo aos conceitos de eletrónica estudados ao longo do curso. A conceção dos circuitos *driver* e *frontend* requer, portanto, cuidado meticuloso durante a montagem e na seleção dos valores dos componentes a serem integrados.

O objetivo é consolidar os conhecimentos já adquiridos, incluindo o domínio do módulo Arduino e da linguagem de programação C++, enquanto se está otimista de que conseguirá superar as dificuldades já identificadas e aquelas que possam surgir durante o desenvolvimento desta fase do projeto.

Referências Bibliográficas

- [1] Kanchan Tiwari Swami e Asmita A. Moghe. "A Review of LiFi Technology". Em: 2020 5th IEEE International Conference on Recent Advances and Innovations in Engineering (ICRAIE). 2020, pp. 1–5. DOI: 10.1109/ICRAIE51050.2020.9358340.
- [2] Jasmine Mannil Abraham, Hardeep Kumar e G. Josemin Bala. "Li-Fi: Illuminating the Future of Internet". Em: 2020 IEEE 15th International Conference on Industrial and Information Systems (ICIIS). 2020, pp. 550–554. DOI: 10.1109/ICIIS51140.2020.9342641.
- [3] Abhimanyu Pandit. Serial Communication Protocols. https://circuitdigest.com/tutorial/serial-communication-protocols. Acedido em 06 de fevereiro de 2024. Abril de 2019.
- [4] Serial Communication Protocols: The Basics. https://www.totalphase.com/blog/2017/08/serial-communication-protocols-the-basics/. Acedido em 06 de fevereiro de 2024. Agosto de 2017.
- [5] Serial Communication. https://learn.sparkfun.com/tutorials/serial-communication/all. Acedido em 06 de fevereiro de 2024. Agosto de 2017.
- [6] Espressif Systems. ESP32 Series Datasheet. https://www.espressif.com/sites/default/files/documentation/esp32_datasheet_en.pdf. Acedido em 13 de fevereiro de 2023. Jan. de 2023.
- [7] https://www.botnroll.com/pt/arduino-controladores/3540-esp32-placa-de-desenvolvimento-wifi-bluetooth-esp-32s-ai-thinker.html. Acedido em 15 de fevereiro de 2023.
- [8] BangGood. https://pt.banggood.com/ESP32-Development-Board-WiFi+bluetooth -Ultra-Low-Power-Consumption-Dual-Cores-ESP-32-ESP-32S-Board-Geekcreit -for-Arduino-products-that-work-with-official-Arduino-boards-p-1109512 .html?cur_warehouse=CN. Acedido em 13 de fevereiro de 2023.
- [9] UA741 General-purpose single operational amplifier. https://datasheetspdf.com/pdf/1404688/STMicroelectronics/UA741CN/1. Acedido em 08 de fevereiro de 2024. Setembro de 2013.
- [10] Eric Peňa e Mary Grace Legaspi. *UART: A Hardware Communication Protocol Understanding Universal Asynchronous Receiver/Transmitter*. https://www.micros.com.pl/mediaserver/WOTL084idt_STM_0001.pdf. Acedido em 09 de fevereiro de 2024. Dezembro de 2020.
- [11] Hannes Siebeneicher. Universal Asynchronous Receiver-Transmitter (UART) A serial communication protocol for sending serial data over USB or via TX/RX pins. https://docs.arduino.cc/learn/communication/uart/. Acedido em 09 de fevereiro de 2024. Fevereiro de 2024.

Anexo I - Diagrama de Gantt



Anexo II - Representação dos datahseet e pinouts dos componentes II.2 Amplificador operacional UA741CN

A representação do datasheet do Amplificador operacional UA741CN. A Figura II.2.1 representa o *Pinout* Amplificador operacional UA741CN.

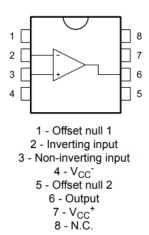


Figura II.2.1: Pinout Amplificador operacional UA741CN

II.3 Fotodetetor PL-51P3C

A representação do datasheet do Fotodetetor PL-51P3C. A Figura II.3.1 representa o *Pinout* Fotodetetor PL-51P3C.

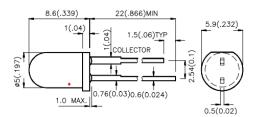


Figura II.3.1: Pinout Fotodetetor PL-51P3C

II.4 Fotodetetor PL-53F3BT

A representação do datasheet do Fotodetetor PL-53F3BT. A Figura II.4.1 representa o *Pinout* Fotodetetor PL-53F3BT.

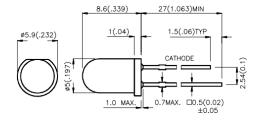


Figura II.4.1: Pinout Fotodetetor PL-53F3BT

II.5 Transistor 2N2222A

A representação do datasheet do Transistor 2N2222A. A Figura II.5.1 representa o *Pinout* 2N2222A

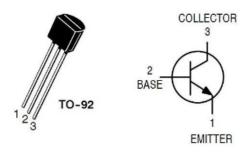


Figura II.5.1: Pinout 2N2222A