### BÀI TẬP TRẮC NGHIỆM KIẾN TRÚC MÁY TÍNH

<u>Câu 1:</u>Trong kiến trúc xử lý 4 bits. Thanh ghi MBR làm nhiệm vụ gì?

A.Đọc dữ liệu từ ô nhớ trong bộ nhớ. B.Ghi dữ liệu ra bộ nhớ.

C.Đọc địa chỉ ô nhớ trong bộ nhớ.

D.Tín hiệu đọc dữ liệu từ một ô nhớ trong bọ nhớ.

<u>Câu 2</u>: Trong kiến trúc xử lý 4 bits. Thanh ghi MAR làm nhiệm vụ gì?

A.Đọc địa chỉ ô nhớ trong bộ nhớ. B.Ghi dữ liệu ra bộ nhớ.

C. Đọc dữ liệu từ ô nhớ trong bộ nhớ. D.Tín hiệu đọc dữ liệu từ một ô nhớ trong bọ nhớ.

Câu 3: Các loại BUS nào sử dụng trong kiến trúc vào/ra của máy tính số là:

A.Cå 3 loại BUS: Dữ liệu, địa chỉ, điều khiển. B.BUS địa chỉ

C.BUS điều khiển D.BUS dữ liêu.

**<u>Câu 4</u>**: Loại BUS nào làm nhiệm vụ điều khiển các tín hiệu đọc/ghi dữ liệu giữa chip vi xử lý và bô nhớ:

A.BUS điều khiển. B.BUS địa chỉ.

C.BUS dữ liệu. D.BUS địa chỉ và BUS điều khiển.

Câu 5: Loại BUS nào làm nhiệm vụ đọc/ghi dữ liệu giữa chip vi xử lý và bộ nhớ:

A.BUS dữ liệu. B.BUS địa chỉ.

C.BUS điều khiển. D.BUS địa chỉ và BUS điều khiển.

<u>Câu 6</u>: Trong kiến trúc máy vi tính 4 bits. Khối nào làm thực hiện nhiệm vụ con trỏ lệnh.

A.Khối ID B.Khối MBR.

C.Khối MAR. D.Khối CU

<u>Câu 7</u>: Trong kiến trúc vi xử lý 16 bits. Cặp thanh ghi nào quản lý sự hoạt động của STACK.

A.SS:SP. B.CS:IP.

C.BP:SP. D.DS:SI.

<u>Câu 8</u>: Trong kiến trúc vi xử lý 16 bits. thanh ghi SP làm nhiệm vụ gì?

A.Trỏ đến đỉnh STACK. B.Trỏ đến đáy STACK.

C.Trỏ đến địa chỉ con trỏ lệnh. D.Trỏ đến địa chỉ OFFSET của đoạn lệnh.

<u>Câu 9</u>: Trong kiến trúc vi xử lý 16 bits. thanh ghi IP làm nhiệm vụ gì?

A.Trỏ đến địa chỉ OFFSET của đoạn lệnh. B.Trỏ đến đáy STACK.

C.Trỏ đến địa chỉ con trỏ lệnh. D.Trỏ đến đỉnh STACK.

<u>Câu 10</u>. Nếu địa chỉ đỉnh STACK trong kiên trúc 16 bits là FFEE thì sau khi thực hiện các lệnh sau:

PUSH AX

PUSH BX

thì giá trị đỉnh STACK còn bao nhiều:

A. FFEA. B. FFEC. C. FFED. D.FFEB.

<u>Câu 11</u>Trong kiến trúc xử lý 16 bits. Cặp thanh ghi CS:IP thực hiện nhiệm vụ gì?

- A. Trỏ đến địa chỉ SEGMENT của ô nhớ trong đoạn lệnh.
- B. Trỏ đến địa chỉ OFFSET của đoan lênh.
- C. Trỏ đến địa chỉ SEGMENT của ô nhớ trong đoạn dữ liệu.
- D. Trỏ đến địa chỉ OFFSET của đoạn dữ liệu.

Câu 12: Trong kiến trúc xử lý 16 bits. Cặp thanh ghi DS:DI thực hiện nhiệm vụ gì?

- A. Trỏ đến địa chỉ SEGMENT ô nhớ trong đoạn dữ liệu đích.
- B. Trỏ đến địa chỉ SEGMENT ô nhớ trong đoạn dữ liệu đích.
- C. Trỏ đến địa chỉ OFFSET của ô nhớ trong đoạn dữ liệu.
- D. Trỏ đến địa chỉ OFFSET của đoạn dữ liệu.

Câu 13: Trong kiến trúc xử lý 16 bits. Cặp thanh ghi DS: SI thực hiện nhiệm vụ gì?

- A. Trỏ đến địa chỉ SEGMENT ô nhớ trong đoạn dữ liệu nguồn.
- B. Trỏ đến địa chỉ SEGMENT ô nhớ trong đoạn dữ liệu đích.
- C. Trỏ đến địa chỉ OFFSET của ô nhớ trong đoạn dữ liệu.

D. Trỏ đến địa chỉ OFFSET của đoạn dữ liệu.

<u>Câu 14</u>: Chức năng của khối A.L.U trong kiến trúc vi cử lý 16bits là:

A. Thực hiện các phép tính LOGIC và TOÁN HỌC.

B.Thực hiện việc giải mã lệnh.

C.Thực hiện việc đếm lệnh.

D.Là cấu trúc nhớ đệm lệnh trong quá trình giải mã lệnh

<u>Câu 15</u>:Chức năng của khối I.D trong kiến trúc vi cử lý 16bits là:

A. Thực hiện việc giải mã lệnh. B. Thực hiện các phép tính LOGIC và SỐ HỌC.

C.Thực hiện việc đếm lệnh. D.Là cấu trúc nhớ đệm lệnh trong quá trình giải mã lệnh

<u>Câu 16</u>:Chức năng của khối EU trong kiến trúc vi cử lý 16bits là:

A.Thực hiện các lệnh đã giải mã.

B.Giải mã các lệnh đã đọc vào từ bộ nhớ.

C.Thực hiện các phép tính LOGIC D.Thực hiện các phép tính SỐ HỌC

<u>Câu 17</u>:Chức năng của khối CU trong kiến trúc vi cử lý 16bits là:

A. Thực hiện việc điều khiển đọc lệnh và dữ liệu

B.Giải mã các lệnh đã đọc vào từ bộ nhớ.

C. Thực hiện các phép tính LOGIC.

D.Thực hiện các phép tính SỐ HỌC.

<u>Câu 18</u>: Quá trình vào ra dữ liệu giữa thiết bị ngoại vi và bộ nhớ theo phương thức DMA là:

A.Truy cập bộ nhớ trực tiếp. B.Truy cập bộ nhớ gián tiếp qua CPU

C.Vào ra dữ liệu theo ngắt cứng. D.Vào ra dữ liệu theo ngắt mềm.

<u>Câu 19</u>: Nhóm thanh ghi nào có chức năng chỉ đoạn trong số các nhóm sau:

A.CS, DS, ES, SS B.AX, BX, CX, DX

C.SI,DI,IP D.SP,BP,FLAGS

<u>Câu 20</u>:Nhóm thanh ghi nào có chức năng chung trong số các nhóm sau:

A.AX,BX, CX, DX B.CS, DS, ES, SS

C.SI,DI,IP D.SP,BP,FLAGS

<u>Câu 21</u>: Tín hiệu RD/WR trong BUS điều khiển của CPU có chức năng:

A.Điều khiển việc đọc/ghi dữ liệu. B.Điều khiển việc giải mã dữ liệu

C. Điều khiển việc đếm lệnh D.Điều khiển việc treo CPU

Câu 22: Một ô nhớ trong quá tình xử lý dữ liệu được quan niệm có kích cỡ:

A.8 bits B.16 bits

C.20 bits D.24 bits

<u>Câu 23</u>:Trong kiến trúc chip xử lý 16 bits. Các bus địa chỉ có độ rộng là:

A.20 bits B.24 bits

C.16 bits D.32 bits

<u>Câu 24</u>:Trong kiến trúc chip xử lý 16 bits. Các bus dữ liệu có độ rộng là:

A.16 bits B.8 bits

C.20 bits D.24 bits

<u>Câu 25</u>: Quá trình xử lý lệnh của một chip vi xử lý được thực hiện thông qua các quá trình tuần tự:

A.Đọc lệnh, giải mã lệnh, xử lý lệnh.

B.Giải mã lệnh, xử lý lệnh, đọc lệnh.

C.Đọc lệnh, xử lý lệnh, giải mã lệnh. D.Giải mã lệnh, xử lý lệnh.

Câu 26: Lệnh MOV [1234], AX thực hiện công việc gì?

A.Chuyển giá trị 1234 vào AX.

B.Chuyển giá trị trong ô nhớ DS:[1234] vào AX

C.Chuyển giá trị trong AX vào ô nhớ DS:[1234]. D.Chuyển giá trị SS:[1234] vào AX

Câu 27: Lệnh MOV [1234], AX thực hiện công việc gì?

A. Chuyển giá trị 1234 vào AX.

B.Chuyển giá trị trong ô nhớ DS:[1234] vào AX

C.Chuyển giá trị trong AX vào ô nhớ DS:[1234]. D.Chuyển giá trị SS:[1234] vào AX

<u>Câu 28</u> :	Đoạn lệnh assembley sau thực hiện công việc gì?							
Mov AH,12								
Mov AL,34								
Mov BX,5678	3							
Add AX,BX								
A.1234h + 56	78h. B.12l	n + 34h.	C.12h + 5678h.	D.34h + 5678h.				
<u>Câu 29</u> : MOV AX,0F								
SHL AX,1								
A.1E	B.1F	C.F0	D.EF					
<u>Câu 30</u> : Kết quả sau khi thực hiện đoạn lệnh Assembley sau thì AX có giá trị nào: MOV AX,0F								
SHR AX,1								
A.7	B.E	C.0	D.F					
<u>Câu 31</u> : Trong máy tính số, bộ nhớ DRAM được coi là:								
A.Bộ nhớ bán dẫn động.			B.Bộ nhớ bán dẫn tĩnh.					
C.Bộ nhớ ngoài.			D.Bộ nhớ CACHE của máy tính số.					
<u>Câu 32</u> : Tron	g máy tính số,	bộ nhớ S	RAM được coi là:					
A. Bộ nhớ bán dẫn tĩnh. B.Bộ nhớ bán dẫn động.								
C.Bộ nhớ ngoài. D.Bộ		D.Bộ nl	nhớ CACHE của máy tính số.					
<b><u>Câu 33</u></b> :Tín hi	iệu điều khiển	RAS của	CPU trong việc nạp	dữ liệu được dùng để điều khiển:				
A.Nạp địa chỉ hàng của DRAM			B.Nạp địa chỉ cột của DRAM.					
C.Nạp địa chỉ hàng của SRAM			D.Nạp địa chỉ cột của SRAM.					
<b>Câu 34</b> : Tín hiệu điều khiển CAS của CPU trong việc nạp dữ liệu được dùng để điều khiển:								

A.Nạp địa chỉ cột của DRAM B.Nạp địa chỉ hàng của DRAM.

C.Nạp địa chỉ hàng của SRAM D.Nạp địa chỉ cột của SRAM.

Câu 35: Hãy tính địa chỉ vật lý của một ô nhớ nếu biết địa chỉ logic của nó là 3ACF:1000

A.3BCF0. B.3BDF0. C.3BCE0. D.4BCF0.

Câu 36: Hãy tính địa chỉ vật lý của một ô nhớ nếu biết địa chỉ logic của nó là 1000: ABCD

A.13ACF. B.13ACE. C.12ACF. D.14ACF.

Câu 37:Địa chỉ OFFSET của một ô nhớ được quan niệm là:

A.Địa chỉ của một đoạn chứa ô nhớ B.Địa chỉ vật lý của ô nhớ.

C.Địa chỉ lệch trong đoạn chứa ô nhớ.

D.Địa chỉ logic của một ô nhớ

Câu 38: Địa chỉ SEGMENT của một ô nhớ được quan niệm là:

A. Địa chỉ lệch trong đoạn chứa ô nhớ.

B.Địa chỉ vật lý của ô nhớ.

C.Địa chỉ của một đoạn chứa ô nhớ D.Địa chỉ logic của một ô nhớ

Câu 39:Đia chỉ SEGMENT:OFFSET của một ô nhớ được quan niệm là

A.Đia chỉ logic của một ô nhớ B.Đia chỉ vật lý của ô nhớ.

C.Đia chỉ của một đoan chứa ô nhớ D.Đia chỉ lệch trong đoan chứa ô nhớ.

<u>Câu 40</u>:Trong kiến trúc của đơn vị xử lý trung tâm. BUS địa chỉ có độ rộng băng thông tính bằng:

A.24 bits. B.20 bits. C.32 bits. D.16 bits.

<u>Câu 41</u>:Trong kiến trúc của đơn vị xử lý trung tâm. BUS dữ liệu có độ rộng băng thông tính bằng:

A.16 bits. B.24 bits. C.32 bits. D.20 bits.

<u>Câu 42</u>: Quá trình tạo địa chỉ vật lý từ địa chỉ logic được thực hiện tịa đơn vị nào trong kiến trúc vi xử lý 16 bits:

A.Đơn vị AU. B.Đơn vị ALU. C.Đơn vị BUS. D.Đơn vị IU.

<u>Câu 43</u> : Ko MOV AH,		thực hiện đoạn	lệnh Assembley sau	ı thì AH có giá trị nào:					
RCL AH,	1								
A.1E	B.EF	C.EE	D.FF						
<u>Câu 44</u> : Kết quả sau khi thực hiện đoạn lệnh Assembley sau thì AH có giá trị nào: MOV AH,0F									
RCR AH,	1								
A.07	B.1E	C.EE	D.FF						
<u>Câu 45</u> : Hãy thực hiện phép tính sau theo hệ nhị phân và chọn kết quả đúng:									
1101 + 100	)1								
A.10110.	B.11011		C.10111	D.11010					
<u>Câu 46</u> :Hã MOV [123	•	ả đúng của lệnh	chuyển dữ liệu :						
A.Lỗi vì không chuyển trực tiếp giá trị vào từ ô nhớ. B.Chuyển giá trị 12h vào ô nhớ [1234].									
C.Chuyển	giá trị 12h vào	ô nhớ DS:[123	4]. D.Hoán	đổi giá trị của 2 ô nhớ : 1234 và 12	,				
<u>Câu 47</u> : Không thể nối trực tiếp thiết bị ngoại vi (TBNV) với bus hệ thống, vì:									
A. BXL không thể điều khiển được tất cả các TBNV									
B. Tốc độ trao đổi, khuôn dạng dữ liệu khác nhau									
C Tất cả có tốc độ chậm hơn BXL và RAM									
D. '	D. Tất cả các ý đều đúng								
<u>Câu 48</u> Chức năng của Modul vào/ra:									
<b>A.</b> ]	A. Nối ghép với BXL và hệ thống nhớ								
B. 1	B. Nối ghép với một hoặc nhiều TBNV								
C. (	C. Cả a và b đều đúng								
D. (	D. Cả a và b đều sai								

#### Câu 49. Các thành phần cơ bản của TBNV:

- A. Bộ chuyển đổi tín hiệu, Logic điều khiển, Bộ đệm
- B. Bộ chuyển đổi trạng thái, Logic đọc, Bộ đếm tiến
- C. Bộ chuyển đổi hiện thời, Logic ghi, Bộ kiểm tra
- D. Bộ chuyển đổi địa chỉ, Logic nhận, Bộ đếm lùi

#### <u>Câu 50</u>. Đối với chức năng của Modul vào/ra, phát biểu nào sau đây là sai:

- A. Điều khiển và định thời gian
- B. Một Modul chỉ nối ghép được với một TBNV
- C Trao đổi thông tin với BXL, với TBNV
- D. Bộ đệm dữ liệu, phát hiện lỗi

#### <u>Câu 51</u>. Có các phương pháp địa chỉ hoá cổng vào/ra:

- A. Vào/ra cách biệt
- B. Vào/ra theo bản đồ bộ nhớ
- C. Vào ra theo bản đồ thanh ghi
- D. Cả a và b đúng

### <u>Câu 52:</u> Đối với phương pháp vào/ra cách biệt, phát biểu nào sau đây là sai:

- A. Không gian địa chỉ cổng không nằm trong không gian địa chỉ bộ nhớ
- B. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
- C. Tín hiệu truy nhập cổng và truy nhập bộ nhớ là khác nhau
- D. Sử dụng các lệnh vào/ra trực tiếp

#### <u>Câu 53</u>. Đối với phương pháp vào/ra cách biệt, phát biểu nào sau đây là đúng:

- A. Không gian địa chỉ cổng nằm trong không gian địa chỉ bộ nhớ
- B. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
- C. Sử dụng các lệnh vào/ra trực tiếp
- D. Dùng chung tín hiệu truy nhập cho cả bộ nhớ và cổng vào/ra

#### Câu 54. Đối với phương pháp vào/ra theo bản đồ bộ nhớ, phát biểu nào sau đây là sai:

- A. Không gian địa chỉ cổng nằm trong không gian địa chỉ bộ nhớ
- B. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
- C. Cần có tín hiệu phân biệt truy nhập cổng hay bộ nhớ
- D. Dùng chung tín hiệu truy nhập cho cả cổng và bô nhớ

#### <u>Câu 55</u>. Đối với phương pháp vào/ra theo bản đồ bộ nhớ, phát biểu nào sau đây là đúng:

- A. Không gian địa chỉ cổng nằm ngoài không gian địa chỉ bộ nhớ
- B. Phải phân biệt tín hiệu khi truy nhập bộ nhớ hay cổng vào/ra
- C. Sử dụng các lệnh vào/ra trực tiếp
- D. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng

#### <u>Câu 56</u>. Có 3 phương pháp điều khiển vào/ra như sau:

- A. Vào/ra bằng chương trình, bằng ngắt, bằng DMA
- B. Vào/ra bằng chương trình, bằng hệ thống, bằng DMA
- C. Vào/ra bằng ngắt, bằng truy nhập CPU, bằng DMA
- D. Vào/ra bằng ngắt, bằng truy nhập CPU, bằng hệ điều hành

#### <u>Câu 57</u>. Với phương pháp vào/ra bằng chương trình (CT), phát biểu nào sau đây là sai:

- A. Dùng lệnh vào/ra trong CT để trao đổi dữ liệu với cổng
- B. TBNV là đối tượng chủ động trong trao đổi dữ liệu
- C. Khi thực hiện CT, gặp lệnh vào/ra thì CPU điều khiển trao đổi dữ liệu với TBNV
- D. TBNV là đối tượng bị động trong trao đổi dữ liệu

#### <u>Câu 58</u>. Với phương pháp vào/ra bằng chương trình (CT), phát biểu nào sau đây là đúng:

- A. Đây là phương pháp trao đổi dữ liệu đơn giản nhất
- B. Đây là phương pháp trao đổi dữ liệu nhanh nhất
- C. Thiết kế mạch phức tạp
- D. Cả b và c đều đúng

#### <u>Câu 59</u>. Với phương pháp vào/ra bằng ngắt, phát biểu nào sau đây là sai:

- A.TBNV là đối tượng chủ động trao đổi dữ liệu
- B. CPU không phải chờ trạng thái sẵn sàng của TBNV
- C. Modul vào/ra được CPU chờ trạng thái sẵn sàng
- D. Modul vào/ra ngắt CPU khi nó ở trang thái sẵn sàng

#### <u>Câu 60</u>. Với phương pháp vào/ra bằng ngắt, phát biểu nào sau đây là đúng:

- A. TBNV là đối tượng chủ động trong trao đổi dữ liệu
- B. Là phương pháp hoàn toàn xử lý bằng phần cứng
- C. CPU là đối tượng chủ động trong trao đổi dữ liệu
- D. Là phương pháp hoàn toàn xử lý bằng phần mềm

#### Câu 61. Số lượng phương pháp xác định modul ngắt là:

- A. 4 phương pháp
- B. 3 phương pháp
- C. 2 phương pháp
- D. 1 phương pháp

#### <u>Câu 62</u>. Các phương pháp xác định modul ngắt gồm có:

- A. Kiểm tra vòng bằng phần mềm và phần cứng, chiếm bus, chiếm CPU
- B. Nhiều đường yêu cầu ngắt, kiểm tra vòng bằng phần mềm, chiếm bus, chiếm bộ nhớ
- C. Chiếm bus, kiểm tra vòng bằng phần cứng, nhiều đường yêu cầu ngắt, ngắt mềm
- D. Nhiều đường yêu cầu ngắt, kiểm tra vòng bằng phần mềm và phần cứng, chiếm bus

<u>Câu 63</u>. Với phương pháp nhiều đường yêu cầu ngắt (trong việc xác định modul ngắt), phát biểu nào sau đây là đúng:

- A. CPU có một đường yêu cầu ngắt cho các modul vào/ra
- B. CPU phải có các đường yêu cầu ngắt khác nhau cho mỗi modul vào/ra
- C. Số lượng thiết bị có thể đáp ứng là khá lớn

D. CPU có nhiều đường yêu cầu ngắt cho mỗi modul vào/ra

<u>Câu 64</u>. Với phương pháp kiểm tra vòng bằng phần mềm (trong việc xác định modul ngắt), phát biểu nào sau đây là đúng:

- A. BXL kiểm tra một lúc nhiều modul vào/ra
- B. Tốc độ khá nhanh
- C. BXL thực hiện kiểm tra từng modul vào/ra
- D. BXL thực hiện phần mềm kiểm tra từng modul vào/ra

<u>Câu 65</u>. Với phương pháp kiểm tra vòng bằng phần cứng (trong việc xác định modul ngắt), phát biểu nào sau đây là sai:

- A. BXL phát tín hiệu chấp nhận ngắt đến chuỗi các modul vào/ra
- B. Modul vào/ra đặt vecto ngắt lên bus dữ liệu
- C. BXL dùng vectơ ngắt để xác định CTC điều khiển ngắt
- D. Tất cả đều sai

Câu 66: Đối với bộ nhớ ROM, phát biểu nào sau đây là sai:

- A. Có tất cả 5 loại ROM
- B. Là loại bộ nhớ khả biến
- C. Là nơi chứa các chương trình hệ thống (BIOS)
- D. Là nơi chứa các vi chương trình

<u>Câu 67:</u> Đối với bộ nhớ ROM, phát biểu nào sau đây là đúng:

- a. Có thể dùng điện để xoá PROM
- b. PROM là loại ROM có thể xoá và ghi lại nhiều lần
- c. EPROM là loại ROM có thể xoá và ghi lại nhiều lần
- d. Có thể dùng điện để xoá EPROM

<u>Câu 68</u>. Đối với bộ nhớ RAM, phát biểu nào sau đây là sai:

- a. Là loại bộ nhớ không khả biến
- b. Là nơi lưu giữ thông tin tạm thời

- c. Có hai loai RAM
- d. Là bộ nhớ đọc/ghi tuỳ ý

<u>Câu 68</u>. Đối với bộ nhớ RAM, phát biểu nào sau đây là đúng:

- a. Là loại bộ nhớ không khả biến
- b. RAM là viết tắt của: Read Access Memory
- c. SRAM được chế tạo từ các tụ điện
- d. Là nơi lưu giữ thông tin mà máy tính đang xử lý

<u>Câu 69</u>. Đối với bộ nhớ ROM, phát biểu nào sau đây là đúng:

- a. Được chế tạo từ mạch lật
- b. Được chế tạo từ transistor
- c. Được chế tạo từ diode
- d. Cả b và c

Câu 70. Đối với bộ nhớ RAM, phát biểu nào sau đây là sai:

- a. DRAM được chế tạo từ mạch lật
- b. DRAM được chế tạo từ tụ điện
- c. SRAM được chế tạo từ mạch lật
- d. SRAM không cần phải làm tươi

<u>Câu 71</u>. Cho chip nhớ SRAM có dung lượng 64K x 4 bit, phát biểu nào sau đây là đúng:

- a. Các đường địa chỉ là:  $A_0 -\!\!> A_{15}$
- b. Các đường địa chỉ là:  $D_0 -> D_{15}$
- c. Các đường dữ liệu là:  $A_0 \rightarrow A_3$
- d. Các đường dữ liệu là:  $D_1 \mathrel{{\hspace{-.1em}\hbox{--}}}\! > D_8$

<u>Câu 72</u>. Cho chip nhớ SRAM có dung lượng 16K x 8 bit, phát biểu nào sau đây là sai:

- a. Có 14 đường địa chỉ
- b. Có 8 đường dữ liệu

- c. Các đường địa chỉ là:  $A_0 \rightarrow A_{13}$
- d. Các đường địa chỉ là: A<sub>0</sub> -> A<sub>14</sub>

<u>**Câu 73**</u>. Cho chip nhớ SRAM có các tín hiệu:  $A_0 \rightarrow A_{13}$ ,  $D_0 \rightarrow D_{15}$ , RD,  $\overline{WE}$ . Phát biểu nào sau đây là sai:

- a. Dung lượng của chip là: 16K x 16 bit
- b. WE là tín hiệu điều khiển ghi dữ liêu
- c.RD là tín hiệu điều khiển ghi dữ liệu
- d. RD là tín hiệu điều khiển đọc dữ liệu

Câu 74. Xét về chức năng, hệ thống nhớ máy tính có thể có ở:

- a. Bên trong bộ xử lý, RAM, đĩa từ
- b. Các thanh ghi, bộ nhớ trong, CD-ROM
- c. Các thanh ghi, ROM, băng từ
- d. Các thanh ghi, bộ nhớ trong, bộ nhớ ngoài

Câu 75. Đối với hệ thống nhớ máy tính, có thể có các đơn vị truyền như sau:

- a. Theo từ nhớ
- b. Theo khối nhớ
- c. Cả a và b đều đúng
- d. Cả a và b đều sai

<u>Câu 76</u>. Xét về các phương pháp truy nhập trong hệ thống nhớ, phát biểu nào sau đây là sai:

- a. Truy nhập tuần tự đối với bộ nhớ cache
- b. Truy nhập liên kết đối với bộ nhớ cache
- c. Truy nhập ngẫu nhiên đối với bộ nhớ trong
- d. Truy nhập trực tiếp đối với đĩa từ

<u>Câu 77</u>. Đối với hệ thống nhớ, có các kiểu vật lý như sau:

a. Bộ nhớ từ, RAM, bộ nhớ cache

- b. Bô nhớ bán dẫn, bô nhớ từ, bô nhớ cache
- c. Bộ nhớ bán dẫn, bộ nhớ từ, bộ nhớ quang
- d. Bộ nhớ quang, bộ nhớ cache, bộ nhớ từ

<u>Câu 78</u>. Đối với hệ thống nhớ máy tính, phát biểu nào sau đây không phải là đặc trưng vật lý:

- a. Bô nhớ khả biến
- b. Bộ nhớ không khả biến
- c. Bộ nhớ xoá được
- d. Bô nhớ chỉ đọc

Câu 79. Xét sơ đồ phân cấp hệ thống nhớ, phát biểu nào sau đây là sai:

- a. Mức thanh ghi là mức trao đổi nhanh nhất
- b. Mức thanh ghi là mức trao đổi chậm nhất
- c. Mức cache được chia thành hai mức
- d. Mức cache là mức gần thanh ghi nhất

Câu 80. Xét sơ đồ phân cấp hệ thống nhớ, phát biểu nào sau đây là đúng:

- a. Từ bộ nhớ cache đến bộ nhớ ngoài, tốc độ nhanh dần
- b. Từ thanh ghi đến bộ xử lý, tốc độ tăng dần
- c. Từ bộ nhớ ngoài đến thanh ghi, dung lượng giảm dần
- d. Từ bộ nhớ trong đến bộ nhớ cache, tần suất truy nhập giảm dần

<u>Câu 81</u>. Với chip nhớ SRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

a.  $2^m \times n$  bit

- b.  $2^n$  x m bit
- c. 2<sup>m</sup> x n byte
- d. 2<sup>n</sup> x m byte

 $\underline{\text{\bf Câu 82}}$ . Với chip nhớ SRAM có n<br/> đường địa chỉ, m<br/> đường dữ liệu thì dung lượng của chip là:

- a.  $2^m \times n$  bit
- b.  $2^{2n}$  x m bit
- c.  $2^{2m}$  x n bit
- d. 2<sup>n</sup> x m bit

Câu 83. Với chip nhớ DRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

- a.  $2^{2m}$  x n bit
- b.  $2^{2n}$  x m bit
- c.  $2^{2m}$  x n byte
- d.  $2^{2n}$  x m byte

Câu 84. Với chip nhớ DRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

a.  $2^m \times n$  bit

- b.  $2^{2n}$  x m bit
- c.  $2^{2m}$  x n bit
- d.  $2^n \times m$  bit

<u>Câu 85</u>. Đối với bộ nhớ cache, xét nguyên lý định vị về thời gian, phát biểu nào sau đây là đúng:

- a. Thông tin vừa truy nhập thì xác suất bé là sau đó nó sẽ được truy nhập lại
- b. Thông tin vừa truy nhập thì xác suất lớn là sau đó nó sẽ được truy nhập lại
- c. Thông tin vừa truy nhập thì sau đó chắc chắn nó sẽ không được truy nhập lại
- d. Thông tin vừa truy nhập thì chắc chắn là sau đó nó được truy nhập lại

<u>Câu 86</u>. Đối với bộ nhớ cache, xét nguyên lý định vị về không gian, phát biểu nào sau đây là đúng:

- a. Mục thông tin vừa truy nhập thì xác suất lớn là sau đó các mục lân cận được truy nhập
- b. Mục thông tin vừa truy nhập thì xác suất bé là sau đó các mục lân cận được truy nhập
- c. Mục thông tin vừa truy nhập thì chắc chắn là sau đó các mục lân cận được truy nhập
- d. Thông tin vừa truy nhập thì chắc chắn là sau đó các mục lân cận không được truy nhập

<u>Câu 87</u>. Khi truy nhập cache, xét ánh xạ trực tiếp, phát biểu nào sau đây là đúng:

- a. Mỗi block có thể ánh xạ vào một line bất kỳ
- b. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định
- c. Mỗi block chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block chỉ được ánh xạ vào một trong bốn line xác định

<u>Câu 88</u>. Khi truy nhập cache, xét ánh xạ trực tiếp, phát biểu nào sau đây là sai:

- a. Mỗi block không thể ánh xạ vào một line bất kỳ
- b. Mỗi block không thể ánh xạ vào một line bất kỳ trong tám line xác định

- c. Mỗi block chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block chỉ được ánh xạ vào một trong hai line xác định

#### <u>Câu 89</u>. Khi truy nhập cache, xét ánh xạ liên kết hoàn toàn, phát biểu nào sau đây là đúng:

- a. Mỗi block có thể ánh xạ vào một line bất kỳ
- b. Mỗi block có thể ánh xa vào một line bất kỳ trong bốn line xác định
- c. Mỗi block chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block chỉ được ánh xạ vào một trong mười sáu line xác định

#### <u>Câu 90</u>. Khi truy nhập cache, xét ánh xạ liên kết hoàn toàn, phát biểu nào sau đây là sai:

- a. Mỗi block có thể ánh xạ vào một line bất kỳ
- b. Mỗi block có thể ánh xạ vào một line bất kỳ trong tám line xác định
- c. Mỗi block không chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block không chỉ được ánh xạ vào một trong bốn line xác định

#### <u>Câu 91</u>. Khi truy nhập cache, xét ánh xạ liên kết tập hợp, phát biểu nào sau đây là đúng:

- a. Mỗi block có thể ánh xa vào một line bất kỳ
- b. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định
- c. Mỗi block có thể ánh xạ vào một line duy nhất trong một tập line xác định
- d. Mỗi block chỉ được ánh xạ vào một line duy nhất

#### <u>Câu 92</u>. Khi truy nhập cache, xét ánh xạ liên kết tập hợp, phát biểu nào sau đây là sai:

- a. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định
- b. Mỗi block không chỉ được ánh xạ vào một line duy nhất
- c. Mỗi block chỉ ánh xạ vào một line duy nhất trong một tập line xác định
- d. Mỗi block chỉ được ánh xạ duy nhất vào một tập line xác định

### <u>Câu 93</u>: Phát biểu nào dưới đây là sai:

- a. Bộ xử lý điều khiển hoạt động của máy tính
- b. Bộ xử lý hoạt động theo chương trình nằm sẵn trong bộ nhớ

- c. Bộ xử lý được cấu tạo bởi hai thành phần
- d. Bộ xử lý được cấu tạo bởi ba thành phần

#### <u>Câu 94</u>. Để thực hiện 1 lệnh, bộ xử lý phải trải qua:

- a. 8 công đoạn
- b. 7 công đoạn
- c. 6 công đoạn
- d. 5 công đoạn

#### Câu 95 Với công đoạn nhận lệnh của CPU, thứ tự thực hiện là:

- a. Bộ đếm chương trình -> Bộ nhớ -> thanh ghi lệnh
- b. Bộ nhớ -> Bộ đếm chương trình -> thanh ghi lệnh
- c. Bộ nhớ -> thanh ghi lệnh -> bộ đếm chương trình
- d. Bộ đếm chương trình -> thanh ghi lệnh -> bộ nhớ

#### Câu 96. Với công đoạn giải mã lệnh của CPU, thứ tự thực hiện là:

- a. Thanh ghi lệnh -> giải mã -> khối điều khiển -> tín hiệu điều khiển
- b. Thanh ghi lệnh -> khối điều khiển -> tín hiệu điều khiển -> giải mã
- c. Khối điều khiển -> thanh ghi lệnh -> giải mã -> tín hiệu điều khiển
- d. Thanh ghi lệnh -> khối điều khiển -> giải mã -> tín hiệu điều khiển

### Câu 97. Với công đoạn nhận dữ liệu của CPU, thứ tự thực hiện là:

- a. Địa chỉ -> tập thanh ghi -> ngăn nhớ
- b. Địa chỉ -> ngăn nhớ -> tập thanh ghi
- c. Tập thanh ghi -> địa chỉ -> ngăn nhớ
- d. Ngăn nhớ -> tập thanh ghi -> địa chỉ

### <u>Câu 98</u>. Đối với số nguyên không dấu, 8 bit, giá trị biểu diễn số 261 là:

- a. 1001 0001
- b. 1010 1011
- c. 1000 0111
- d. Không biểu diễn được

### <u>Câu 99</u>. Đối với số nguyên không dấu, 8 bit, giá trị biểu diễn số 132 là:

- a. 1001 0001
- b. 1000 0100

- c. 1000 0111
- d. Không biểu diễn được

<u>Câu 100</u>. Đối với số nguyên có dấu, 8 bit, giá trị biểu diễn số 129 là:

- a. 1001 0001
- b. 1010 1011
- c. 1000 0111
- d. Không biểu diễn được

<u>Câu 101</u>. Đối với số nguyên có dấu, 8 bit, giá trị biểu diễn số 124 là:

- a. 0111 1100
- b. 0101 1011
- c. 0100 0111
- d. Không biểu diễn được

<u>Câu 102</u>. Dải biểu diễn số nguyên không dấu, n bit trong máy tính là:

a. 0 -> 2.n

b.  $0 \to 2.n - 1$ 

c.  $0 -> 2^n - 1$ 

d.  $0 -> 2^n$ 

Câu 103. Dải biểu diễn số nguyên có dấu, n bit trong máy tính là:

- a.  $-2(n-1) \rightarrow 2(n-1)$
- b. -2.n 1 -> 2.n + 1
- c.  $-2^{n-1} 1 > 2^{n-1} 1$
- d.  $-2^{n-1} -> 2^{n-1} 1$

<u>Câu 104</u>: Đối với số nguyên có dấu, 8 bit, dùng phương pháp "Dấu và độ lớn", giá trị biểu diễn số - 60 là:

- a. 0000 1101
- b. 0000 1010
- c. 1011 1100
- d. 1100 1101

<u>Câu 105</u>. Đối với số nguyên có dấu, 8 bit, dùng phương pháp "Dấu và độ lớn", giá trị biểu diễn số - 256 là:

- a. 1100 1110
- b. 1010 1110
- c. 1100 1100
- d. Không thể biểu diễn

<u>Câu 106</u>. Đối với số nguyên có dấu, 8 bit, dùng phương pháp "Mã bù 2", giá trị biểu diễn số 101 là:

- a. 0110 0101
- b. 0000 1100
- c. 0000 1110
- d. 0100 1010

<u>Câu 107</u>. Đối với số nguyên có dấu, 8 bit, dùng phương pháp "Mã bù 2", giá trị biểu diễn số - 29 là:

a. 1000 0000

b. 1110 0011

c. 1111 0000

d. 1000 1111

<u>Câu 108</u>. Có biểu diễn "1110 0010" đối với số nguyên có dấu, 8 bit, dùng phương pháp "Dấu và độ lớn", giá trị của nó là:

a. 136

b. 30

c. - 30

d. - 136

<u>Câu 109</u>. Có biểu diễn "1100 1000" đối với số nguyên có dấu, 8 bit, dùng phương pháp "Mã bù 2", giá trị của nó là:

a. Không tồn tại

b. - 56

c. 56

d. 200