

第三部分 数字电子技术

第一节 门电路

一 分立元件门电路

1. 与门、或门、非门

二 集成门电路

1. 基本集成门电路类型
2. TTL 与非门的传输特性
3. TTL 三态与非门电路

第二节 逻辑代数与组合逻辑电路

一 逻辑代数

1. 逻辑代数公式
2. 逻辑函数的表示方式

二 常见组合逻辑电路

1. 编码器
2. 译码器
3. 数据选择器
4. 加法器

第三节 时序逻辑电路

一 触发器

1. 基本 RS 触发器
2. 同步 RS 触发器
3. 电平触发的 D 触发器
4. 正边沿触发的 D 触发器
5. 负边沿触发的 JK 触发器
6. T 触发器

二 时序逻辑电路分析

1. 时序逻辑电路的概念
2. 时序逻辑电路分析方法
3. 时序逻辑电路功能表示方法

三 常用时序逻辑电路

1. 寄存器
2. 计数器

第四节 波形变换电路

一 555 集成定时器

1. 555 集成定时器的功能

二 555 集成定时器构成的波形变换电路

1. 多谐振荡器
2. 单稳态触发器
3. 施密特触发器

第一节 门电路

知识梳理

一 分立元件门电路

1. 与门、或门、非门电路

	与门	或门	非门																																				
电路图	<p>阳极同电位 导通哪个</p>	<p>阳极同电位 电位</p>	<p>CE接通</p>																																				
符号																																							
逻辑表达式	$F = AB$	$F = A + B$	$F = \bar{A}$																																				
真值表	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1	<table><tr><th>A</th><th>F</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	F	0	1	1	0
A	B	F																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
A	B	F																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
A	F																																						
0	1																																						
1	0																																						

* 通常电子电路图中会隐藏接地点 → 看起来只在一个端子上加电压，其实是 0V 一端被省略了

注 电路的工作原理：设 低电平 (0) 0V，高电平 (1) 3V 并忽略二极管正向压降

- 与门电路
 - A、B 至少 1 个为 0 → D1、D2 至少 1 个导通 → F 电位 0V → F 输出 0
 - A、B 均为 1 → A、B 电位 3V → D1、D2 导通 → F 电位 3V → F 输出 1
- 或门电路
 - A、B 均为 0 → A、B 电位 0V → D1、D2 导通 → F 电位 0V → F 输出 0
 - A、B 至少 1 个为 1 → D1、D2 至少 1 个导通 → F 电位 3V → F 输出 1
- 非门电路
 - A 为 0 → A 电位 0V → 基极电位 $\frac{R_{B1}}{R_{B1} + R_{B2}} U_{BB} < 0$ → 发射结反向偏置，晶体管截止 → F 输出 1
 - A 为 1 → A 电位较高使基极电流大于临界饱和值 → 晶体管处于饱和状态，CE 压降 0 → F 输出 0

二 集成门电路

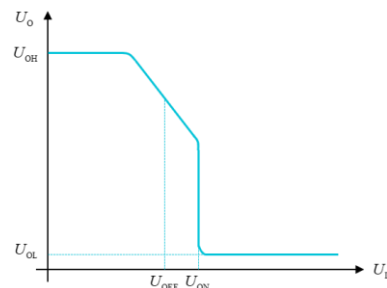
1. 基本集成门电路类型

	符号	表达式		符号	表达式
与		$F = AB$	与非		$F = \overline{AB}$
或		$F = A + B$	或非		$F = \overline{A + B}$
非		$F = \bar{A}$	异或		$F = A\bar{B} + \bar{A}B = A \oplus B$

2. TTL 与非门的传输特性

① 电压传输特性

将与非门的所有输入端都接同一信号，输出 U_O 和输入 U_I 的关系



② 主要参数

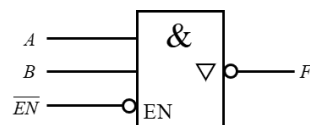
- 输出高电平 U_{OH} ：输出 1 时对应的电压，实际规定 U_{OH} 的下限
- 输出低电平 U_{OL} ：输出 0 时对应的电压，实际规定 U_{OL} 的上限
- 开门电平 U_{ON} ：输出电平为 U_{OL} 的上限时的输入电压，输入高电平的下限
- 关门电平 U_{OFF} ：输出电平为 U_{OH} 的下限时的输入电压，输入低电平的上限
- 输入低电平噪声容限 $U_{NL} = U_{OFF} - U_{OL}$ 代表了输入低电平允许正向干扰信号的最大值
- 输入高电平噪声容限 $U_{NH} = U_{ON} - U_{OH}$ 代表了输入低电平允许负向干扰信号的（绝对值）最大值
- 门的输入来自另一个门的输出，此时输入低电平为 U_{OL} ，输入高电平为 U_{OH}
- 若正向干扰信号与输入低电平相加超过 U_{OFF} 时，电路不再输出高电平 → 逻辑关系错误
- 负向干扰信号与输入高电平相加低于 U_{ON} 时，电路不再输出低电平 → 逻辑关系错误
- 扇出系数 N_0 ：与非门能带同类门的最大数目，反映带负载能力
- 平均传输延迟时间 t_{pd} ：输入变化时，输出需要一定的时间做出响应，称为传输延迟
- 平均传输延迟时间为两种延迟（1→0，0→1）的平均值，反映门电路的开关速度

3. TTL 三态与非门电路

① 功能

TTL 三态门除了与非门的输入与输出外还有一个使能端 \overline{EN}

- $\overline{EN} = 0$ 时，电路等效为普通的与非门，可以正常使用
 - $\overline{EN} = 1$ 时，连接输出端的两个晶体管截止，输出端相当于被开路，称为高阻态 → 第三状态
- \overline{EN} 及其输入端的圈代表低电平有效，也就是使能端输入为 0 时该门可以正常输出



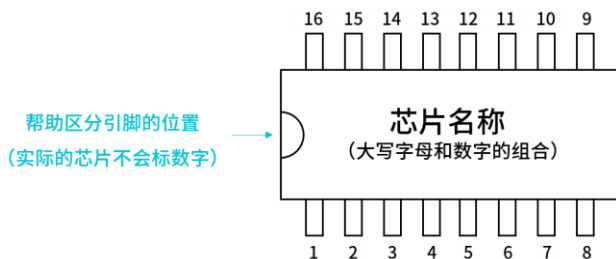
② 应用

实际经常有多个电路通过同一根线传信号的情况 → 控制各电路使能端输入，使得只有一个电路工作

4. 集成芯片

集成电路相当于用框把整个电路框起来盖住，只露出与外界连接的端口（称为引脚）

- 使用时，只要知道各个引脚对应的输入、输出等，整体电路的功能即可（都可从芯片的功能表上查到）
- 逻辑门是需要直流电源供电和接地的，因此集成芯片会有一个接电源的端口和一个接地的端口



考点解析

注 本节内容均为概念性知识，会在小题考查概念，因此并入《概念考查专题》

第二节 逻辑代数与组合逻辑电路

知识梳理

一 逻辑代数

1. 逻辑代数公式

基本公式 单变量	① 变量与常量的运算规则	$0 \cdot A = 0$	$1 + A = 1$
		$1 \cdot A = A$	$0 + A = A$
	② 同一变量的运算（重叠律）	$A \cdot A = A$	$A + A = A$
	③ 与反变量的运算（互补律）	$A \cdot \bar{A} = 0$	$A + \bar{A} = 1$
	④ 多次取反（还原律）	$\overline{\overline{A}} = A$	
基本公式 多变量	① 交换律	$A \cdot B = B \cdot A$	$A + B = B + A$
	② 结合律	$A \cdot (B \cdot C) = (A \cdot B) \cdot C$	$A + (B + C) = (A + B) + C$
	③ 分配律	$A \cdot (B + C) = A \cdot B + A \cdot C$	$A + B \cdot C = (A + B)(A + C)$
	④ 德摩根律（反演律）	$\overline{A \cdot B} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A} \cdot \bar{B}$
常用公式	吸收律	$A + AB = A$	$A(A + B) = A$
		$A + \bar{A}B = A + B$	$A(\bar{A} + B) = AB$
	消项律	$AB + \bar{A}C + BCD = AB + \bar{A}C$	

2. 逻辑函数的表示

① 逻辑状态表（真值表）

将输入变量所有取值及其对应输出列成表格
真值表的顺序为输入变量取值组合成的二进制数从小到大

	A	B	C	F ₁	F ₂
0 ← 000 ←	0	0	0		
1 ← 001 ←	0	0	1		
2 ← 010 ←	0	1	0		
3 ← 011 ←	0	1	1		
4 ← 100 ←	1	0	0		
5 ← 101 ←	1	0	1		
6 ← 110 ←	1	1	0		
7 ← 111 ←	1	1	1		

④ 波形图

逻辑函数输入、输出变量的值关于时间的变化图象（时间轴对齐），外形上表现为一个个矩形波
低处的横线表示 0，高处的横线表示 1，竖线则表示值发生了转换（例子见第三节）

二 常见组合逻辑电路

1. 编码器

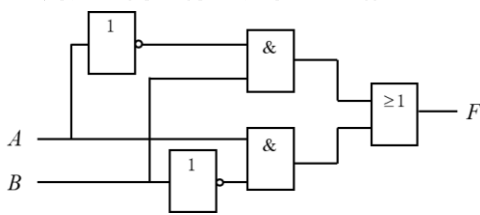
- 功能：将输入的每一个高、低电平信号编成对应的二进制代码

② 逻辑表达式

用与、或、非等逻辑符号表达的式子
 $F = A\bar{B} + \bar{A}B$

③ 逻辑图

用逻辑门的符号表示的电路图



- N 位编码的编码器有 N 个输出, M 个输入, 其中 $M \leq 2^N$, 称为 M 线—N 线编码器
- 普通编码器的 M 个输入在任何时刻只允许输入一个编码信号

例 二 - 十进制编码器 将十进制数的每一位数字转为对应的 4 位 BCD 码

十进制数	0	1	2	3	4	5	6	7	8	9
BCD 码	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001

共有 10 个输入端 (对应 0~9 十个十进制数) 和 4 个输出端 (用 4 位 BCD 码)

2. 译码器

- 功能: 将每个输入的二进制代码译成对应的输出高、低电平信号
- N 位二进制译码器有 N 个输入, 2^N 个输出, 称为 N 线— 2^N 线译码器

例 七段译码器 将 BCD 码转换为 7 个数码管的状态组合, 通过管子发光形象表示数字

3. 数据选择器

- 功能: 从一组输入数据中选出某一个作为输出
- 若有 N 个地址输入端, 则数据输入端最多 2^N 个, 输出端 1 个

4. 加法器

- 功能: 实现二进制数相加 \rightarrow 依次将各个位置的 1 或 0 相加, 得到该位的值, 同时可能产生进位
- N 位数相加需要 1 个半加器与 N-1 个全加器

① 半加器

将两个 1 位二进制数相加

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

5426

② 全加器

将三个 1 位二进制数相加 (考虑低位来的进位)

A_n	B_n	C_{n-1}	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$\begin{array}{r}
 \begin{array}{ccccccc}
 & n+1 & n & n-1 & & 1 \\
 A & 0 & 1 & 1 & \cdots & 1 \\
 + B & 0 & 1 & 0 & 1 & 1 & \cdots & 1 & 0 \\
 \hline
 S & 1 & 0 & 0 & \cdots & 1
 \end{array}
 \end{array}$$

考点解析

考点一 逻辑函数的化简

例 1 化简下列逻辑函数

$$\begin{aligned}
 (1) F_1 &= \overline{A\overline{B}CD} + A\overline{B}CD & (2) F_2 &= A\overline{B} + ACD + \overline{A}\overline{B} + \overline{A}CD \\
 (3) F_3 &= \overline{A}\overline{B}\overline{C} + A\overline{C} + \overline{B}\overline{C} & (4) F_4 &= A\overline{B}\overline{C} + A\overline{B}C + A\overline{B}\overline{C} + ABC
 \end{aligned}$$

解

$$\begin{aligned}
 (1) F_1 &= A(\overline{B}CD + \overline{B}CD) = A(\overline{G} + G) = A \quad (\text{其中 } G = \overline{B}CD) \\
 (2) F_2 &= A\overline{B} + \overline{A}\overline{B} + ACD + \overline{A}CD = (A + \overline{A})\overline{B} + (A + \overline{A})CD = \overline{B} + CD \\
 (3) F_3 &= (\overline{A}\overline{B} + A + \overline{B})\overline{C} = (\overline{A}\overline{B} + \overline{A}\overline{B})\overline{C} = \overline{C} \\
 (4) F_4 &= A\overline{B}\overline{C} + A\overline{B}C + A\overline{B}\overline{C} + ABC = A\overline{B}(C + \overline{C}) + AB(\overline{C} + C) = A\overline{B} + AB = A
 \end{aligned}$$

注 本例的核心为“并项”

例 2 化简下列逻辑函数

$$(1) F_1 = (\overline{AB} + C)ABD + AD \quad (2) F_2 = AB + AB\overline{C} + ABD + AB(\overline{C} + \overline{D})$$

$$(2) F_3 = A + \overline{A}\overline{B}\overline{C}(\overline{A} + \overline{B}\overline{C} + D) + BC$$

解 (1) $F_1 = AD + AD \cdot B(\overline{AB} + C) = AD$

(2) $F_2 = AB + AB \cdot (\overline{C} + ABD + AB(\overline{C} + \overline{D})) = AB$

(3) $F_3 = A + (\overline{A} + \overline{B}\overline{C})(\overline{A} + \overline{B}\overline{C} + D) + BC = A + BC + (A + BC)(\overline{A} + \overline{B}\overline{C} + D) = A + BC$

注 本例的核心为“吸收”，利用 $A + AB = A$ 消去多余的 AB 项

例 3 化简下列逻辑函数

$$(1) F_1 = A\overline{B} + B + \overline{A}B \quad (2) F_2 = AC + \overline{A}D + \overline{C}D$$

$$(3) F_3 = \overline{A}\overline{B}C + ABC + \overline{A}B\overline{D} + A\overline{B}\overline{D} + \overline{A}BC\overline{D} + BC\overline{D}E$$

解 (1) $F_1 = A\overline{B} + (B + \overline{A}B) = A\overline{B} + B = A + B$

(2) $F_2 = AC + (\overline{A} + \overline{C})D = AC + (\overline{AC})D = AC + D$

(3) $F_3 = (\overline{A}\overline{B} + AB)C + (\overline{A}B + A\overline{B})\overline{D} + BCD(\overline{A} + E)$
 $= (\overline{A} \oplus B)C + (A \oplus B)\overline{D} + C\overline{D}B(\overline{A} + E) = (\overline{A} \oplus B)C + (A \oplus B)\overline{D}$

注 本例核心为利用 $A + \overline{A}B = A + B$ 和 $AB + \overline{A}C + BCD = AB + \overline{A}C$ 消去多余因子或多余项

例 4 化简逻辑函数 $F = AC + \overline{B}C + B\overline{D} + C\overline{D} + A(B + \overline{C}) + \overline{A}BC\overline{D} + \overline{A}BDE$

解 $F = AC + \overline{B}C + B\overline{D} + C\overline{D} + A(\underline{B + \overline{C}}) + \overline{A}BC\overline{D} + \overline{A}BDE$

$$= AC + \overline{B}C + B\overline{D} + C\overline{D} + \underline{A(\overline{B}C)} + \overline{A}BDE \quad (\text{吸收律 } A + AB = A) \quad (\text{反演律})$$

$$= \underline{AC} + \overline{B}C + B\overline{D} + C\overline{D} + \underline{A} + \overline{A}BDE \quad (\text{消因子 } A + \overline{A}B = A + B)$$

$$= A + \underline{\overline{B}C} + \underline{B\overline{D}} + \underline{C\overline{D}} \quad (\text{吸收律 } A + AB = A)$$

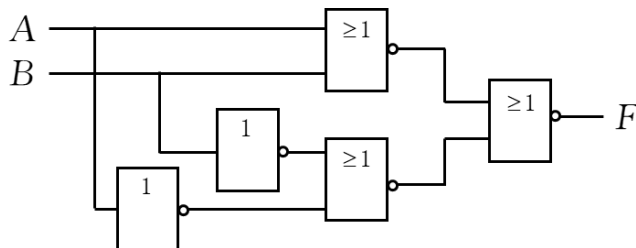
$$= A + \overline{B}C + B\overline{D} \quad (\text{消项 } AB + \overline{A}C + BCD = AB + \overline{A}C)$$

注 本题难度较大，应该超出了课程要求。在这里主要是为了展示多种方法的综合运用

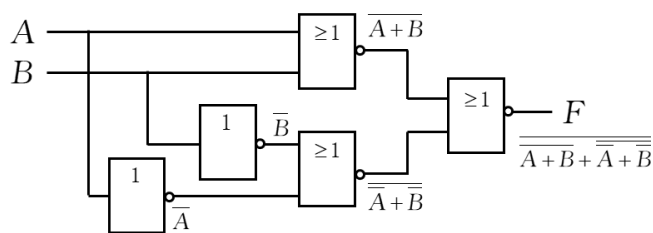
考点二 逻辑函数表示方法的转换

1. 逻辑图 → 逻辑表达式

例 1 已知函数的逻辑图如图所示，写出逻辑表达式



解 依次将各门的输入输出标上，即可得到 $F = \overline{A + B + \overline{A} + \overline{B}} = (A + B)(\overline{A} + \overline{B}) = \overline{A}B + A\overline{B}$



注 由逻辑图写出逻辑表达式的方法：

- ① 从输入开始，得到连接的第一个门的输出（用输入表示，标在门的输出线上）
- ② 再用标出来的输出作为下一个门的输入得到其输出，以此类推，直到得到最终输出

2. 逻辑表达式 → 逻辑图

注 由逻辑表达式画出逻辑图的方法：

用逻辑门代替表达式中的运算符号，然后根据运算顺序将逻辑门连接起来

3. 逻辑表达式 → 逻辑状态表

注 由逻辑表达式写出逻辑状态表的方法：

将所有输入变量的取值组合代入表达式，结果填入表格即可

4. 逻辑状态表 → 逻辑表达式

例 2 已知某函数的真值表如下所示，写出逻辑函数表达式

A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

解 当ABC都为0时， $F=1$ ，而 $\overline{A}\overline{B}\overline{C}=1$ 当且仅当ABC都为0

同理， $\overline{A}BC=1$ 当且仅当 $\overline{A}=0$ ， $B=1$ ， $C=1$

$\therefore \overline{A}\overline{B}\overline{C} + \overline{A}BC = 1$ 当且仅当ABC都为0或 $\overline{A}=0$ 、 $B=1$ 、 $C=1$

以此类推， $\overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC\overline{C} = 1$ 当且仅当A、B、C取值为真值表中输出1的组合

$\therefore F = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC\overline{C}$

注 由逻辑状态表写出逻辑表达式的方法

- ① 将所有输出为1的输入组合挑出
- ② 每个组合都写成变量与的形式，使得只有取对应的组合时，该与项为1
- ③ 将所有的与项以或的形式组合，得到逻辑表达式（不一定是简式）

第三节 时序逻辑电路

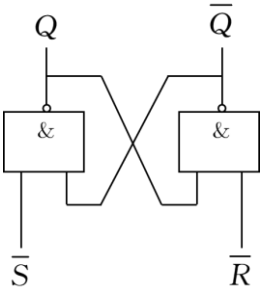
知识梳理

一 触发器

1. 基本 RS 触发器

① 结构与功能分析

- ① $\bar{S}=1, \bar{R}=0$ $\bar{R}=0$ 使得 $\bar{Q}=1$, $\bar{Q}=1$ & $\bar{S}=1$ 使得 $Q=0$
- ② $\bar{S}=0, \bar{R}=1$ $\bar{S}=0$ 使得 $Q=1$, $Q=1$ & $\bar{R}=1$ 使得 $\bar{Q}=0$
- ③ $\bar{S}=1, \bar{R}=1$ 两个与非门退化为非门, Q 和 \bar{Q} 结果不变
 \therefore 该状态下触发器的输出将一直保持原结果, 即具有记忆功能
- ④ $\bar{S}=0, \bar{R}=0$ Q 和 \bar{Q} 都将变成 1, 再切换回③的输入时

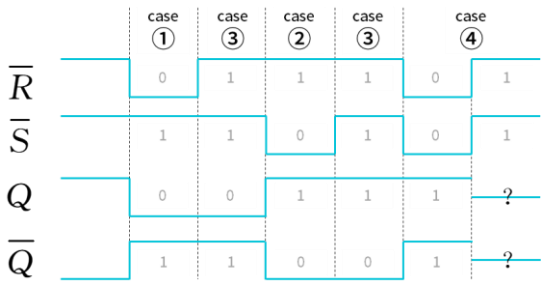


由于门电路传输延迟有差异, 无法确定会出现什么情况, 因此这种情况禁止出现

② 逻辑状态转换表

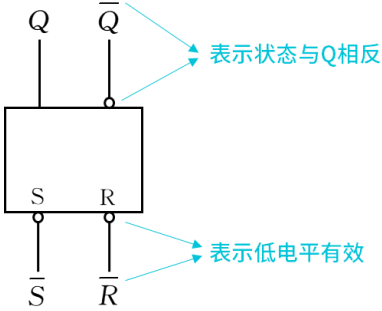
\bar{S}	\bar{R}	Q^{n+1}
0	0	不定
0	1	1
1	0	0
1	1	Q^n

③ 波形图 (此处波形图中的文字为补充说明)



注 在时序电路中, 电路当前的输出 (称为状态) Q^n 也会作为自变量, 因变量则是下一时刻的状态 Q^{n+1}
但很多时候为了简便, 状态表中 Q^n 不写作自变量, 而是将 Q^{n+1} 用 Q^n 来表示

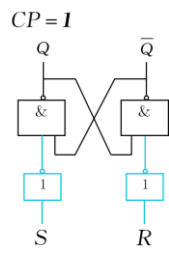
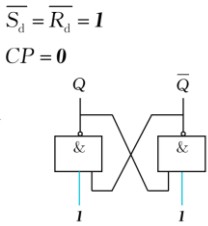
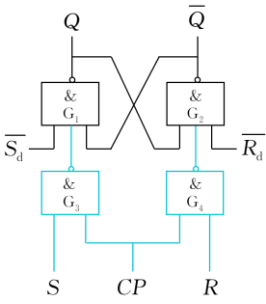
④ 图形符号与功能总结



- S 端功能: 令 Q 变更为 1, 称为置位端 (set)
- R 端功能: 令 Q 变更为 0, 称为复位端 (reset)
- S、R 端置 0 时才能完成各自的功能, 因此称为低电平有效

2. 同步 RS 触发器

① 结构与功能分析



② 图形符号



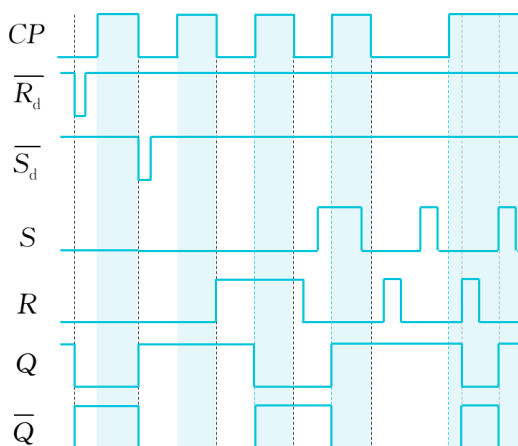
- \bar{S}_d 直接置位端
- \bar{R}_d 直接复位端
- CP 时钟脉冲输入端
- SR 数据输入端
- “1”表示 1S 和 1R 受 CP 控制
- 不加 \circ 和非符号表示高电平有效

1. 异步输入端 \overline{S}_d 或 \overline{R}_d 置 0 时，不管 S CP R 如何， Q/\overline{Q} 必为 1/0 或 0/1 → 用于设置初始状态
2. 时钟脉冲 $CP=0$ 时，不管 S R 如何， G_3 和 G_4 均输出 1， Q 和 \overline{Q} 保持不变 → RS 被封锁（屏蔽）
3. $CP=1$ 时， G_3 和 G_4 退化为非门， S 和 R 可以影响 Q 和 \overline{Q}
 - $S=1$ 时 $Q=1$ ， $R=1$ 时 $Q=0$ → 高电平有效
 - $S=R=0$ 时进入保持状态， $S=R=1$ 为禁用的不定态

③ 逻辑状态转换表

S	R	CP	Q^{n+1}
任意	任意	0	Q^n
0	0	1	Q^n
0	1		0
1	0		1
1	1		不定

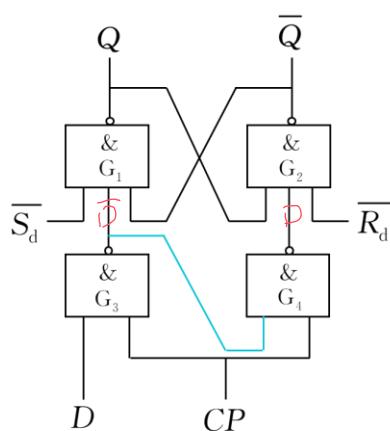
④ 波形图



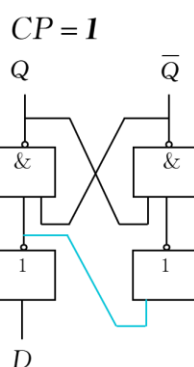
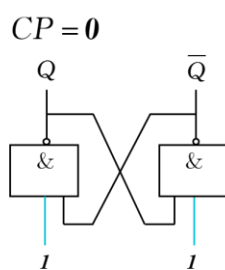
3. D 锁存器

在同步 RS 触发器的基础上改进，避免出现禁用的“不定”态，但也失去了保持的功能

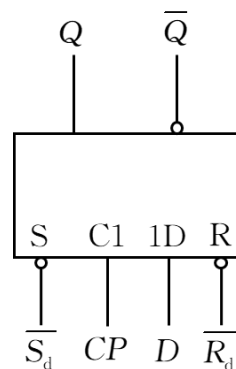
① 结构与功能分析



$$\overline{S}_d = \overline{R}_d = 1$$



② 图形符号



- $CP=0$ 时，不管 D 如何， G_3 和 G_4 都输出 1，输入端被封锁
- $CP=1$ 时， G_3 的输出为 \overline{D} ， G_4 输出为 D ，此时 $Q=D$ → 特性方程： $Q^{n+1} = D$
- 在 $CP=1$ 期间 D 可以任意变化，因此 Q 的状态也可以任意变化（翻转） → 电平触发方式

4. 正边沿触发的 D 触发器

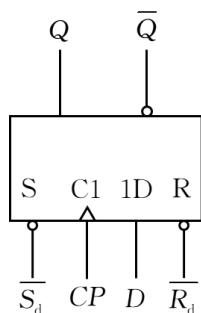
① 边沿触发方式

正边沿（上升沿）触发：只有脉冲信号由 0 变为 1 的时刻，触发器才能按照当前输入与状态翻转
负边沿（下降沿）触发：只有脉冲信号由 1 变为 0 的时刻，触发器才能按照当前输入与状态翻转

② 特性方程

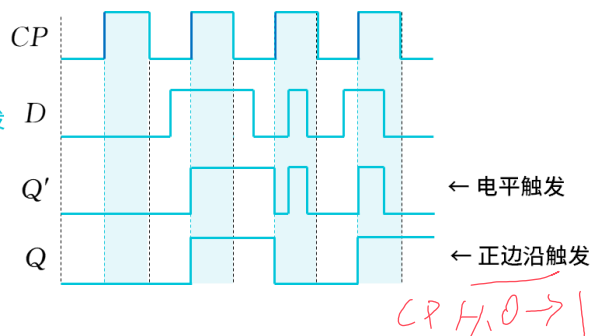
- 当脉冲信号 CP 由 0 变为 1 时， Q 按照 $Q^{n+1} = D$ 翻转

③ 图形符号



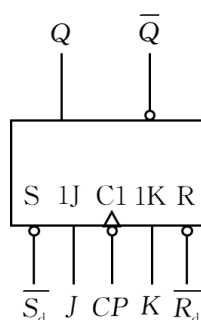
C1下方的符号 \wedge 表示触发方式为边沿触发
 \wedge 下方不加 \circ 表示正边沿触发

④ 波形图



5. 负边沿触发的 JK 触发器

① 符号



C1下方的符号 \wedge 表示触发方式为边沿触发
 \wedge 下方加 \circ 表示负边沿触发

② 特性方程

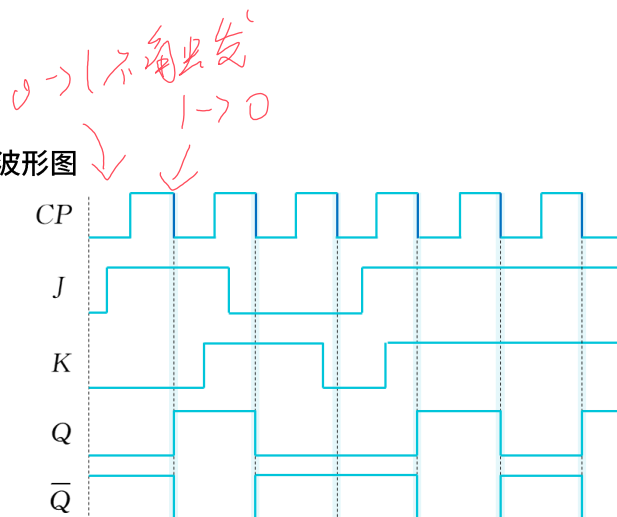
当脉冲信号 C1 由 1 变为 0 时

Q 按照 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ 翻转

③ 逻辑状态表

J	K	Q^{n+1}	功能
0	0	Q^n	保持
0	1	0	置 0
1	0	1	置 1
1	1	\bar{Q}^n	取反

④ 波形图



6. T 触发器

将 JK 触发器的 JK 两端连在一起（此时输入端只有 1 个，为 T），得到 T 触发器

T 触发器的特性方程为 $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$

二 时序逻辑电路分析

1. 时序逻辑电路的概念

- 时序逻辑电路的输出与当前时刻的输入以及触发器原先的状态有关，既有触发器，又有组合逻辑电路
- 同步时序逻辑电路：所有触发器受同一时钟脉冲控制
- 异步时序逻辑电路：各个触发器受不同时钟脉冲控制
- 分析目的：已知时序电路结构，找出电路状态在输入变量和时钟脉冲作用下的变化规律

2. 时序逻辑电路分析方法

步骤：① 找出各个触发器，写出特性方程（触发器次态 Q^{n+1} 与触发器输入的关系）

② 写出驱动方程（各触发器输入的表达式，由整个电路的输入和触发器当前状态 Q^n 表示）

- ③ 将各个触发器的驱动方程代入特性方程,得到状态方程 (触发器次态 Q^{n+1} 和 Q^n 及输入的关系)
- ④ 写出输出方程 (整个电路的输出与触发器输出、电路输入的关系, 没有可不写)
- ⑤ 根据状态方程与输出方程列状态转换表或状态转换图, 得到功能

3. 时序逻辑电路功能表示方法

① 状态转换表

由状态方程得到, 表示 Q^{n+1} 和 Y 与 Q^n 和 A 的关系

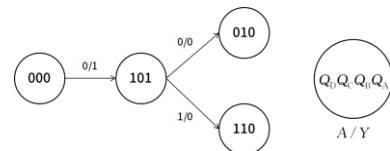
→ 电路为当前状态与输入时, 下次翻转后电路的状态

A	Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Y
0	0	0	0	1	0	1	1
0	1	0	1	0	1	0	0
1	1	0	1	1	1	0	0

② 状态转换图

由状态转换表得到, 更加直观

需要标出输入和输出 (如果有)



三 常用时序逻辑电路

1. 寄存器

· 功能: 由 N 个触发器组成, 暂时存放 N 位二进制代码

① 数码寄存器: 所有触发器由相同的 CP 控制, 触发器状态允许翻转时, 输入端的 N 位数据进入输出端

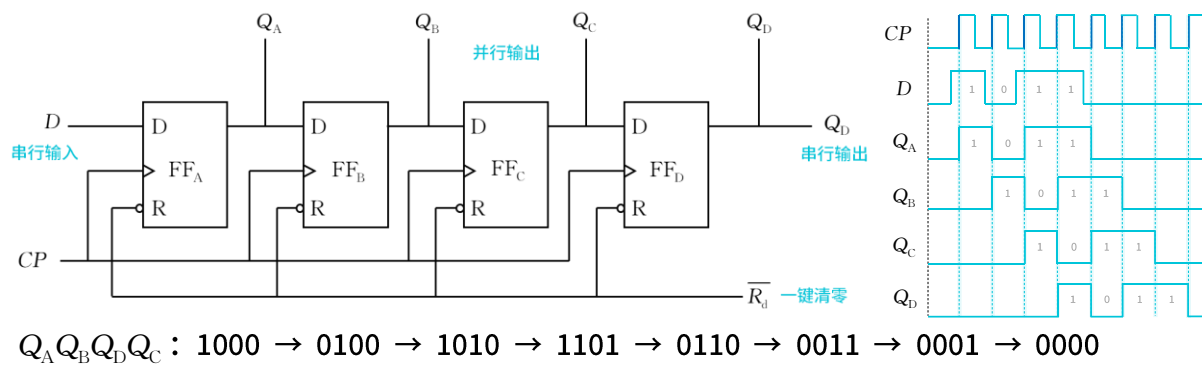
② 移位寄存器: 在数码寄存器的基础上增加移位功能

· 移位脉冲作用下, 寄存器内的数码向特定方向移位 (移位方向有单向/双向)

· 输入和输出方式 串行: 数据按照位次依次从一个端输入或输出

并行: 数据从多个端同时输入或输出

例: 4 位单向右移寄存器



2. 计数器

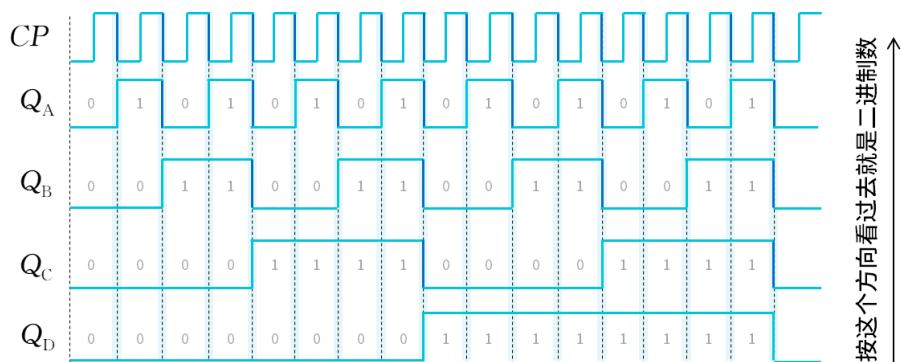
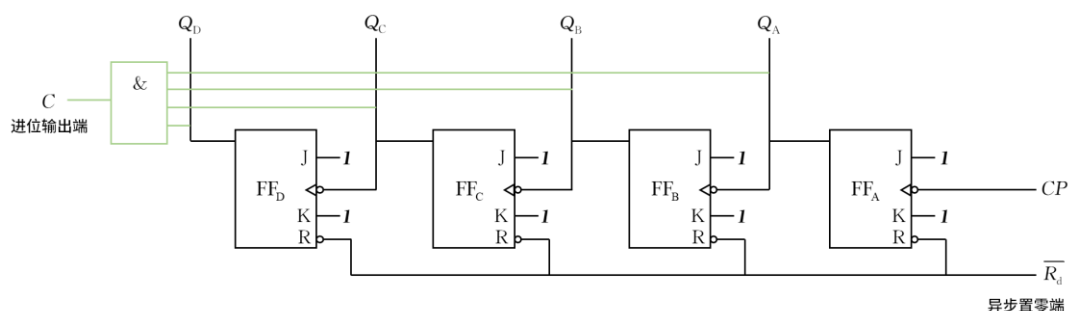
· 功能: 通过 N 个输出的组合表示对脉冲个数进行计数

· 分类: 加法/减法/可逆, 同步/异步, 二进制/非二进制

① 二进制计数器

· N 个触发器可以组成 N 位二进制计数器, 计数容量 2^N-1 , 又称 2^N 进制计数器

例 异步 4 位二进制加法计数器



- Q_A 每个脉冲翻转 1 次, Q_B 每 2 个脉冲翻转 1 次, Q_C 每 4 个脉冲翻转一次, Q_D 每 8……
- ∴ 二进制计数器还具有分频功能: 各输出端可以视作频率依次减半的脉冲

② 其它进制计数器

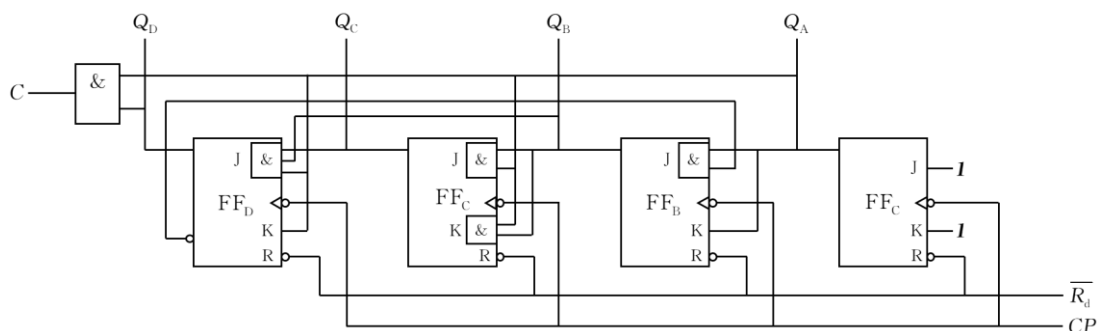
- M 进制计数器需要 N 个触发器, 其中 $M < 2^N$
- 实现方式:
 - 1 设计时序电路使得电路在 M 个状态间循环, 其它状态不在循环内
 - 这 M 个状态称为有效状态, 其它状态称为无效状态
 - 如果从任意一个状态启动, 最后都能进入有效状态循环, 则称计数器是可以自启动的
 - 2 改造 N 位二进制计数器, 使得电路出现无效状态时通过外电路瞬间切换回第 1 个状态

考点解析

考点 时序逻辑电路分析

1. 同步时序电路分析

例 1 分析如图所示的时序电路, 写出驱动方程、状态方程, 画出状态转换表与图, 并说明电路功能



- 解**
- ① 写出特性方程 图中有 4 个 JK 触发器, 特性方程为 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$
 - ② 写出驱动方程 根据电路图中各触发器输入的连接情况, 可以得到

$$J_A = 1, J_B = Q_A^n \bar{Q}_D^n, J_C = Q_A^n Q_B^n, J_D = Q_C^n Q_B^n Q_A^n$$

$$K_A = 1, K_B = Q_A^n, K_C = Q_A^n Q_B^n, K_D = Q_A^n$$

③ 将驱动方程代入特性方程，得到状态方程

$$Q_A^{n+1} = J_A \bar{Q}_A^n + \bar{K}_A Q_A^n = 1 \cdot \bar{Q}_A^n + \bar{1} \cdot Q_A^n = \bar{Q}_A^n$$

$$Q_B^{n+1} = J_B \bar{Q}_B^n + \bar{K}_B Q_B^n = Q_A^n \bar{Q}_D^n \bar{Q}_B^n + \bar{Q}_A^n Q_B^n$$

$$Q_C^{n+1} = J_C \bar{Q}_C^n + \bar{K}_C Q_C^n = Q_A^n Q_B^n \bar{Q}_C^n + \bar{Q}_A^n Q_B^n Q_C^n$$

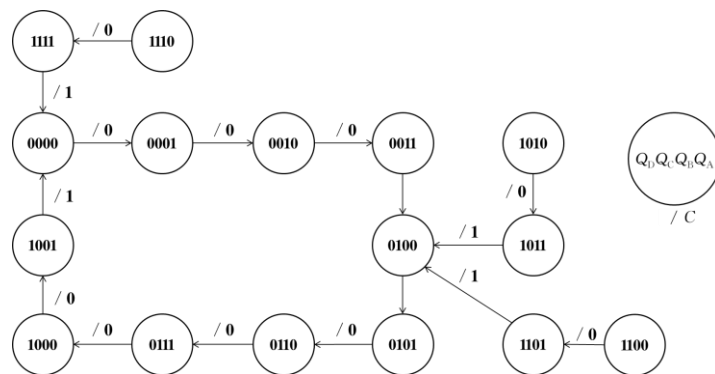
$$Q_D^{n+1} = J_D \bar{Q}_D^n + \bar{K}_D Q_D^n = Q_C^n Q_B^n Q_A^n \bar{Q}_D^n + \bar{Q}_A^n Q_D^n$$

④ 写出输出方程 $C = Q_A^n Q_D^n$

⑤ 根据状态方程与输出方程列状态转换表

Q_D^n	Q_C^n	Q_B^n	Q_A^n	Q_D^{n+1}	Q_C^{n+1}	Q_B^{n+1}	Q_A^{n+1}	C
0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	1	0	0
0	0	1	0	0	0	1	1	0
0	0	1	1	0	1	0	0	0
0	1	0	0	0	1	0	1	0
0	1	0	1	0	1	1	0	0
0	1	1	0	0	1	1	1	0
0	1	1	1	1	0	0	0	0
1	0	0	0	1	0	0	1	0
1	0	0	1	0	0	0	0	1
1	0	1	0	1	0	1	1	0
1	0	1	1	0	1	0	0	1
1	1	0	0	1	1	0	1	0
1	1	0	1	0	1	0	0	1
1	1	1	0	1	1	1	1	0
1	1	1	1	0	0	0	0	1

⑥ 画状态转换图

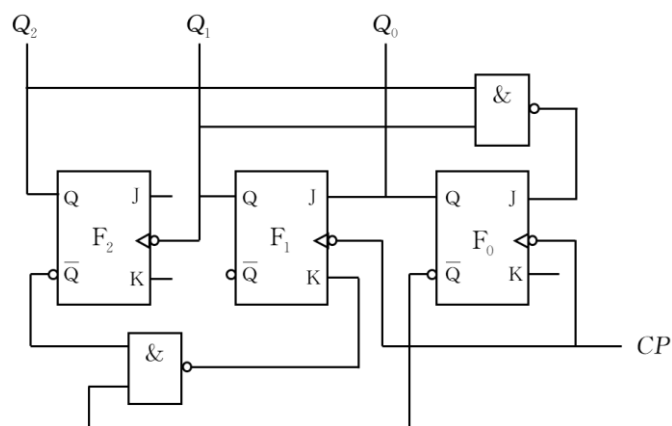


由转换图可以得出该电路是十进制加法计数器，有 6 个无效状态

2. 异步时序电路分析

例 2 电路如下图所示，设各触发器的初始状态均为“0”态，输入波形位 8 个 CP 脉冲，试求：

- (1) 各触发器的驱动方程和状态方程；
- (2) 列出此电路的逻辑状态转换表，并说明电路的逻辑功能；
- (3) 画出 Q_2 、 Q_1 、 Q_0 在 CP 脉冲作用下的输出波形



解

① 写出驱动方程： $J_0 = \overline{Q_1^n Q_2^n}$ $J_1 = Q_0$ $J_2 = 1$
 $K_0 = 1$ $K_1 = \overline{Q_0 Q_2}$ $K_2 = 1$

② 特性方程： $Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$

③ 状态方程： $Q_0^{n+1} = \overline{Q_1^n Q_2^n}$, $Q_1^{n+1} = Q_0^n \overline{Q_1^n} + \overline{Q_0^n Q_2^n} Q_1^n$, $Q_2^{n+1} = \overline{Q_2^n}$

④ 根据状态方程，列出“状态转换表”

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
0	0	0	1	0	1
0	0	1	1	1	0
0	1	0	1	1	1
0	1	1	1	0	0
1	0	0	0	0	1
1	0	1	0	1	0
1	1	0	0	0	0
1	1	1	0	0	0

但该电路为异步时序电路，触发器 F_2 时钟脉冲由 Q_1 控制，因此该表并不代表实际的状态情况
 电路中有 2 个时钟脉冲信号，原时钟脉冲为 CP ，触发器 F_2 时钟脉冲为 CP_2

并记当 Q_1 由 1 变 0 时， $CP_2 = 1$ ，此时触发器 F_2 可以翻转

因此从初态“000”开始，按照固定脉冲 CP 到来的次序，列出电路的状态，第 0 行为初态：

CP	Q_2^n	Q_1^n	Q_0^n	CP_2	CP
0	0	0	0	0	0

第 1 个 CP 脉冲到来时， $CP = 1$ ，根据表 1， $Q_1^{n+1} = 0$ ， $Q_0^{n+1} = 1$

此时 $Q_1^{n+1} = 0$ ， $Q_1^n = 0$ ，因此 $CP_2 = 0$ ， F_2 未翻转， Q_2 保持不变，因此写出第 1 行

CP	Q_2^n	Q_1^n	Q_0^n	CP_2	CP
0	0	0	0	0	0
1	0	0	1	0	1

第 2、3 个 CP 脉冲到来同理：

CP	Q_2^n	Q_1^n	Q_0^n	CP_2	CP
0	0	0	0	0	0

1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	0	1

第 4 个 CP 脉冲到来时， $CP=1$ ，根据表 1， $Q_1^{n+1}=0$ ， $Q_0^{n+1}=0$

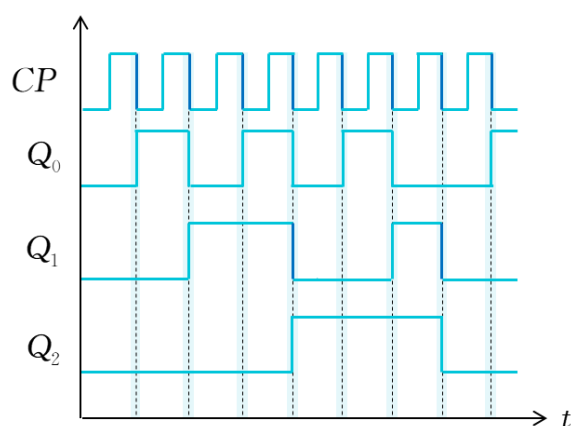
此时 $Q_1^{n+1}=0$ ， $Q_1^n=1$ ，因此 $CP_2=1$ ，触发器 F_2 翻转，因此可以写出第 4 行

CP	Q_2^n	Q_1^n	Q_0^n	CP_2	CP
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	0	1
4	1	0	0	1	1

此后的 CP 脉冲同理：

CP	Q_2^n	Q_1^n	Q_0^n	CP_2	CP
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	0	1
4	1	0	0	1	1
5	1	0	1	0	1
6	1	1	0	0	1
7	0	0	0	1	1
8	0	0	1	0	1

因此，该电路为 7 进制计数器，8 个 CP 脉冲的波形图如下：



注 异步时序电路的分析方式与同步时序电路相同，都是列出驱动方程、特性方程，得到状态方程，列出状态转换表。但同步时序电路的状态转换表就是实际的电路状态转换情况，因为这张表可以理解为“当该时刻所有触发器都允许翻转时，电路状态的变化情况”，对于异步时序电路来说，不同时刻允许翻转的触发器也不一样。还需要如本题解法所示，从固定脉冲入手，得到该时刻部分输出的状态，根据这些输出判断其它时钟脉冲是否允许触发器翻转，若可以，则对应的输出就可以按特性方程变化，否则保持。从初态开始按该法即可列出真正的状态转换表。

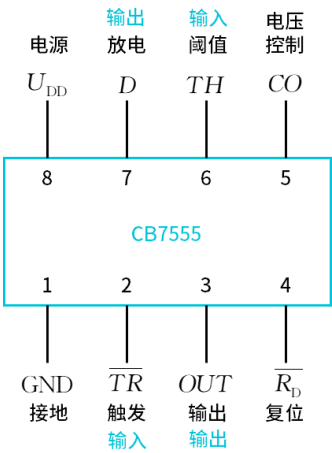
第四节 波形变换电路

知识梳理

一 555 集成定时器

1. 555 集成定时器的功能

555 集成定时器是结合了模拟与数字电路的器件，可以构成多种功能电路。常用的是 CB7555 型号



	\overline{R}_D	TH	\overline{TR}	OUT	T_N
	低电平	任意	任意	低电平	导通
5 脚未接电压 U_{CO}	高电平	$> \frac{2}{3}U_{DD}$	$> \frac{1}{3}U_{DD}$	低电平	导通
		$< \frac{2}{3}U_{DD}$	$> \frac{1}{3}U_{DD}$	原状态	原状态
		$< \frac{2}{3}U_{DD}$	$< \frac{1}{3}U_{DD}$	高电平	截止
5 脚外接电压 U_{CO}	高电平	$> U_{CO}$	$> \frac{1}{2}U_{CO}$	低电平	导通
		$< U_{CO}$	$> \frac{1}{2}U_{CO}$	原状态	原状态
		$< U_{CO}$	$< \frac{1}{2}U_{CO}$	高电平	截止

速记 · 6 脚输入电压 TH 与 $\frac{2}{3}U_{DD}$ 比较，2 脚输入电压 \overline{TR} 与 $\frac{1}{3}U_{DD}$ 比较

6 > $\frac{2}{3}U_{DD}$ ，2 > $\frac{1}{3}U_{DD}$ → OUT 低电平， T_N 导通

6 < $\frac{2}{3}U_{DD}$ ，2 < $\frac{1}{3}U_{DD}$ → OUT 高电平， T_N 截止

6 < $\frac{2}{3}U_{DD}$ ，2 > $\frac{1}{3}U_{DD}$ → 保持原状态

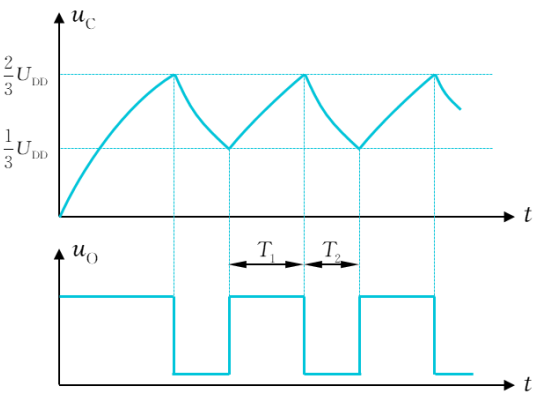
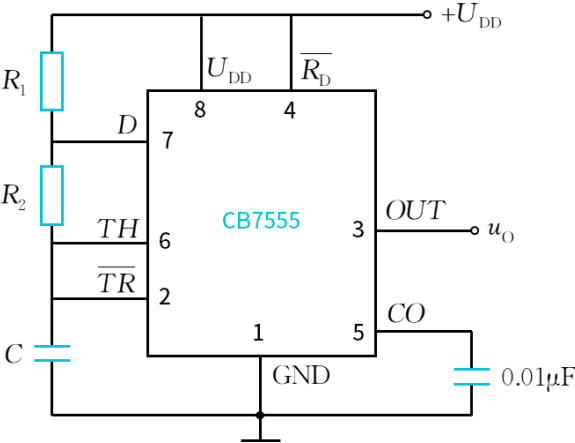
6 > $\frac{2}{3}U_{DD}$ ，2 < $\frac{1}{3}U_{DD}$ → 触发器出现不定态，禁用

· 5 脚 CO 接入 U_{CO} 时，上面的 $\frac{2}{3}U_{DD}$ 换为 U_{CO} ， $\frac{1}{3}U_{DD}$ 换为 $\frac{1}{2}U_{CO}$

二 555 集成定时器构成的波形变换电路

1. 多谐振荡器

① 电路图与分析



· 2 和 6 的输入电压均为 u_C ，由功能表：

$TH \& \overline{TR}$	OUT	T_N	电容 C
$u_C > \frac{2}{3}U_{DD}$	低电平	导通	放电
$\frac{1}{3}U_{DD} < u_C < \frac{2}{3}U_{DD}$	原状态	原状态	原状态
$u_C < \frac{1}{3}U_{DD}$	高电平	截止	充电

- ① 电路接通时 u_C 为 0 $\rightarrow u_O$ 输出高电平， T_N 截止，电源通过两个电阻向电容充电 $\rightarrow u_C$ 增大
- ② u_C 上升至 $\frac{1}{3}U_{DD}$ \rightarrow 电路维持原状态 $\rightarrow u_C$ 继续升高
- ③ u_C 上升至超过 $\frac{2}{3}U_{DD}$ $\rightarrow u_O$ 输出低电平 $\rightarrow T_N$ 导通，电容放电 $\rightarrow u_C$ 减小
- ④ u_C 下降至 $\frac{2}{3}U_{DD}$ \rightarrow 电路维持原状态 $\rightarrow u_C$ 继续降低
- ⑤ u_C 下降至低于 $\frac{1}{3}U_{DD}$ $\rightarrow u_O$ 输出高电平 $\rightarrow T_N$ 截止，电容充电 $\rightarrow u_C$ 增大（然后②③④⑤循环）

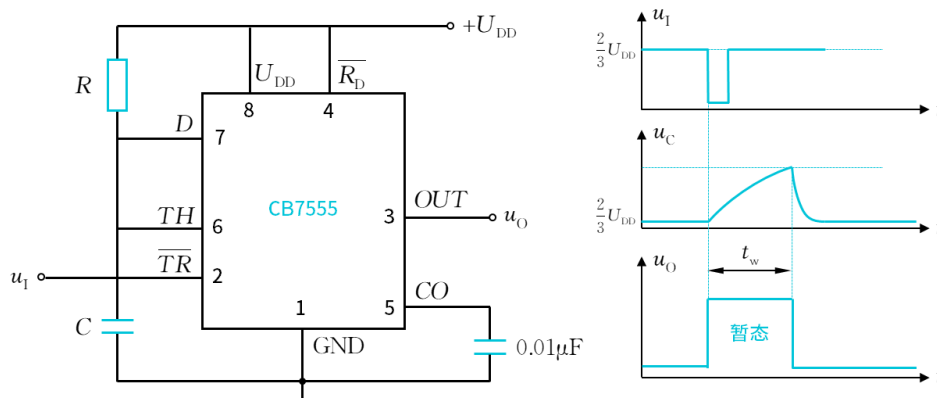
② 功能：产生周期性的矩形波

③ 高电平周期：将定时器与外电路断开，对外电路作瞬态分析 图中 $T_1 = (R_1 + R_2)C \ln 2$

低电平周期：将 7 脚视为地，对外电路作瞬态分析 图中 $T_2 = R_2 C \ln 2$ ($\ln 2 \approx 0.693$)

2. 单稳态触发器

单稳态触发器只有一个稳态，外加信号会使其翻转至另一状态，但一段时间后它会自动回到稳态



· 2 端为输入端 u_1 ，大于 $\frac{1}{3}U_{DD}$ \rightarrow 高电平，小于 $\frac{1}{3}U_{DD}$ \rightarrow 低电平，脉冲为低电平

① 电源接通后，2 脚为高电平，输出不定

· 若 u_O 输出低电平，则 T_N 导通，6 脚电压 $u_C = 0 < \frac{2}{3}U_{DD}$ ，电路维持该状态

· 若 u_O 输出高电平，则 T_N 截止，电容充电， $u_C > \frac{2}{3}U_{DD}$ 后 u_O 输出低电平，电容放电，然后维持

\rightarrow 没有脉冲时，电路维持在输出低电平、 T_N 导通的状态

② u_1 加低电平脉冲（小于 $\frac{1}{3}U_{DD}$ ）

· u_O 翻转为高电平， T_N 截止，电容充电 ($u_C \uparrow$)，脉冲撤去后，电路暂时维持该状态

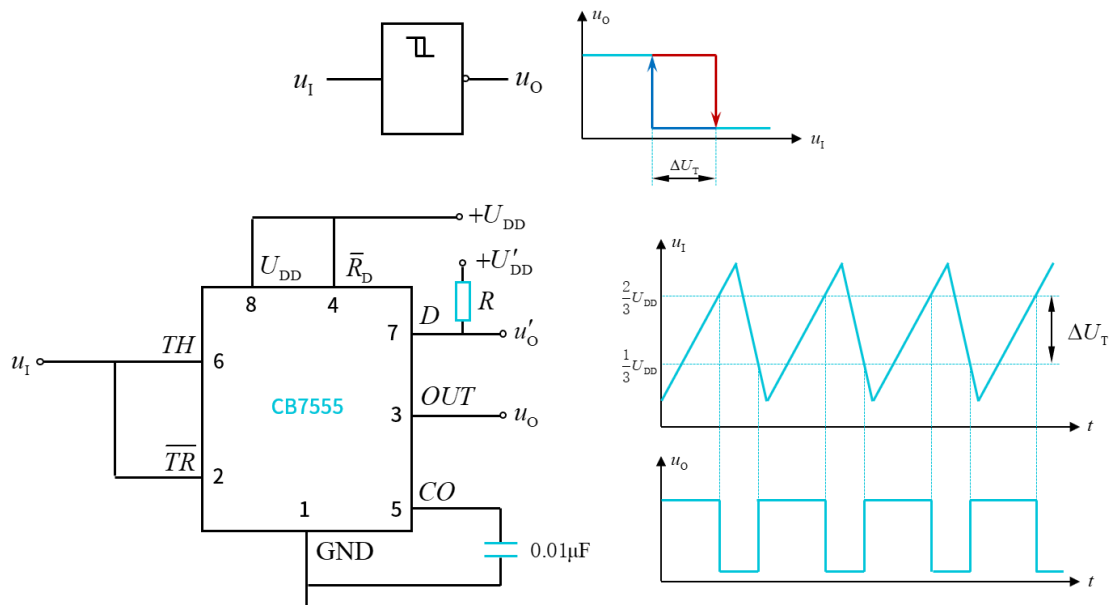
· 当 u_C 上升至略大于 $\frac{2}{3}U_{DD}$ 时， u_O 翻转为低电平， T_N 导通，电容放电，回到唯一的稳态

· 忽略 T_N 的饱和压降，由三要素法： $t_w = RC \ln 3 \approx 1.1RC$

- u_I 脉冲的持续时间应小于 t_w ，否则会出现禁用状态

3. 施密特触发器

- 施密特触发器有两种状态，且具有滞回的电压传输特性
- 触发器翻转的阈值电压与输入电压的变化方向有关，两个阈值电压之差为回差 ΔU_T



- 2 脚与 6 脚采用相同输入：

$TH \& \overline{TR}$	OUT	T_N
$u_I > \frac{2}{3} U_{DD}$	低电平	导通
$\frac{1}{3} U_{DD} < u_I < \frac{2}{3} U_{DD}$	原状态	原状态
$u_I < \frac{1}{3} U_{DD}$	高电平	截止

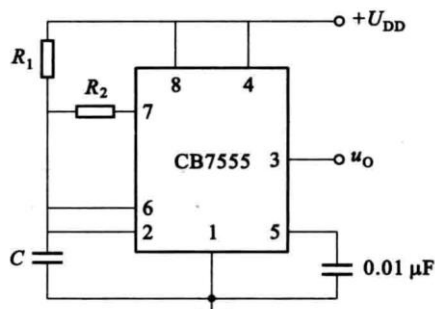
因此， u_I 上升时，阈值电压为 $\frac{2}{3} U_{DD}$ ， u_I 下降时，阈值电压为 $\frac{1}{3} U_{DD}$

考点解析

考点 波形变换电路的变式分析

1. 多谐振荡器

例 1 如图所示电路中，已知 $R_1 > 2R_2$ ，求输出矩形波的周期公式



解 充电时, 7 脚视为断开, 等效外电路如图 1 所示

此时时间常数 $\tau_1 = R_1 C$, 其余与教材例子相同, 因此 $T_1 = R_1 C \ln 2$

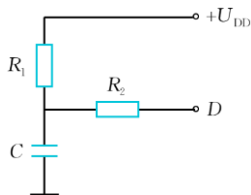


图 1

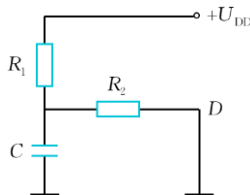


图 2

放电时, 7 脚视为接地, 等效外电路如图 2 所示, 此时 $u_C(\infty) = \frac{R_2}{R_1 + R_2} U_{DD}$, $\tau_2 = \frac{R_1 R_2}{R_1 + R_2} C$

由三要素法: $u_C(t) = u_C(\infty) + [u_C(0^+) - u_C(\infty)]e^{-\frac{t}{\tau_2}} = \frac{R_2}{R_1 + R_2} U_{DD} + [\frac{2}{3} U_{DD} - \frac{R_2}{R_1 + R_2} U_{DD}]e^{-\frac{t}{\tau_2}}$

令 $u_C(T_2) = \frac{1}{3} U_{DD}$: $T_2 = \frac{R_1 R_2}{R_1 + R_2} C \ln \frac{R_1 - 2R_2}{2R_1 - R_2}$

\therefore 总周期 $T = T_1 + T_2 = R_1 C \ln 2 + \frac{R_1 R_2}{R_1 + R_2} C \ln \frac{R_1 - 2R_2}{2R_1 - R_2}$

2. 单稳态触发器持续时间计算

例 2 若将单稳态触发器中的电阻 R 换为 $10 \text{ k}\Omega$ 的固定电阻与 $100 \text{ k}\Omega$ 的可调电阻串联, 电容 $C = 10 \mu\text{F}$, 求新触发器输出的波形脉冲时间的范围

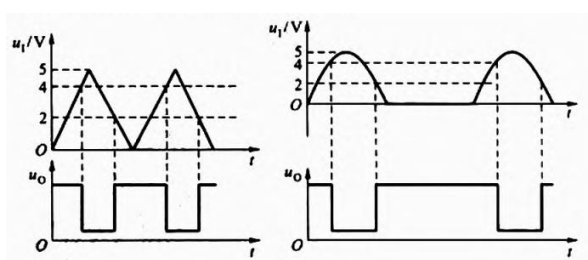
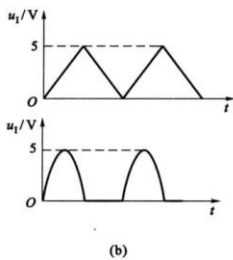
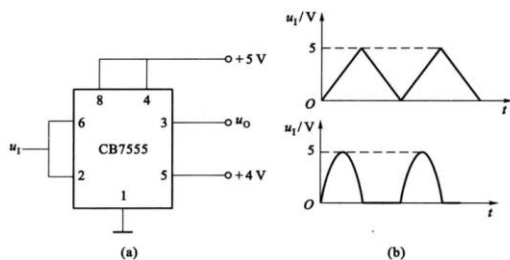
解 题中的替换实质上只是改变了 R 的阻值, 没有改变 t_w 的计算式, 因此由题意 $R = 10 \text{ k}\Omega \sim 110 \text{ k}\Omega$ 由 $t_w = 1.1RC$, 得 $t_w = 0.11 \text{ s} \sim 1.21 \text{ s}$

3. 施密特触发器回差计算

例 3 由 555 定时器构成的施密特触发器如图所示

(1) 求电路的回差电压; (2) 输入波形如图 2 所示, 画出相应的输出波形

解 (1) 本题用 $U_{CO} = 4 \text{ V}$ 代替了 $\frac{2}{3} U_{DD}$, 因此回差 $\Delta U_T = U_{CO} - \frac{1}{2} U_{CO} = \frac{1}{2} U_{CO} = 2 \text{ V}$



(2) 在 $u_1 = 2 \text{ V}$ 处画线, 与输入波形交于数点, 取在该处输入波形斜率 < 0 的点
在 $u_1 = 4 \text{ V}$ 处画线, 与输入波形交于数点, 取在该处输入波形斜率 < 0 的点
以上点对应到输出波形图中, 画出对应的电平

注 · 做题时一定要注意题目和教材上的例子是否有区别。否则直接套用公式可能完全错误。
部分题目实质上只是改了参数, 只要将新参数代入公式即可
有些题目修改了电路结构, 则需要从原公式的推导过程出发, 重新推算
· 画波形图时, 需要注意施密特触发器的滞回特性