

**Gebze Technical University
Computer Engineering**

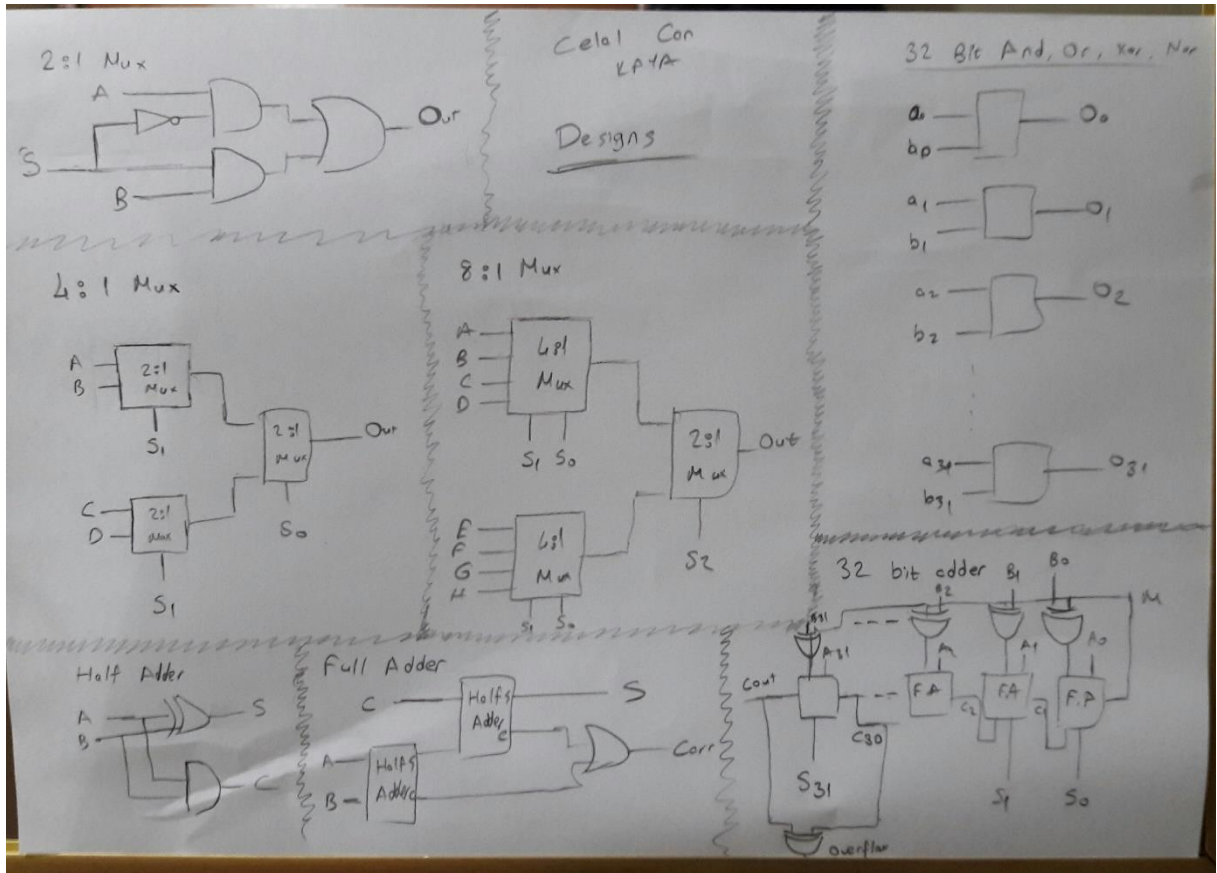
CSE 331 - 2018

HOMEWORK 2 REPORT

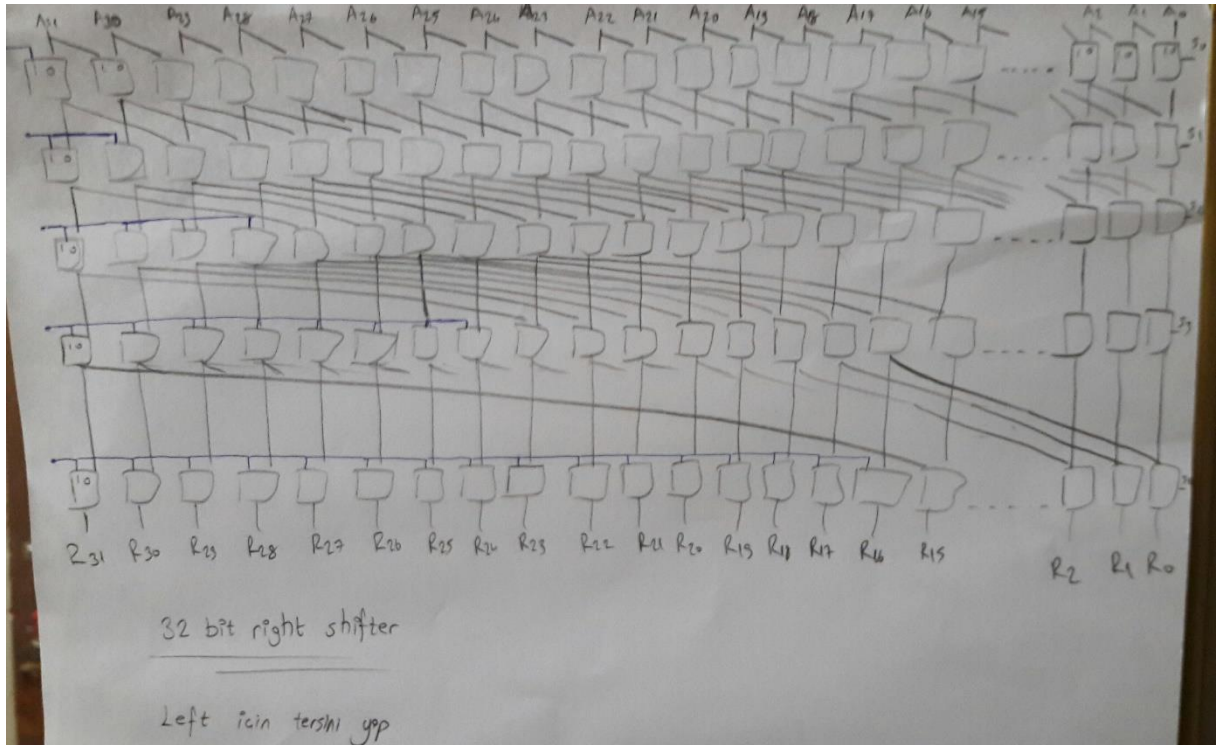
**CELAL CAN KAYA
161044014**

Course Assistant: Fatma Nur Esirci

ŞEMATİK TASARIMLAR



Şekil 1- Şematik Tasarımlar



Şekil 2 - Shifter Tasarımı

VERİLOG MODÜLLERİ

Alu32 – Top Level modülüm. 8:1 Mux Kullanarak seçilmiş olan operasyonu output olarak veriyorum.

_2mux – 1 Bitlik 2:1 Mux

_32Bit_2mux – 32 Tane 2:1 Mux Kullanılarak yapılmış 32 Bitlik 2:1 Mux

_32Bit_4mux – 3 Tane 32 Bitlik 2:1 Mux Kullanılarak yapılmış 32 Bitlik 4:1 Mux

_32Bit_8mux – 2 Tane 32 Bitlik 4:1 Mux ve 1 Tane 32 Bitlik 2:1 Mux Kullanılarak yapılmış 8:1 Mux.

Alu'da select bitine göre hangi işlemin yapılacağını seçmek için yazdım.

_32Bit_and – 32 Bitlik And

_32Bit_or – 32 Bitlik Or

_32Bit_xor – 32 Bitlik Xor

_32Bit_nor – 32 Bitlik Nor

_32Bit_right_shift – 2:1 Lik Muxlar kullanılarak yapılmış Aritmetik right shift modülü. Kaç bit kaydırılacağını seçmek için B inputunun ilk 5 bitine bakıyorum. İlk 5 Bitten sonraki bitler 32'nin tam katı olacağından onları shifte dahil ettiğimizde sonuca herhangi bir etki yapmayacağından dolayı sadece ilk 5 bit üzerinden işlem yaptım.

_32Bit_left_shift – 2:1 Lik Muxlar kullanılarak yapılmış Logical left shift modülü. Kaç bit kaydırılacağını seçmek için B inputunun ilk 5 bitine bakıyorum. İlk 5 Bitten sonraki bitler 32'nin tam katı olacağından onları shifte dahil ettiğimizde sonuca herhangi bir etki yapmayacağından dolayı sadece ilk 5 bit üzerinden işlem yaptım.

Half_adder – 2 Tane 1 Bitlik Sayıyı toplayıp, toplamı ve carry bitini veren modül

Full_adder – Half adder kullanılarak yapılmış 2 Tane 1 Bitlik Sayı ve Carry bitini toplayıp, toplamı ve carry bitini veren modül

_32Bit_adder – Full adderlar kullanılarak yapılan ve M Inputu 0 verildiğinde 32 bit toplama yapan, M Inputu 1 verildiğinde 32 bit çıkarma yapan modül

SİMÜLASYON SONUÇLARI

```
# time = 0, Input1 = 0010010000101000111000000000100, Input2 = 0010010000101000111000000001110, select=000, out=0010010000101000111000000000100
# time = 20, Input1 = 1111111111111111111111111111111, Input2 = 000000000000000000000000000000001, select=000, out=000000000000000000000000000000001
# time = 40, Input1 = 1011101011110101011111110111100, Input2 = 1010111110010101111111010101110, select=000, out=1010101010010101010111110100011100
# time = 60, Input1 = 010000000000000000000000000000001, Input2 = 1100000000000000000000000000100, select=001, out=11000000000000000000000000000101
# time = 80, Input1 = 1111111111111111111111111111111, Input2 = 000000000000000000000000000000001, select=001, out=111111111111111111111111111111111
# time = 100, Input1 = 0100001000000000101010100000001, Input2 = 11010010111101111101010000000100, select=001, out=1101001011110111111111110100000101
# time = 120, Input1 = 0110001111111101010100000011100, Input2 = 10000010000010111000000000011000, select=010, out=111001100000100100010100000110100
# time = 140, Input1 = 0100000000011010110000000000001, Input2 = 01111100000000000000011100000100, select=010, out=10111100000111010110011100000101
# time = 160, Input1 = 11000000000000000000000000000001, Input2 = 010000000000000000000000000100, select=010, out=000000000000000000000000000000101
# time = 180, Input1 = 0100010100111111000000001110001, Input2 = 11010011111001011110001110110100, select=011, out=10010101011110100110001111000101
# time = 200, Input1 = 1111111111111111111111111111111, Input2 = 00000000000000000000000000000000, select=011, out=111111111111111111111111111111111
# time = 220, Input1 = 01000000000000000000000000000001, Input2 = 110000000000000000000000000100, select=011, out=100000000000000000000000000000101
# time = 240, Input1 = 0000000000000000000000000000000001, Input2 = 00000000000000000000000000000010, select=100, out=111111111111111111111111111111111
# time = 260, Input1 = 0111011010000000000000000000001, Input2 = 00011011011111010111000000000100, select=100, out=01011011000000101000111111111101
# time = 280, Input1 = 11000000000000000000000000000001, Input2 = 10000011111011011000000000000100, select=100, out=00111110000100100111111111111101
# time = 300, Input1 = 100000000110000000000000000000001, Input2 = 000000000000000000000000000001111, select=101, out=111111111111111111111111111111111
# time = 320, Input1 = 10101101010000011110001111011001, Input2 = 000000000000000000000000000000110, select=101, out=11111110101101010000011110001111
# time = 340, Input1 = 100000000000000000000001111111111, Input2 = 00000000000000000000000000000101, select=101, out=11111100000000000000000000001111
# time = 360, Input1 = 111111111111111111111111111111111, Input2 = 110000000000000000000000000001100, select=110, out=111100000000000000000000000000000
# time = 380, Input1 = 11111111100000000000000000011111, Input2 = 110000000000000000000000000001100, select=110, out=000000000000001111110000000000000
# time = 400, Input1 = 0100010101011110101011101000001, Input2 = 11000000000000000000000000000101, select=110, out=10101011110101011101000000100000
# time = 420, Input1 = 01110101010101111111010101010101, Input2 = 11010111110110101111101010101010, select=111, out=000010000010000000000000000000000
# time = 440, Input1 = 1100000000000000000000000000001, Input2 = 110000000000000000000000000100, select=111, out=0011111111111111111111111111010
# time = 460, Input1 = 01110101111101011111110000000001, Input2 = 10011101111101110000000000000100, select=111, out=00000010000010000000000111111010
```

Tüm modüllerim testlerime göre düzgünce çalışıyor.Genel testbench hariç olarak bazı diğer modüllerim için de testbench yazdım.Ekstra olarak Overflow bitinide eklemiştim fakat test ederken output overflow bitini 1'den fazla modüle gönderdiğim için hata verdi ve düzeltemedim.Bu nedenle overflow bitini iptal ettim.