山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202300130234 | 姓名： 陈俊宏 | | 班级： 4 |
| 实验题目： | | | |
| 实验学时：2 | | 实验日期： | |
| 实验目的： | | | |
| 实验软件和硬件环境：  软件环境：  Vivado软件、FPGA实验平台  硬件环境：  1.实验室台式机  2.FPGA服务器，PYNQ-Z2开发板 | | | |
| 实验原理和方法： | | | |
| 实验步骤：  （1）原理图输入：根据电路图，连接好相应的部件  （2）管脚锁定：使用adpt\_in\out进行  （3）原理图编译、适配和下载，原理图如图所示：      在实验平台上分析其正确性。 | | | |
| 结论分析与体会：  （上）：用两张1k×4的ram芯片实现1k×8的内存空间，这是位扩展的应用实现。所以只要把输入data分上下放入两张芯片中（读取的地址都是一样的）；输出时，只需要同样地按储存的顺序，按序输出对应顺序的data即可（读取地址也是一样的）  结果演示：    （下）：这是字扩展的应用。由于当前实验只在r=1时才读取数据，且实验器材不太完善，所以只需要在写数据且add10为1或0时，屏蔽另一个芯片即可（即让该芯片为读，但会输出这芯片的数据）。所以设置了and电路，只有当add10输出为1且r/w为1时才能写入数据，而为了分片，一个芯片直接接入add10，另一个需要用not连接。  结果演示： | | | |