



## 第2章 逻辑门电路

逻辑门：完成一些基本逻辑功能的电子电路。现使用的  
主要为**集成逻辑门**。

首先介绍晶体管的开关特性  
着重讨论：

**TTL** (Transistor-Transistor Logic) 器件、

**CMOS** (Complement Metal-Oxide-Semiconductor) 器件  
门电路的**逻辑功能**和**电气特性**。

简要介绍其他类型的双极型和MOS门电路



## 2.1 晶体管的开关特性

在数字电路中,常将半导体二极管,三极管和场效应管作为开关元件使用。

**理想开关:** 接通时阻抗为**零**;断开时阻抗为**无穷大**;  
两状态之间的转换时间为**零**。

**实际半导体开关:** 导通时具有一定的**内阻**;截止时有一定的**反向电流**;两状态间的转换需要**时间**。



## 1 半导体二极管的开关特性

将二极管的阳极和阴极作为开关的两端接在电路中，开关的通、断受二极管两端电压控制。

二极管**导通**——开关**闭合**      二极管**截止**——开关**断开**

**开启时间**（由截止到导通）：可忽略不计

**关断时间**（由导通到截止）：大约**几纳秒**

## 2 半导体三极管的开关特性

将三极管的发射极和集电极作为开关的两端接在电路中，开关的通、断受基极电流控制。

三极管**饱和**——开关**闭合**      三极管**截止**——开关**断开**

开关时间   ： 大约**几纳秒**



### 3 MOS管的开关特性

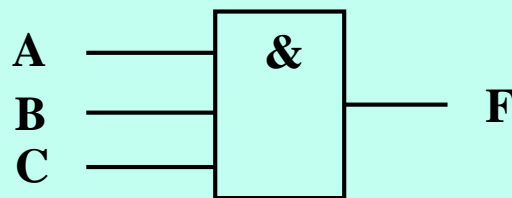
将MOS管的漏极D和源极S作为开关的两端接在电路中， 开关的通、断受栅极G电压控制。

电阻区——开关**闭合**      截止区——开关**断开**

开关时间：比三极管的开关时间长

## 2.2 分立元件门电路

### 1. 二极管与门



逻辑符号

假设：二极管为理想开关；

输入信号  $V_{IL}=0V$ ,  $V_{IH}=3V$ .

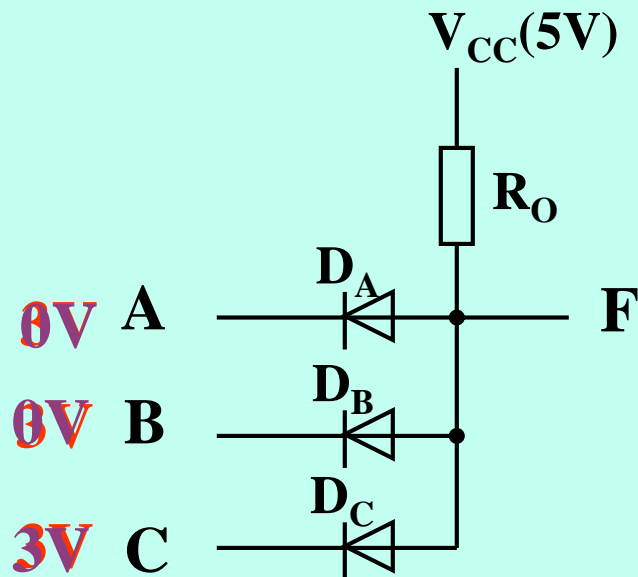
分两种情况分析：

1) A、B、C三端输入均为3V

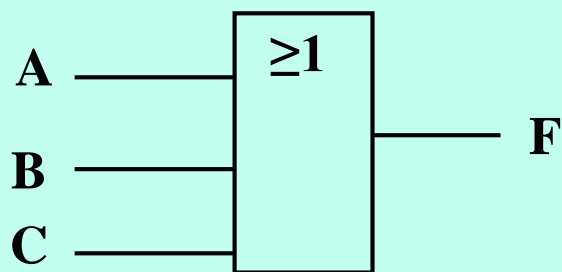
二极管  $D_A$ 、 $D_B$ 、 $D_C$  均导通  **$F=3V$**

2) A、B、C三端输入有0V信号输入时，如A、B为0V, C端输入3V

二极管  $D_A$ 、 $D_B$  导通,  $D_C$  截止  **$F=0V$**



## 2. 二极管或门



逻辑符号

假设：二极管为理想开关；

输入信号  $V_{IL}=0V$ ,  $V_{IH}=3V$ .

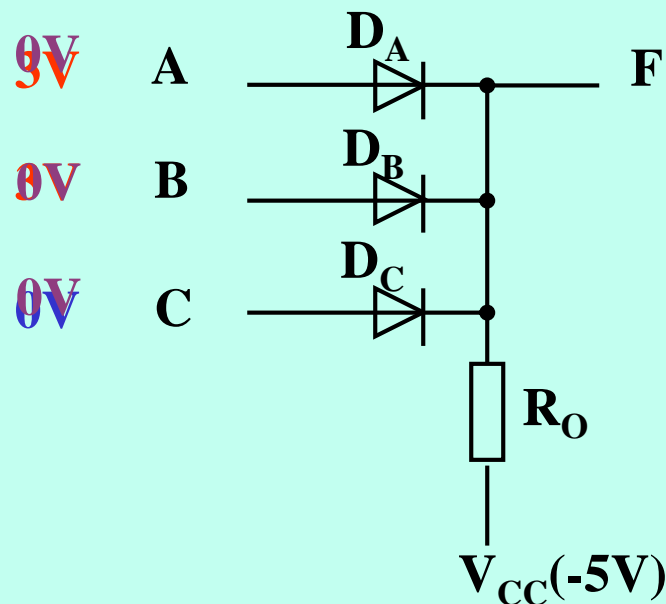
分两种情况分析：

1) A、B、C三端输入均为0V

二极管  $D_A$ 、 $D_B$ 、 $D_C$  均导通  **$F=0V$**

2) A、B、C三端输入有3V信号输入时，如A、B为3V, C端输入0V

二极管  $D_A$ 、 $D_B$  导通,  $D_C$  截止  **$F=3V$**



原理图



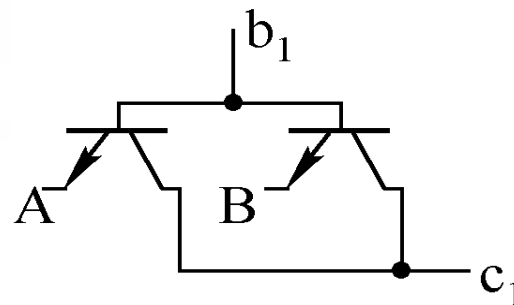
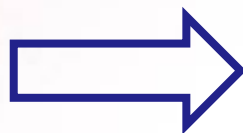
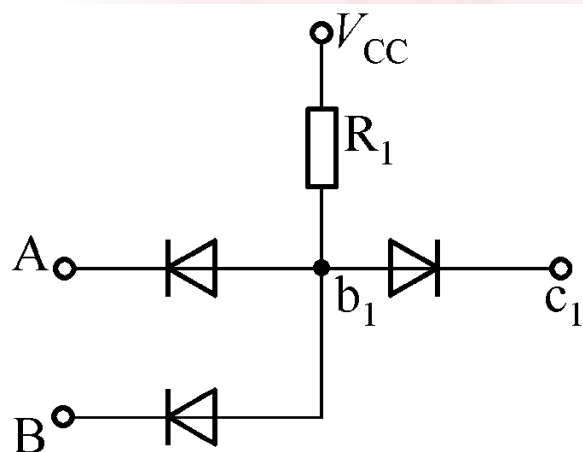
## 二极管门电路的缺点：

有电平漂移，不宜多级级联

抗干扰能力差，输入波动输出跟着波动

带负载能力差

所以，二极管门电路用于集成电路内部逻辑单元



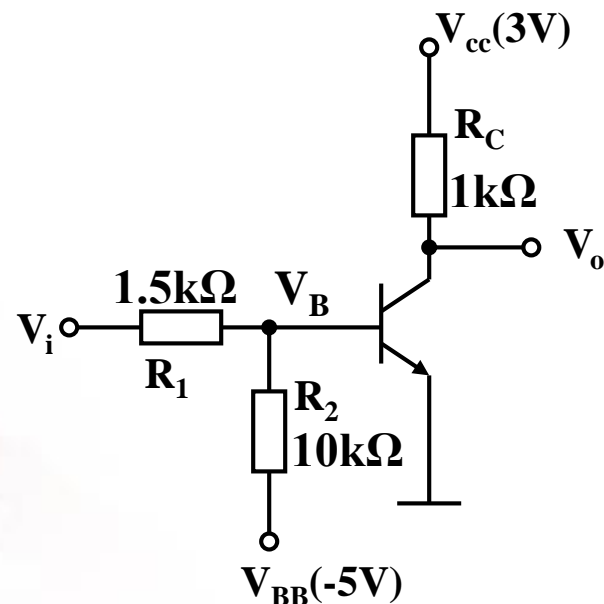




## 3. 三极管非门

工作原理

(设三极管电流放大倍数 $\beta=30$ )



三极管非门电路

①  $V_i=0V$ , 则三极管基极电位  $V_B < 0V$ , 满足截止条件

$V_{BE} < 0.5V$ , 三极管截止,  $I_C=0$ ,  $V_O=V_{cc}=3V$ , 为高电平。



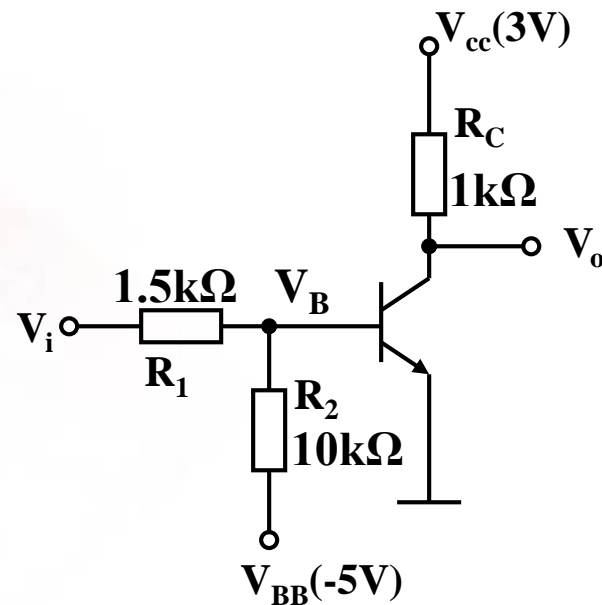


②  $V_i = 3V$

$$\begin{aligned} I_B &= (V_i - V_B)/R_1 - (V_B - V_{BB})/R_2 \\ &= (3 - 0.7)/1.5 - (0.7 - (-5))/10 \\ &= 0.96mA \end{aligned}$$

三极管饱和时所需要的最小基极电流

$$\begin{aligned} I_{BS} &= I_{CS}/\beta = (V_{cc} - V_{CE})/(R_C \cdot \beta) \\ &= (3 - 0.1)/(1 \times 30) = 0.1mA \end{aligned}$$



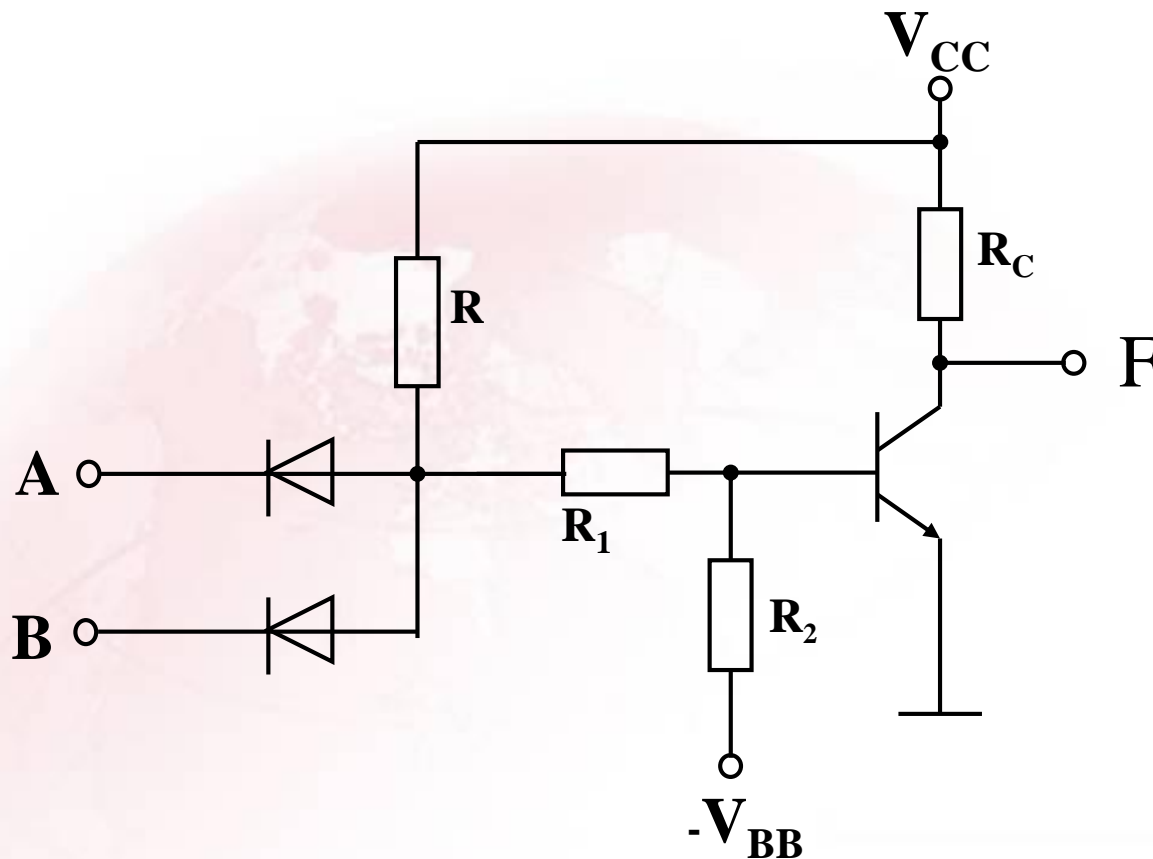
三极管非门电路

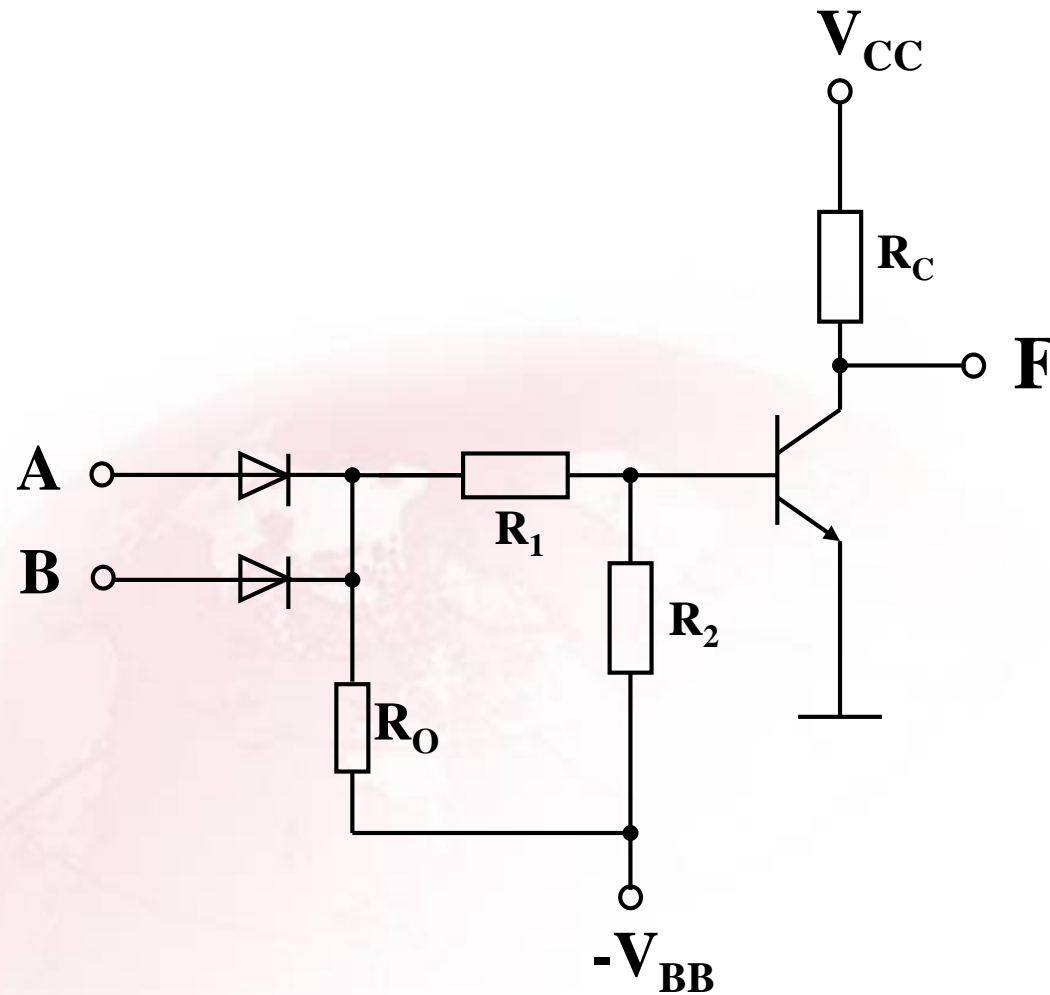
结论：由于  $I_B > I_{BS}$  所以，三极管饱和. 输出为低电平.

$$V_O = 0.1 \sim 0.3V$$



思考题:试分析如下电路的逻辑功能







## 2.3 TTL门电路

指**输入端**和**输出端**都用三极管的电路, 简称TTL电路, 是**双极型**数字集成电路。

TTL电路分类:

**中速**TTL、**高速**TTL (HTTL)、**肖特基**TTL (STTL)、**低功耗**TTL (LTTL) 、**低功耗肖特基**TTL (LSTTL) 、**先进低功耗肖特基**TTL (ALSTTL) 等。



## 2.3.1 TTL与非门典型电路及其工作原理

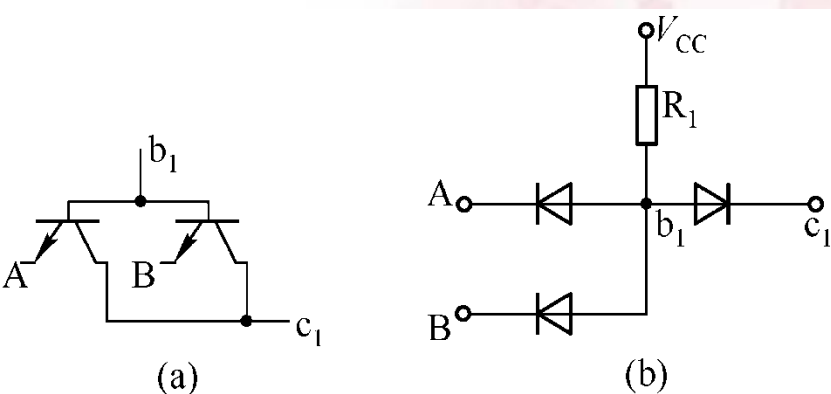
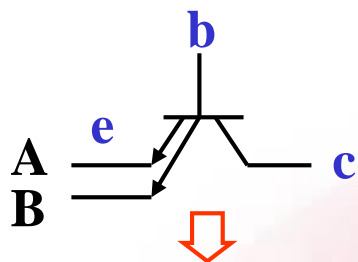
### (1) 电路组成

电路分三个部分：输入级、中间级、输出级。

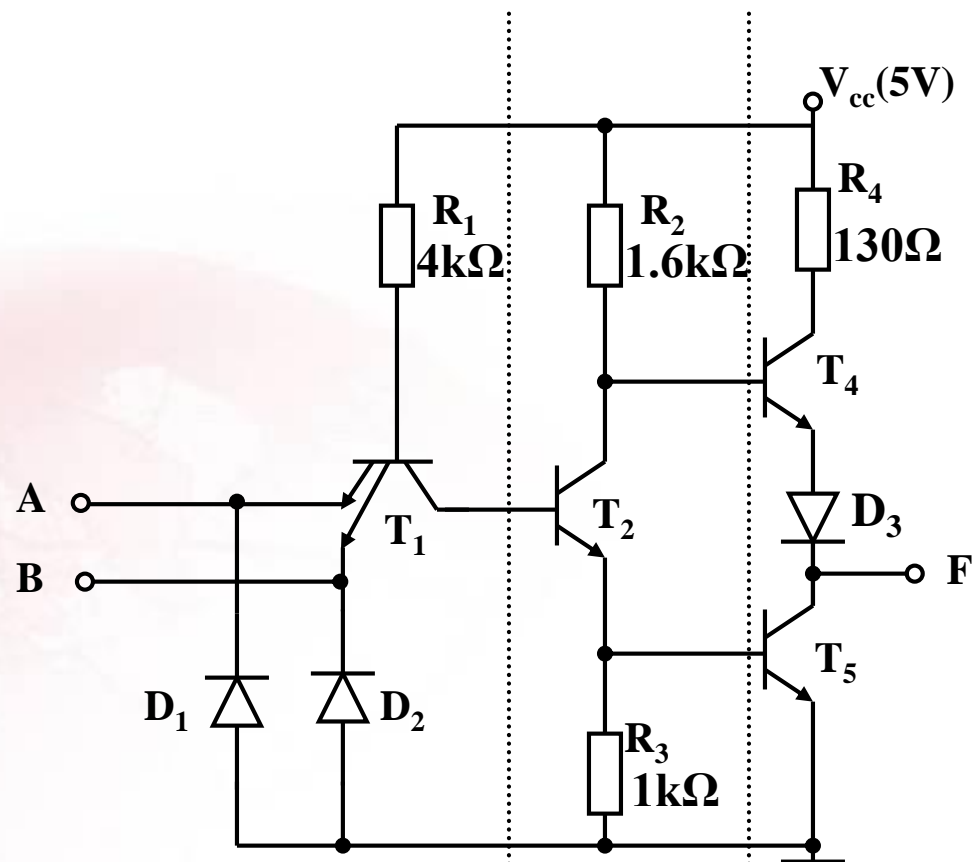


## ① 输入级： $R_1$ 、 $T_1$ 、 $D_1$ 、 $D_2$

$T_1$ 为多发射极晶体管



$D_1$ 、 $D_2$  为钳位二极管，起保护 $T_1$ 管的作用。



输入级

中间级

输出级



② 中间级： $R_2$ 、 $T_2$ 、 $R_3$

分相、放大作用

③ 输出级： $R_4$ 、 $T_4$ 、 $T_5$ 、 $D_3$

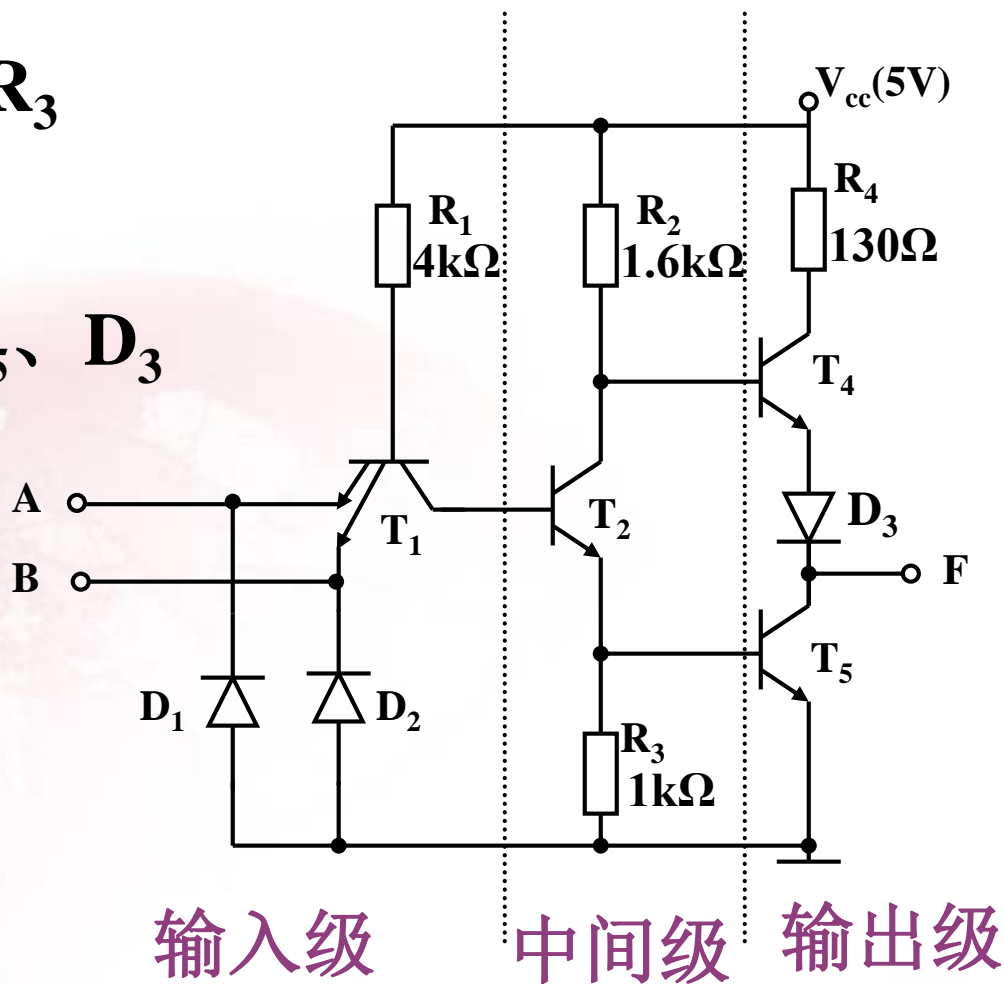
输出级特点：

静态**功耗低**，

开关**速度快**，

这种电路结构

称为**推拉式**电路。







## (2) 工作原理

设输入信号高低电平分别为  $V_{iH}=3.4V$ ;  $V_{iL}=0.2V$

PN结正向导通电压为 $0.7V$ ;

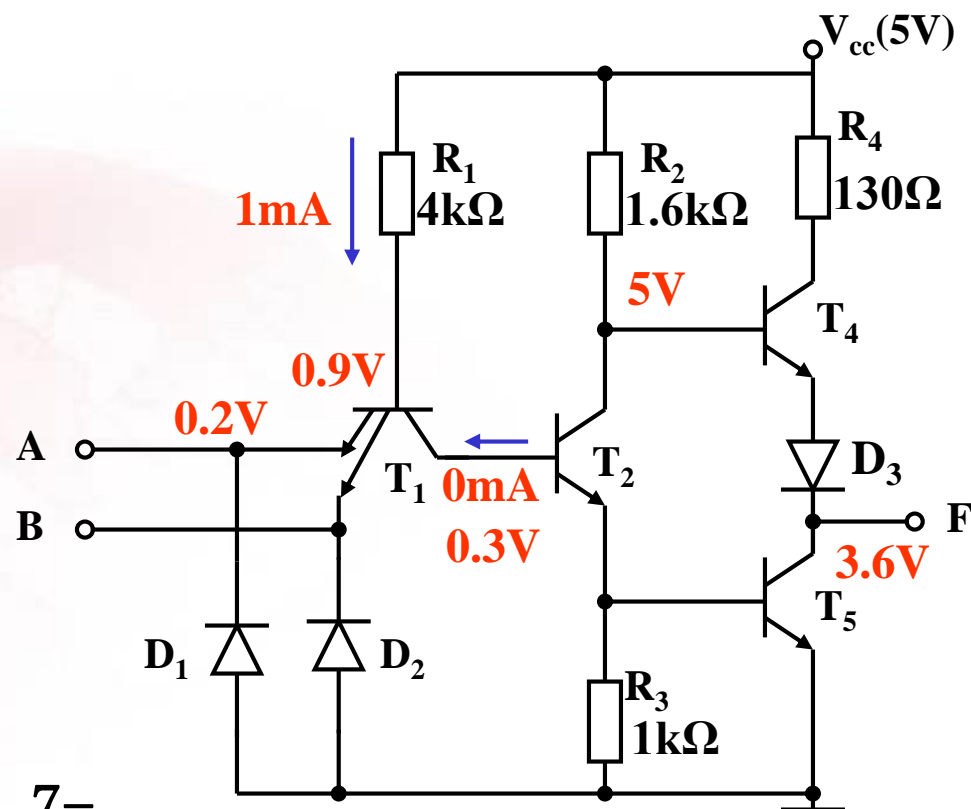
三极管电流放大倍数 $\beta=20$ 。

(一) 输入中有低电平

$T_1$ 管发射结导通,  $T_1$ 管饱和。

由于 $T_2$ 基极电压仅为 $0.3V$ ，故  
 $T_2$ 、 $T_5$ 均截止。

$T_4$ 、 $D_3$ 导通，输出约为 $3.6V$  ( $5-0.7-0.7=3.6$ )。输出高电平1。





(二) 输入均为高电平

$T_1$ 管处于倒置工作状态  
(be结反偏, bc结正偏.);

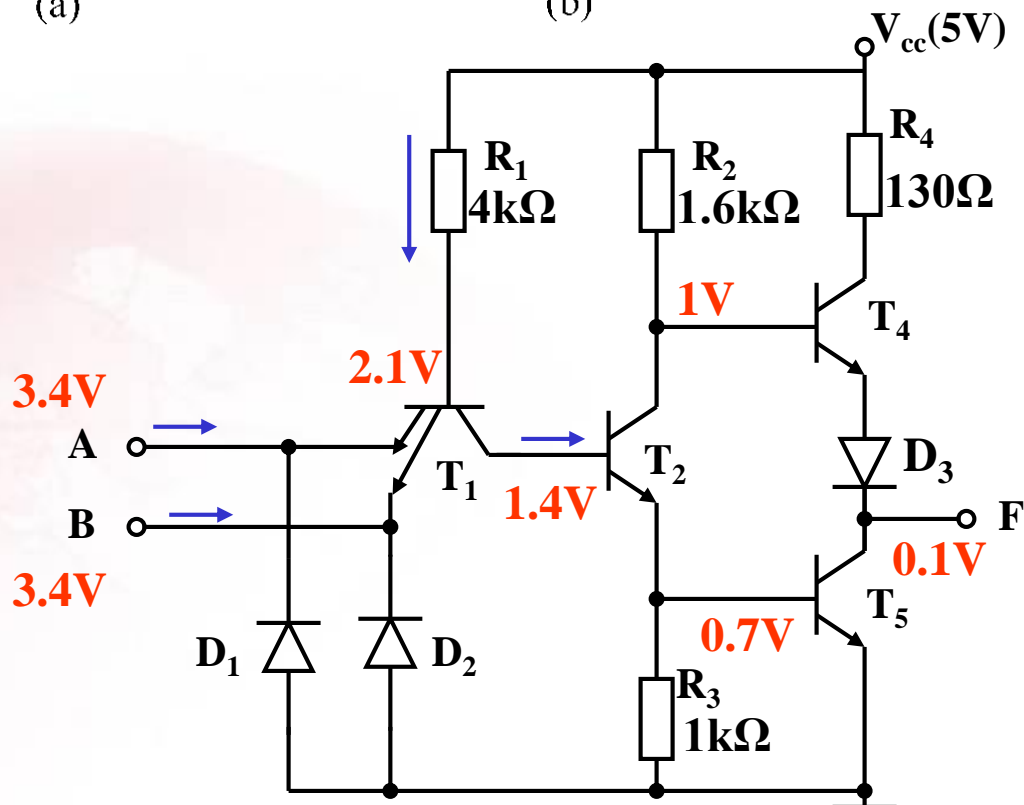
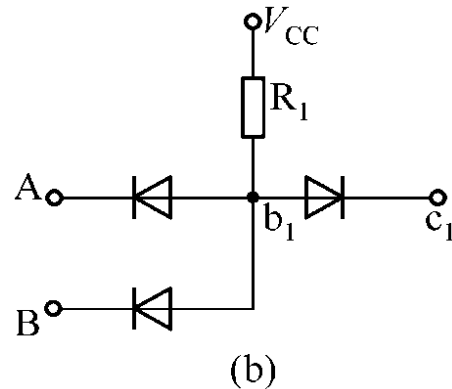
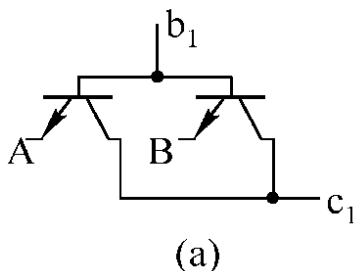
$T_2$ 管处于饱和工作状态;

$T_4$ 管处于截止工作状态;

$T_5$ 管处于饱和工作状态;

F输出为“0”。

综合上面两种情况, 该电路实现与非功能。  $F = \overline{A \cdot B}$

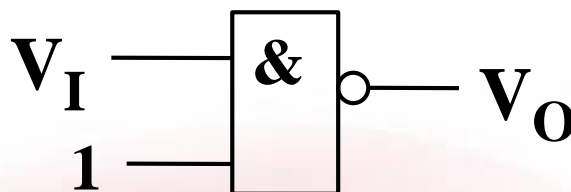




## 2.3.2 TTL与非门的电压传输特性

电压传输特性是指输出电压 $V_O$ 随输入电压 $V_I$ 的变化规律。

$$V_O = f(V_I)$$

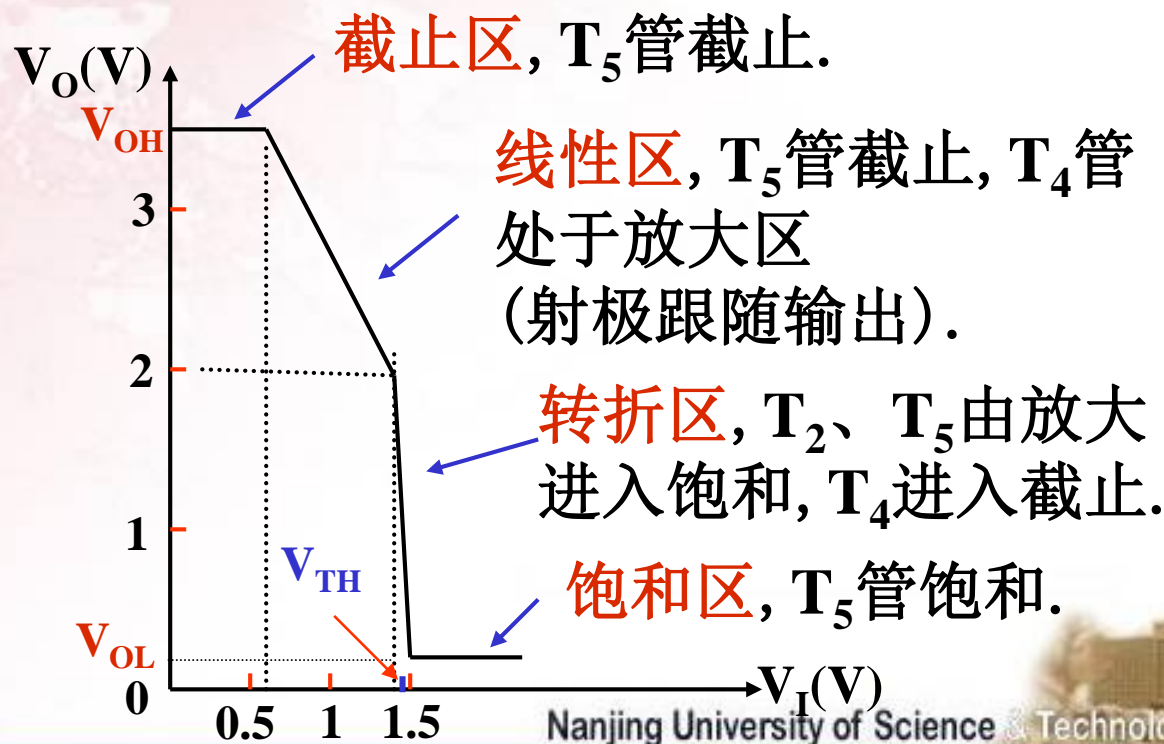


1. 特性曲线分析

2. 主要参数

(1) 输出高电平 $V_{OH}$ ,  
低电平 $V_{OL}$ 。

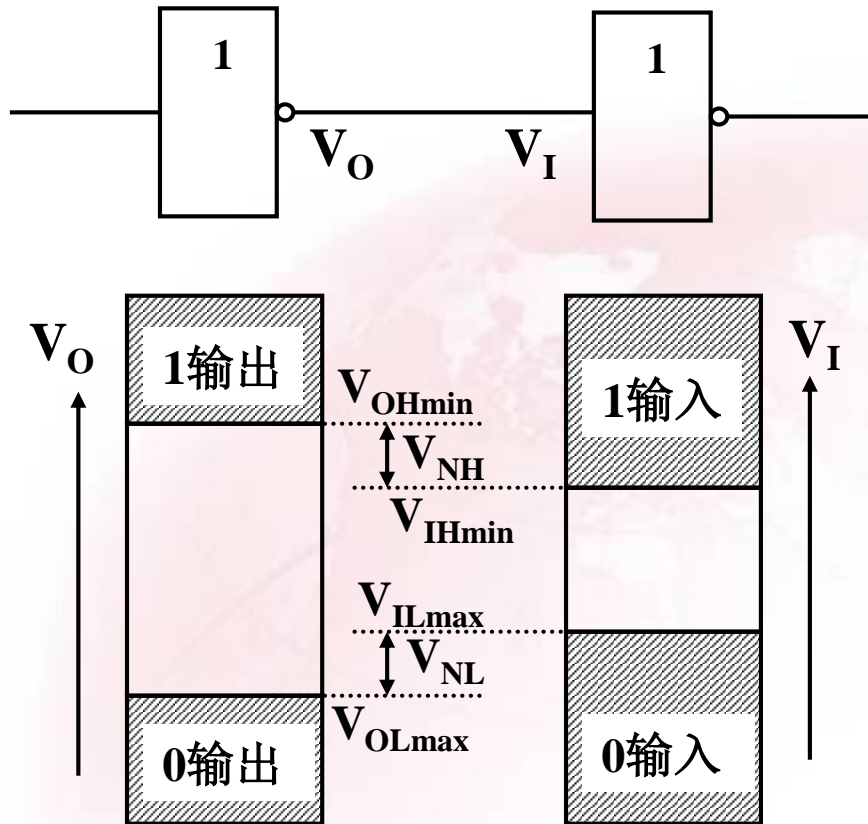
(2) 阈值电压 $V_{TH}$ :  
转折区中间点对应的  
输入电压, 约为1.4V。





## (3) 输入端噪声容限

$V_{NH}$ 、 $V_{NL}$



标准高电平:  $V_{OHmin}$

标准低电平:  $V_{OLmax}$

开门电平:  $V_{IHmin}$

关门电平:  $V_{ILmax}$

输入高电平噪声容限

$$V_{NH} = V_{OHmin} - V_{IHmin}$$

输入低电平噪声容限

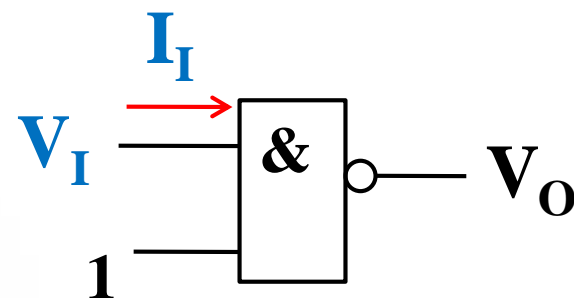
$$V_{NL} = V_{OLmax} - V_{ILmax}$$



## 2.3.3 TTL与非门的静态输入与输出特性

### 1. 输入特性 1) 输入伏安特性 ( $I_I = f(V_I)$ )

定义：电流流入 $T_1$ 的发射极方向为**正**方向。



### 2) 反映出的主要参数

#### (1) $I_{IL}$ (输入低电平电流)

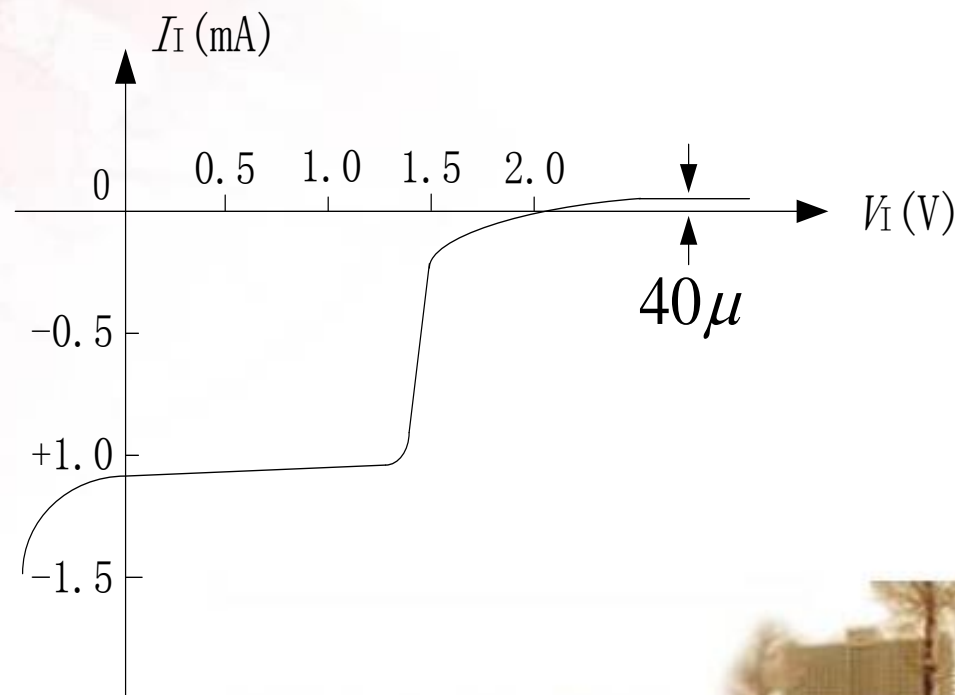
一个门电路提供

$$I_{IL} = -\frac{V_{CC} - V_{BE1} - V_{IL}}{R_1} \approx -1\text{mA}$$

#### (2) $I_{IH}$ (输入高电平电流)

一个管脚提供

$I_{IH}$  约在  $40\mu\text{A}$  以下。





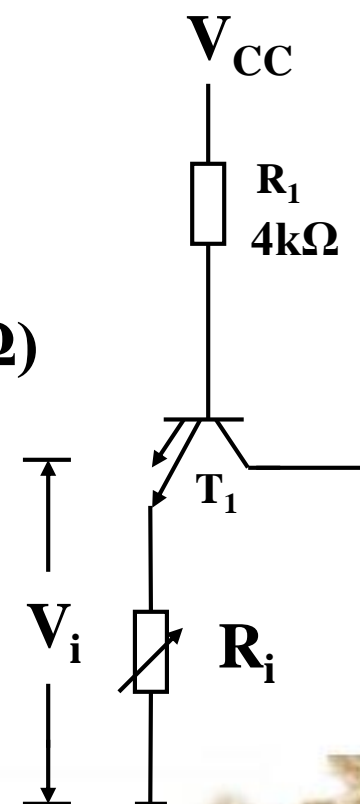
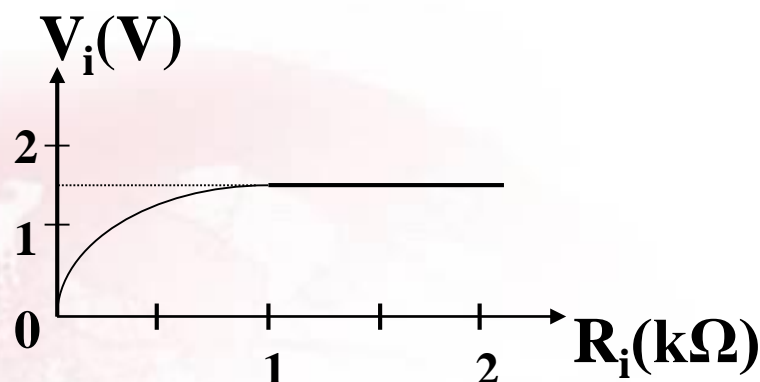
## 2. 输入端负载特性

在门输入端和地之间接电阻 $R_i$ , 当电阻从 $0\Omega$ 逐步增加时, 由于电阻内部有电流流过, 会使电阻两端电压 $V_i$ 逐步增加。

$$V_i \approx \frac{R_i}{R_1 + R_i} (V_{CC} - V_{BE1})$$

$$R_{off} \approx 0.9k\Omega$$

$$R_{on} \approx 3k\Omega$$



当 $R_i$ 小于 $R_{off}$ 时, 输入为低电平;

当 $R_i$ 高于 $R_{on}$ 时, 输入为高电平。

当输入端开路时, 看作输入高电平

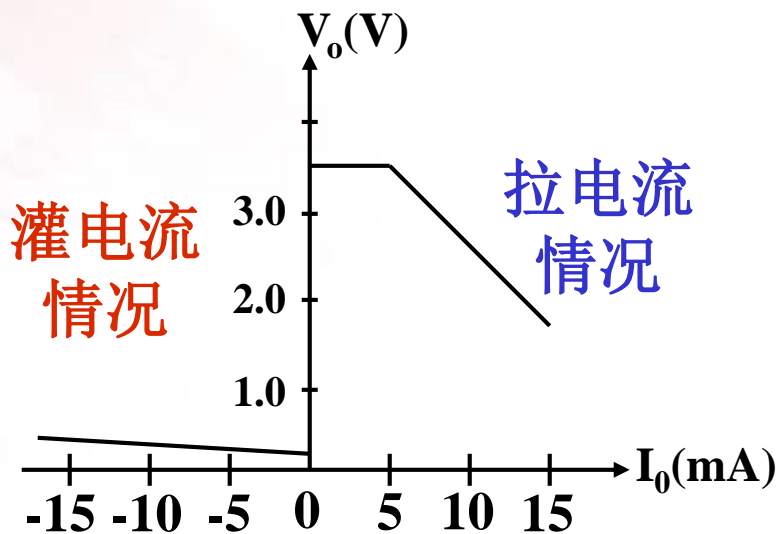
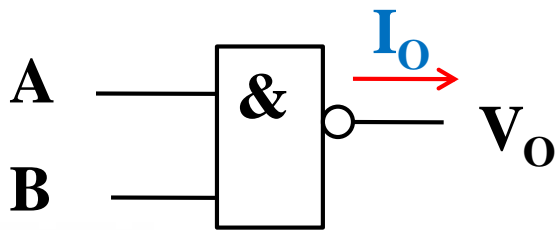
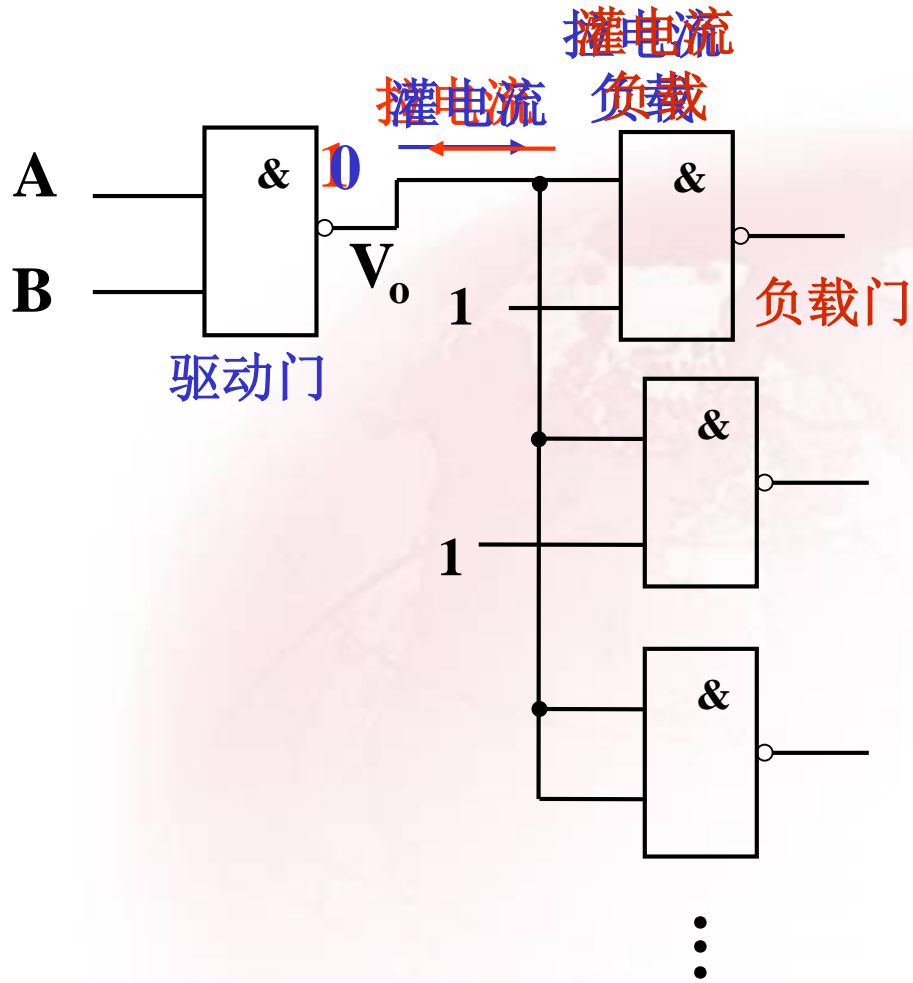
注意: TTL电路具有此特性, 而CMOS电路不具有此特性





## 3. 输出特性

输出特性曲线 ( $V_O = f(I_O)$ )







## 1) 灌电流工作情况

驱动门输出为低电平, 负载门电流流入驱动门, 流入

驱动门的电流值 $I_L$ 取决于负载门个数,

$I_L = N_{OL} I_{IL}$  ( $I_{IL}$ 为负载门低电平输入电流, 约为1mA左右)

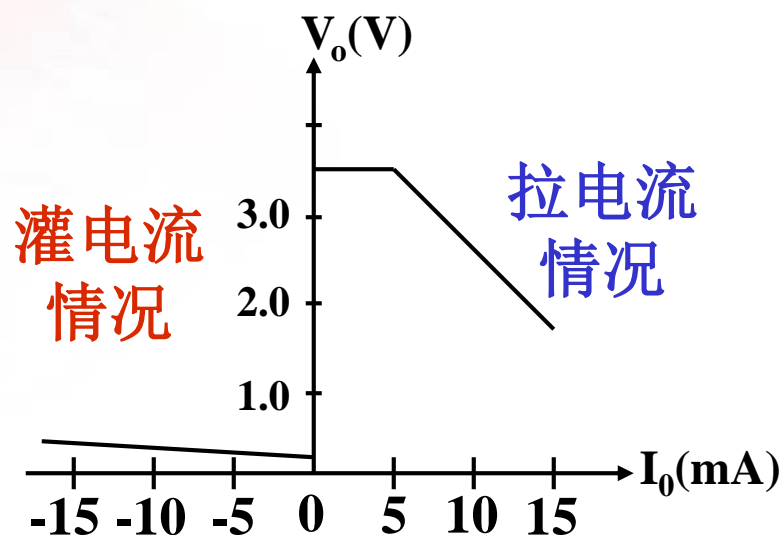
## 2) 拉电流工作情况

驱动门输出为高电平, 流出驱动门的电流值 $I_H$ 取决于负载门的管脚的个数,

$$I_H = N_{OH} I_{IH}$$

( $I_{IH}$ 为负载门高电平输入电流,

约为40 $\mu$ A左右)



取  $\min(N_{OL}, N_{OH}) = N$  定义为扇出系数

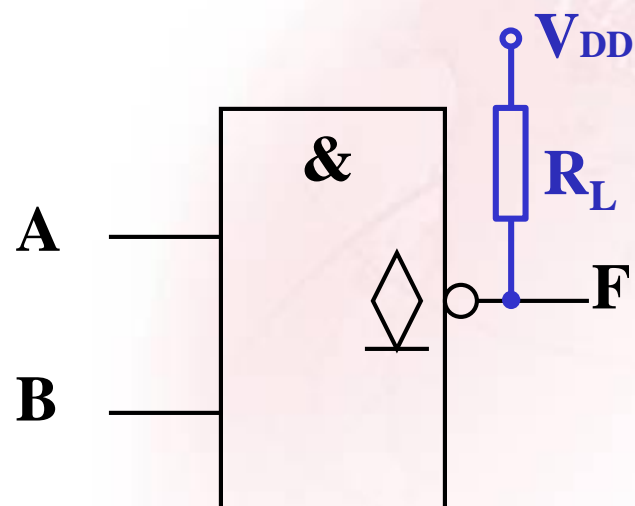


## 2.3.5 其他类型的TTL门电路

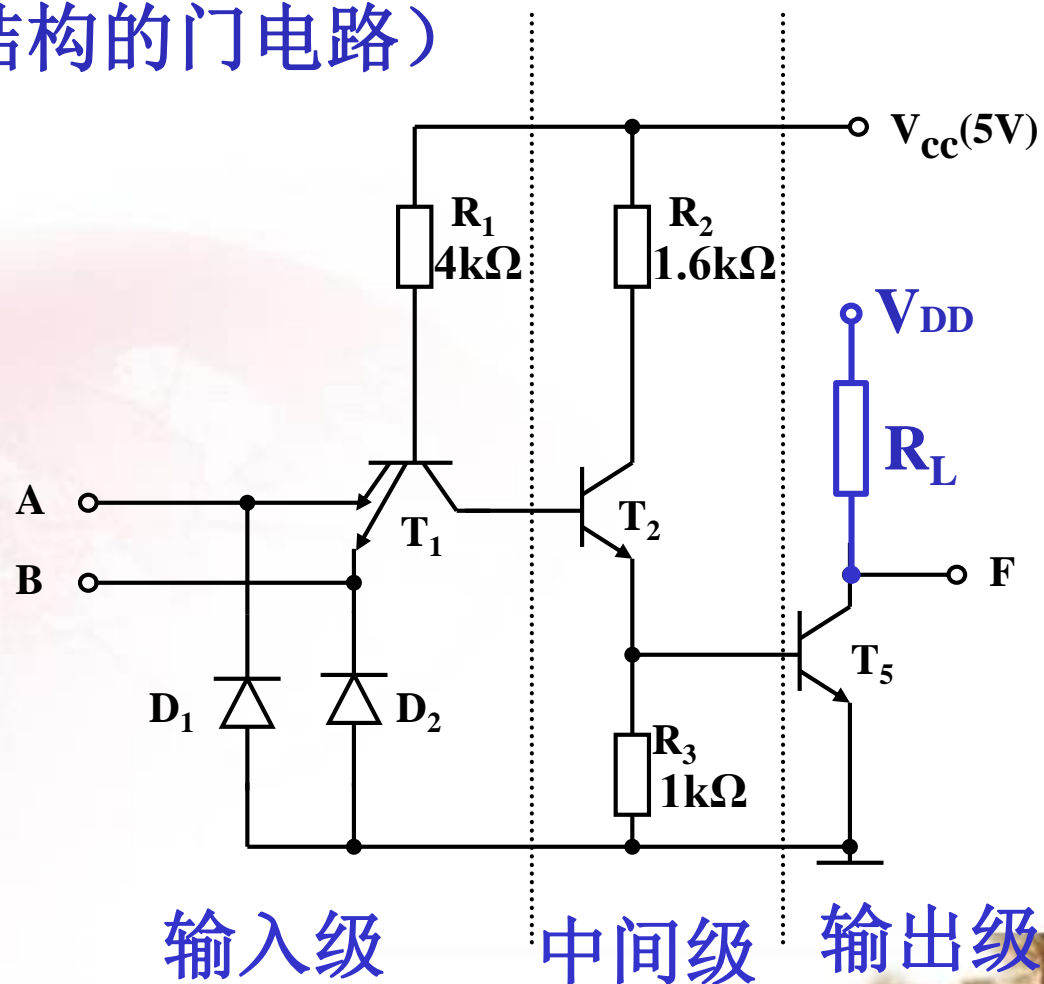
(具有不同输入、输出结构的门电路)

### 1. 集电极开路门(OC门)

(以与非门为例说明)



逻辑符号



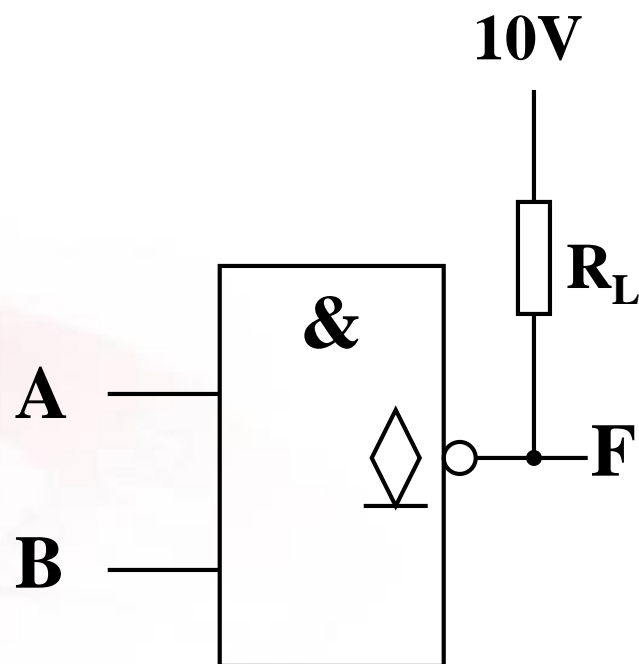


## 1) 作电平转换器

改变和上拉电阻相连的电源值，可改变输出高电平的值。

## 2) 作驱动器

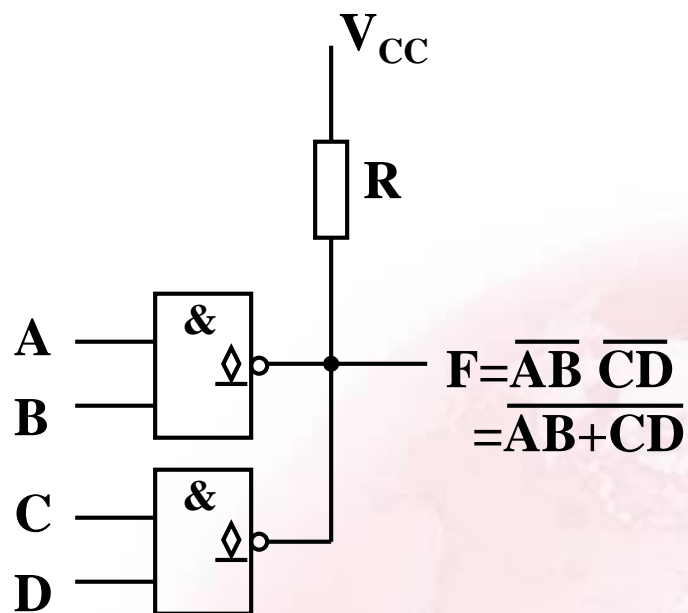
OC门能输出较大的电压和电流，可直接作为驱动器驱动发光二极管、脉冲变压器等。



高电平输出电压为10V



### 3) 实现线与功能



### OC门使用说明:

- ①由于OC门的集电极是开路的, 要实现正常的逻辑功能, 需外加上拉电阻。
- ②普通的TTL电路不能将输出端连在一起, 否则会形成低阻通道, 电路会因电流过大而烧毁。

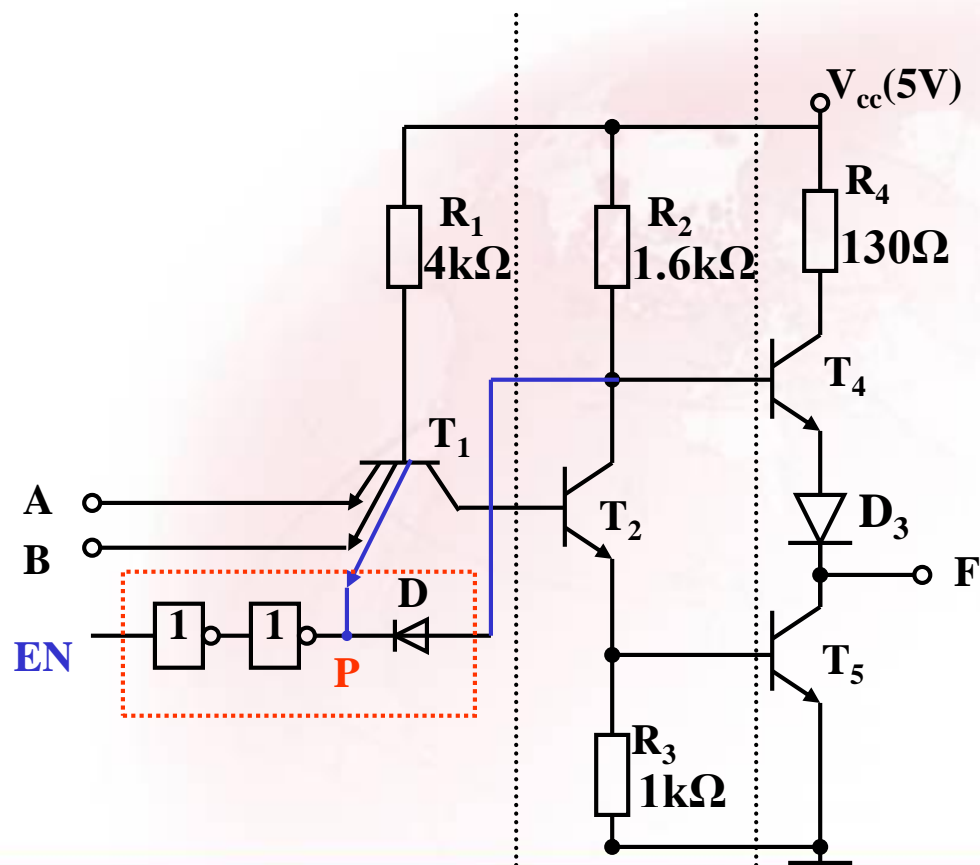
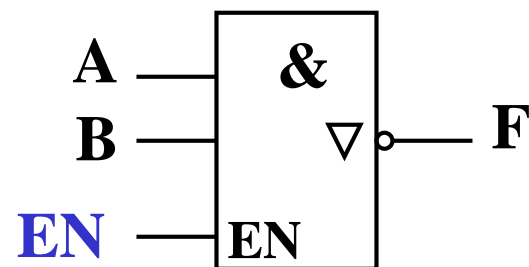
**OC门的缺点:** 工作速度慢。

**原因:** 推拉式输出结构被破坏, 使输出端负载电容的充电要经过 $R_L$ 。



## 2. 三态输出门(TSL门)

输出有三个状态, 即: **0**, **1**和**高阻**,  
由使能控制端来控制电路的输出状态。

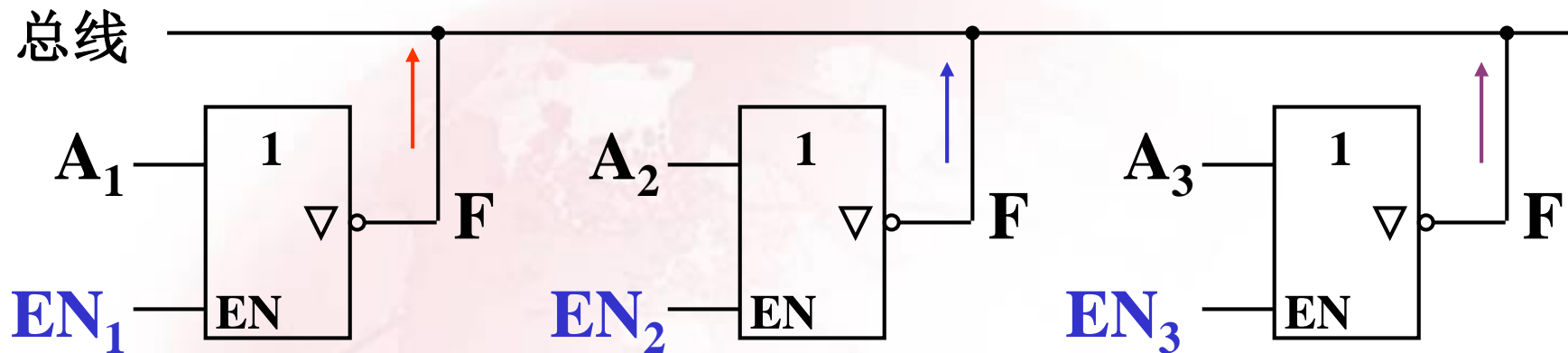


1) 当**EN=1**时, **P=1**, 二极管截止, 电路等效为普通与非门。

2) 当**EN=0**时, **P=0**, **T<sub>4</sub>**和**T<sub>5</sub>**均截止, 输出高阻态。



三态门的基本用途为实现用一根导线轮流传输几个不同的数据或控制信号,通常将接受多个门的输出信号的线称为**总线**。

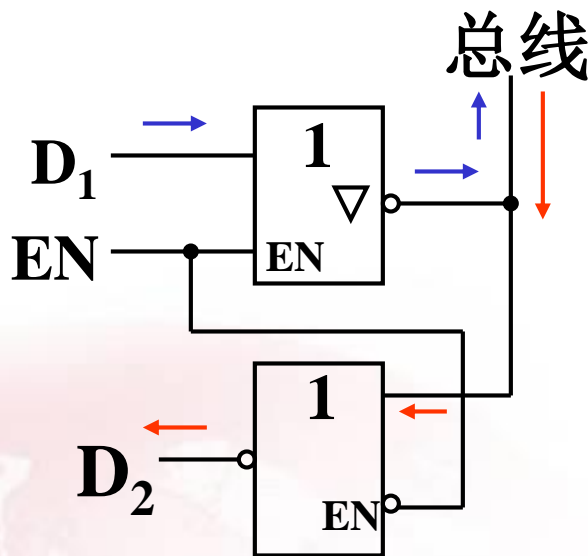


单向总线结构





## 双向总线结构



当 $EN=1$ 时 $D1$ 信号的非送至总线

当 $EN=0$ 时总线上的信号送至 $D2$

**注意：**在总线结构中，任一时刻仅允许一个门工作。





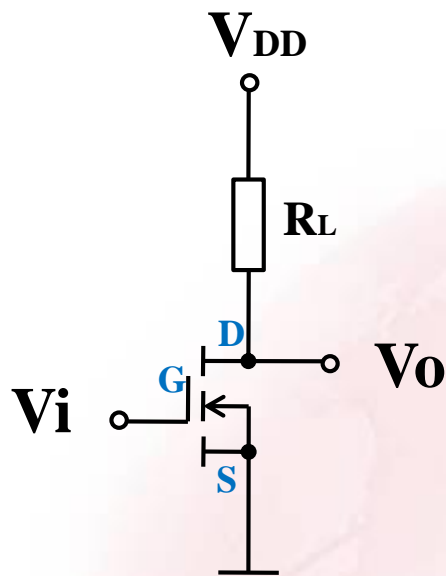
## 2.5 CMOS门电路

MOS门电路具有制造工艺简单、集成度高、功耗低、体积小、成品率高等优点。

特别适用于中、大规模集成电路的制造，在目前数字集成电路产品中占据了相当大的比例



## 2.5.1 CMOS反相器的电路结构



电阻负载型反相器

当 $V_i=0$ 时，MOS管截止

$$V_o = \frac{V_{DD}}{R_L + R_D} R_D$$

当 $R_D \gg R_L$ 时， $V_o=1$

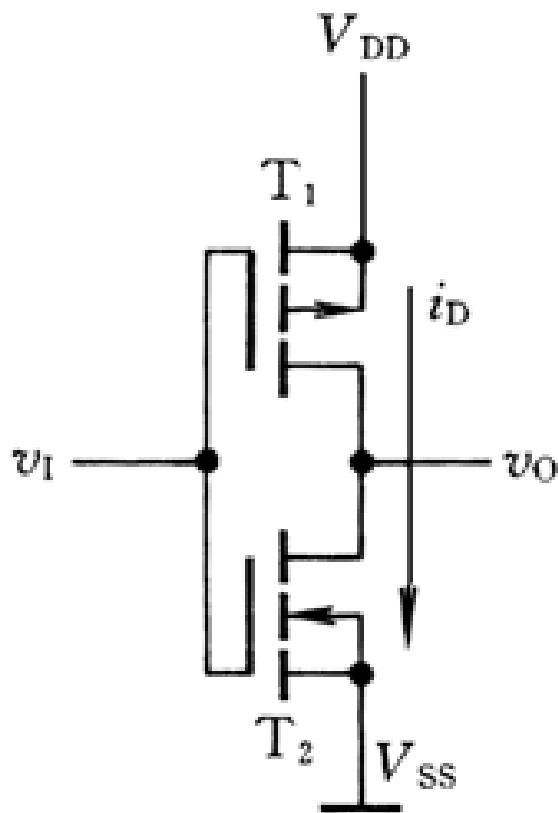
当 $V_i=1$ 时，MOS管导通

$$V_o = \frac{V_{DD}}{R_L + R_{DS}} R_{DS}$$

当 $R_{DS} \ll R_L$ 时， $V_o=0$



## 2.5.1 CMOS反相器的电路结构



驱动管 $T_2$ 为NMOS管, 负载管 $T_1$ 为PMOS管, 为保证电路正常工作, 电源电压 $V_{DD}$ 大于两管的开启电压的绝对值之和。

CMOS反相器电路图



## 工作原理:

1) 当 $V_I=0$ 时,  $T_2$ 管截止,

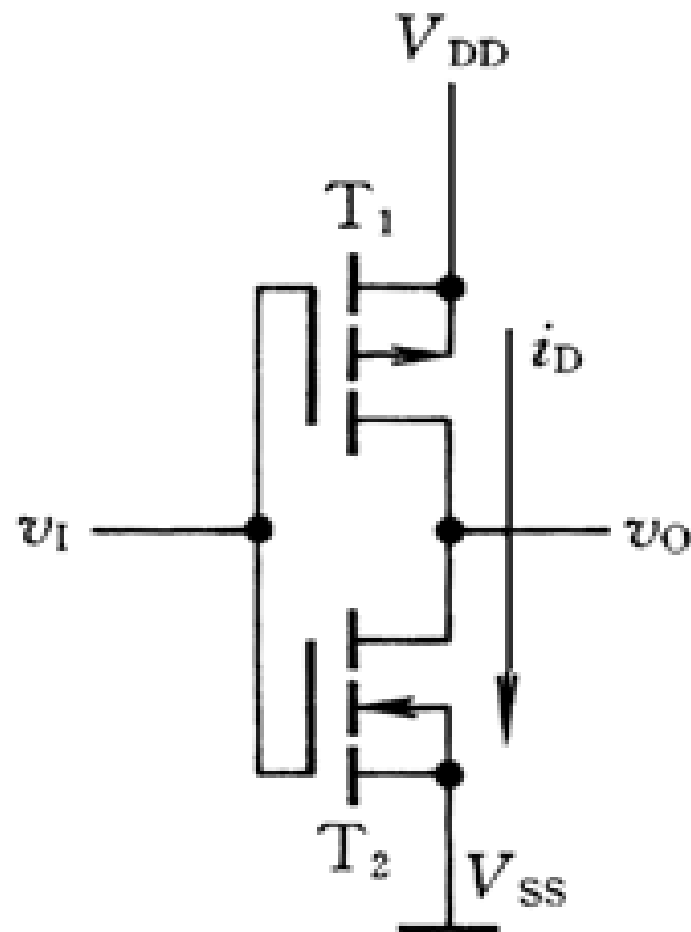
$T_1$ 管导通,  $F=1$ ;

2) 当 $V_I=1(V_{DD})$ 时,

$T_2$ 管导通,  $T_1$ 管截止,  $F=0$ 。

总是工作在一个导通而另一个截止的状态

静态功耗极小

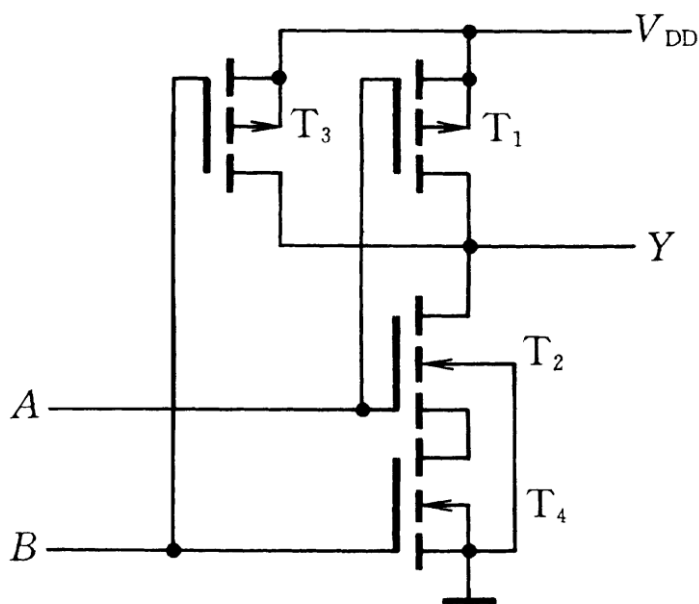


CMOS反相器电路图

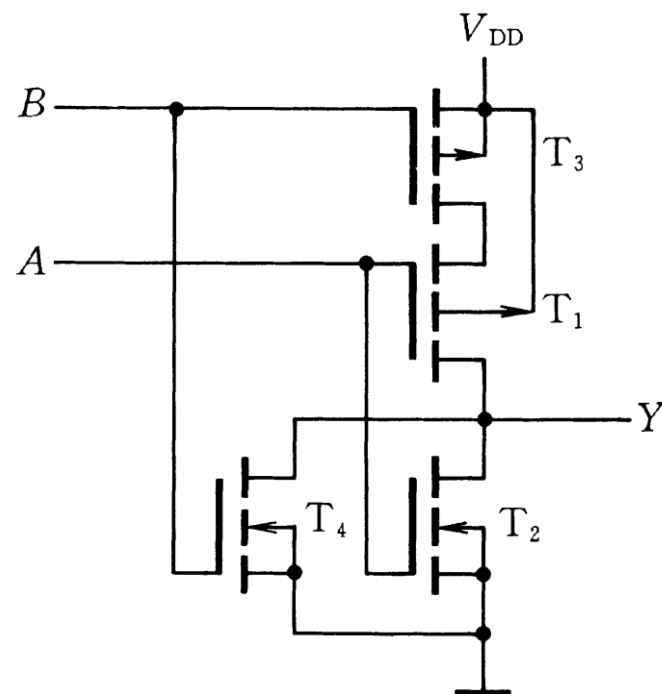


## 2.5.5 其它类型的CMOS门电路

### 1. 其他逻辑功能的CMOS门电路



CMOS与非门

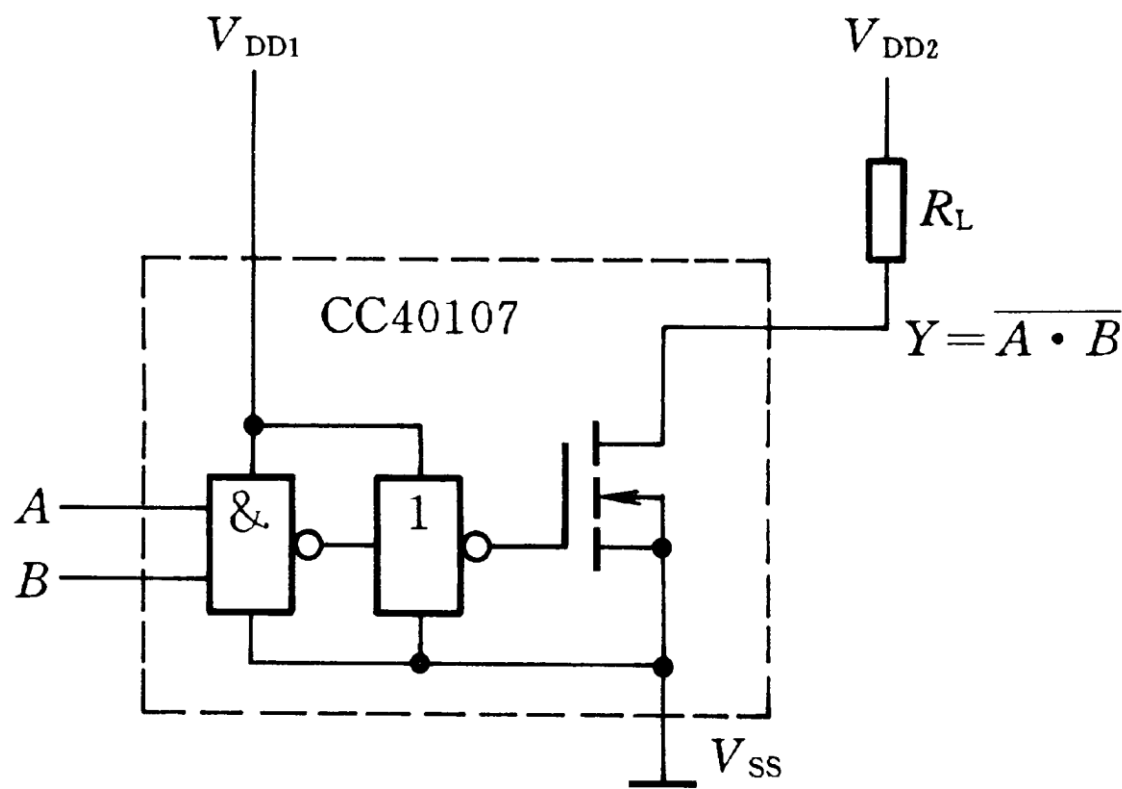


CMOS或非门



## 2. 漏极开路的CMOS门电路（OD门）

用做输出缓冲 / 驱动器，或用于输出电平变换，可实现线与逻辑。



漏极开路输出的与非门

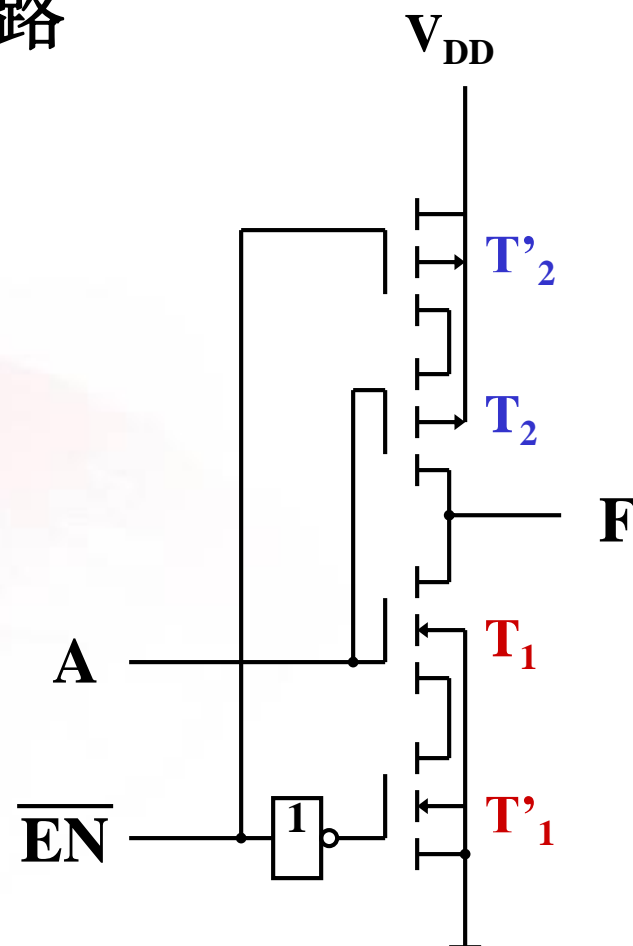


### 3. 三态输出的CMOS门电路

$\overline{\text{EN}}=0$   $F=A$ ;

$\overline{\text{EN}}=1$   $F$ 对外呈高阻。

CMOS三态门可方便地  
用于构成总线结构。



CMOS三态非门





## 2.5.7 CMOS集成电路的特点和注意事项

特点：1) 功耗低

2) 工作电源电压范围宽

3) 抗干扰能力强

4) 带负载能力强

5) 输出幅度大

使用注意事项：

1) 多余的输入端不能悬空

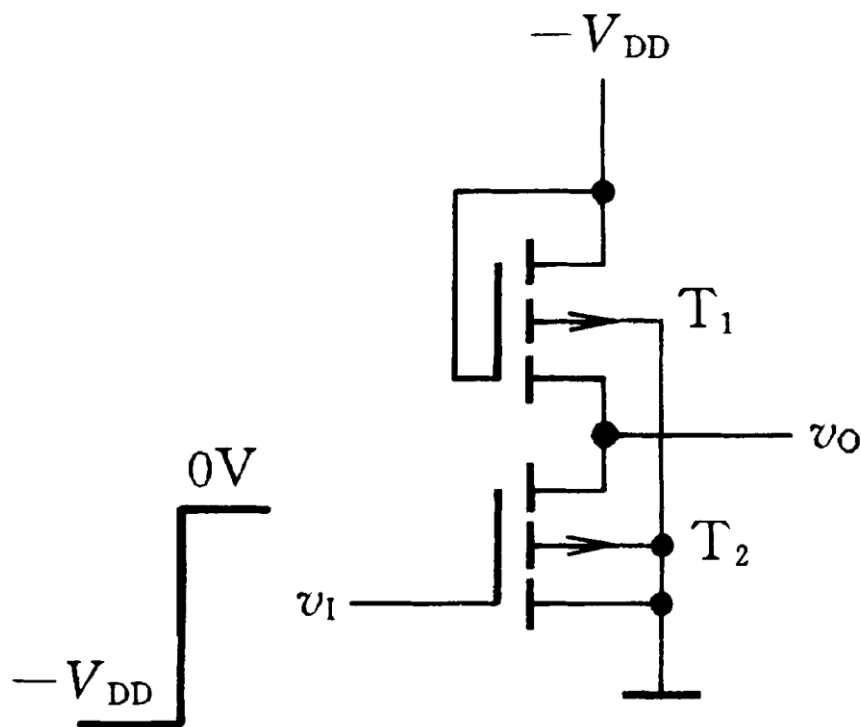
2) 注意输入电路的过流保护

3) 电源电压极性不能反接, 防止输出短路。



## 2.6 其他类型的MOS数字集成电路

### 2.6.1 PMOS门电路



工作速度比较低

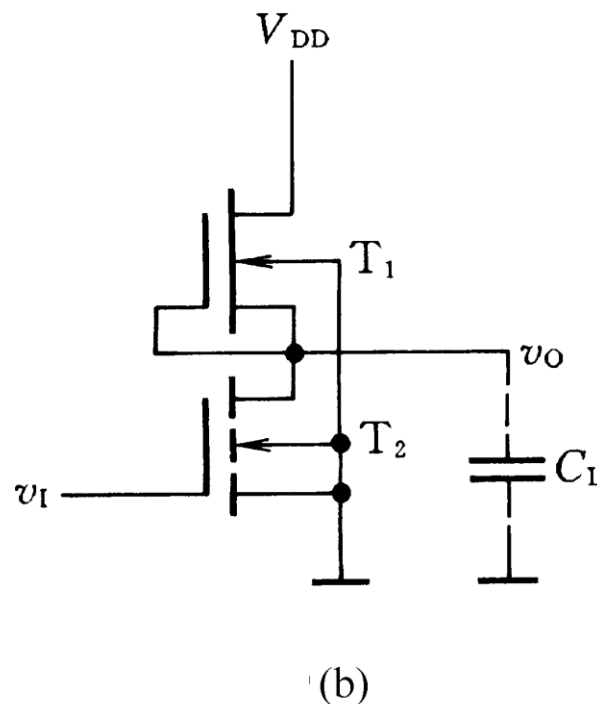
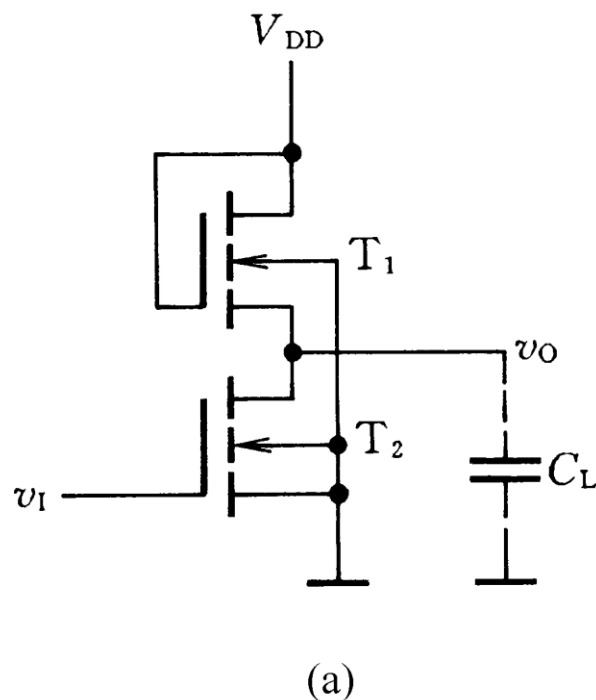
使用负电源

**PMOS反相器电路**



## 2.6.2 NMOS门电路

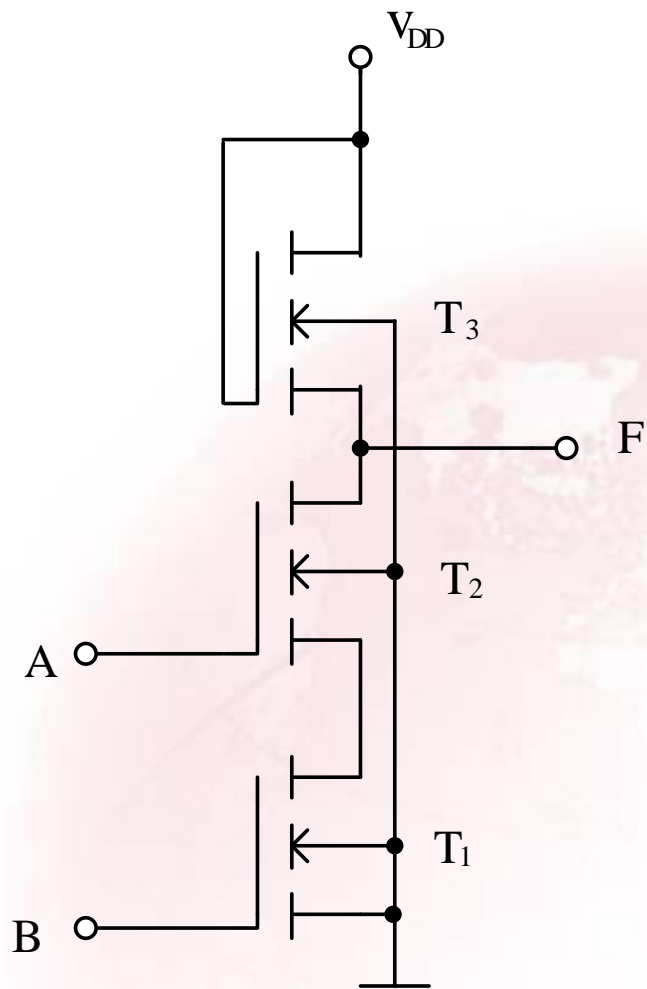
### 1. NMOS反相器



(a) 增强型负载 (E/E MOS) ; (b) 耗尽型负载 (E/D MOS)

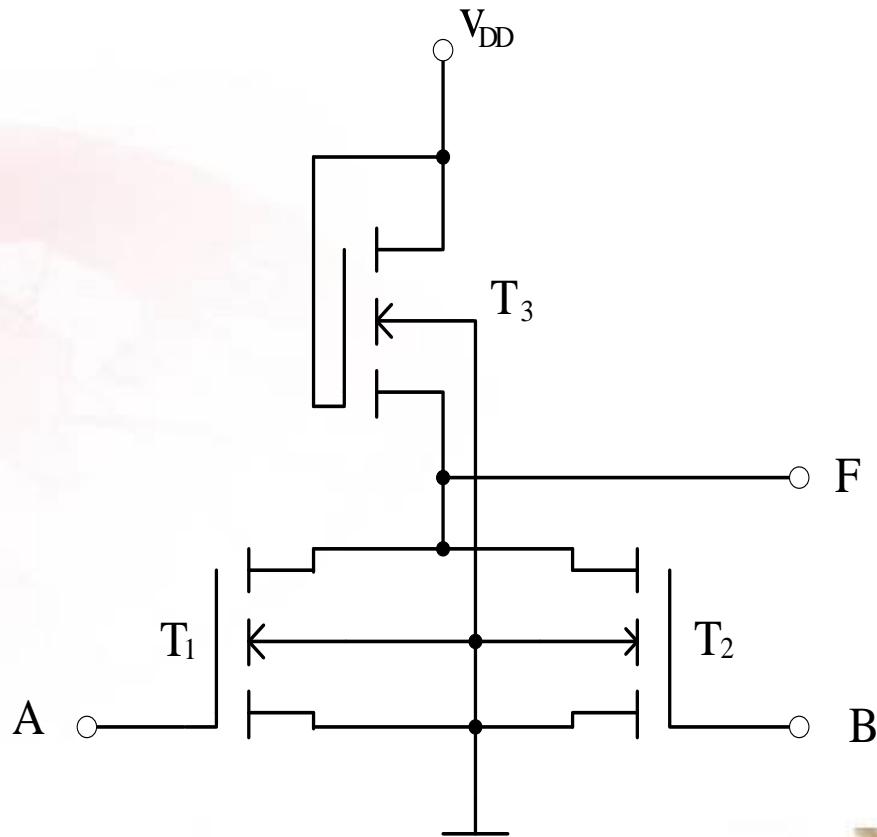


## 2. 与非门



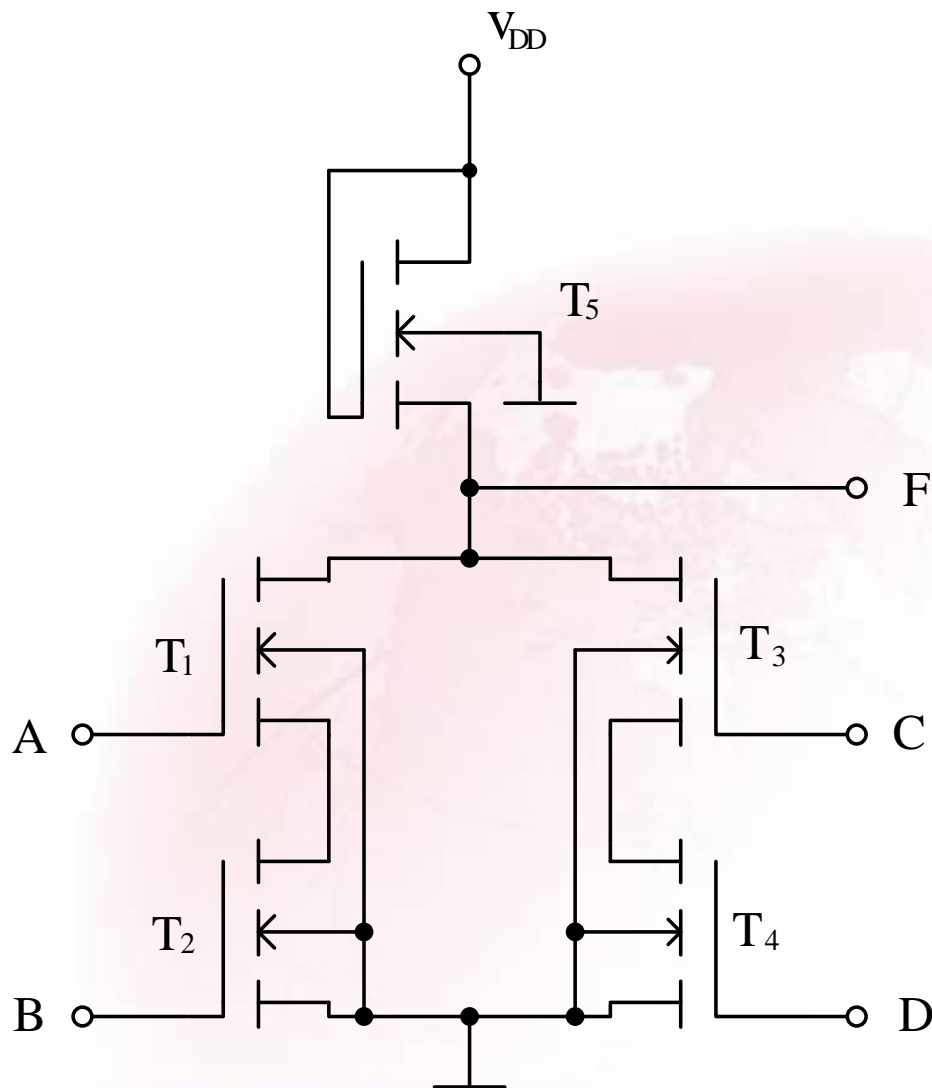
驱动管是串联的

## 3. 或非门



驱动管是并联的

**T<sub>5</sub>为负载管  
T<sub>1</sub>、T<sub>2</sub>、T<sub>3</sub>和T<sub>4</sub>  
均是驱动管**



$$F = \overline{AB + CD}$$

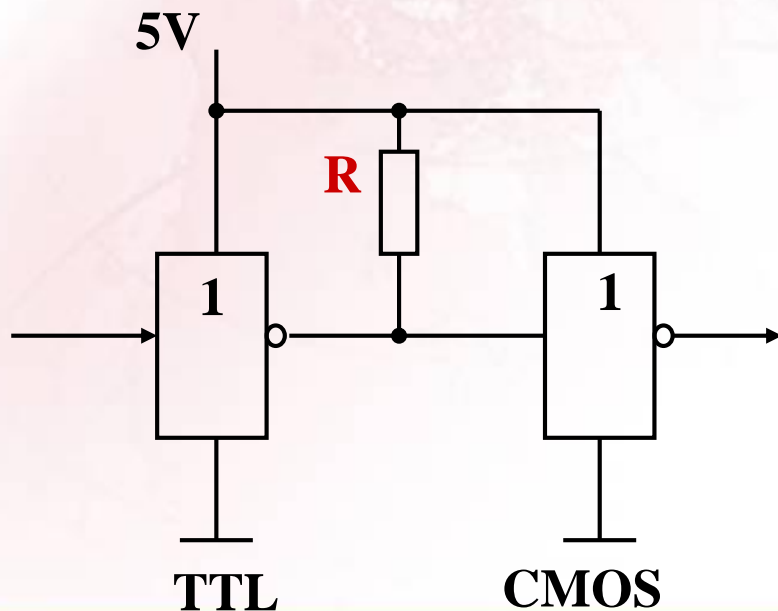


## 2.8 TTL与CMOS电路的接口

### 1. 由TTL到CMOS的接口电路

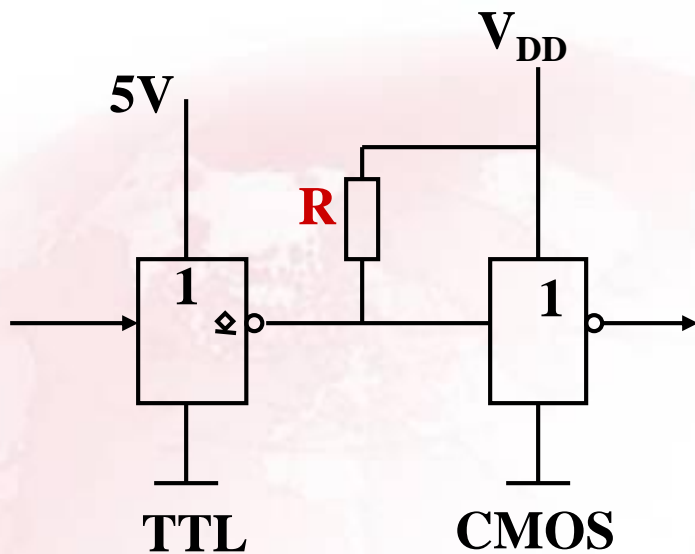
驱动门为TTL电路, 负载门为CMOS电路, 主要考虑的是  
**电平匹配**, 连接方法有多种:

① 若CMOS门的电源为5V (和TTL门相同)





② 若CMOS门的电源不为5V（和TTL门不同），则TTL电路可采用OC门。



③ 采用专用集成电路。

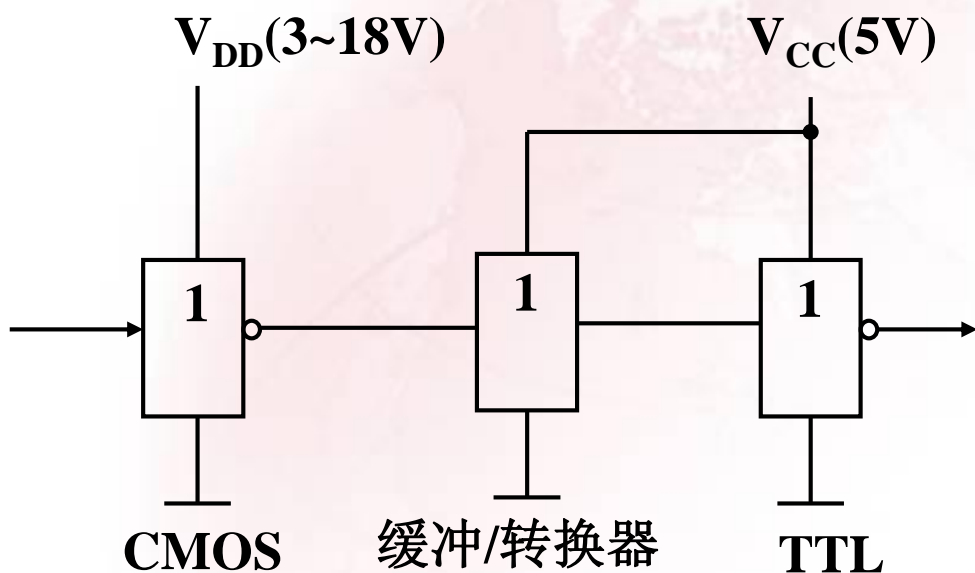




## 2. 由CMOS 到 TTL的接口电路

由CMOS到 TTL的接口电路, 除考虑电压匹配外, 还得考虑驱动电流(CMOS电路允许的**最大灌电流**为0.4mA, 而TTL门的**输入短路电流**大于1mA), 常用方法有:

① 采用CMOS缓冲转换器



② 将同一封装内的CMOS电路并接使用, 以增大输出灌电流。

③ 采用射极跟随器, 增大输出灌电流。