

# 作业答案

## 题6.1解：

余3BCD码计数器计数规则为： $0011 \rightarrow 0100 \rightarrow \dots \rightarrow 1100 \rightarrow 0011 \rightarrow \dots$ ，  
由于采用异步清零和置数，故计数器应在1101时产生清零和置数信号。

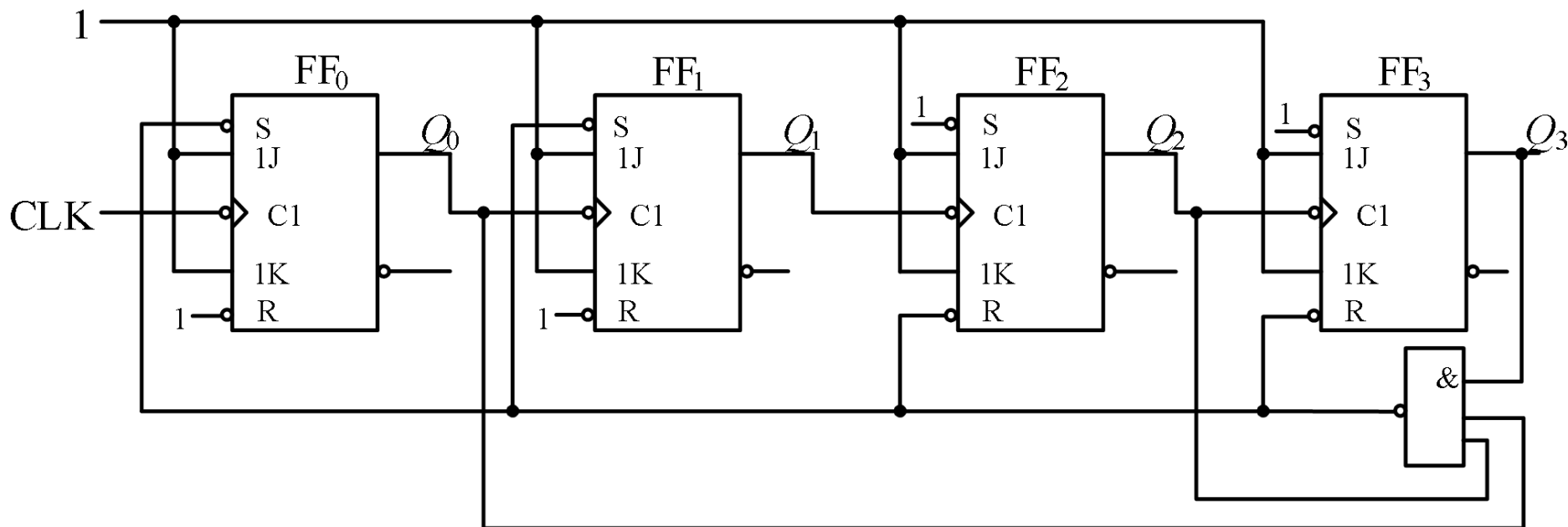
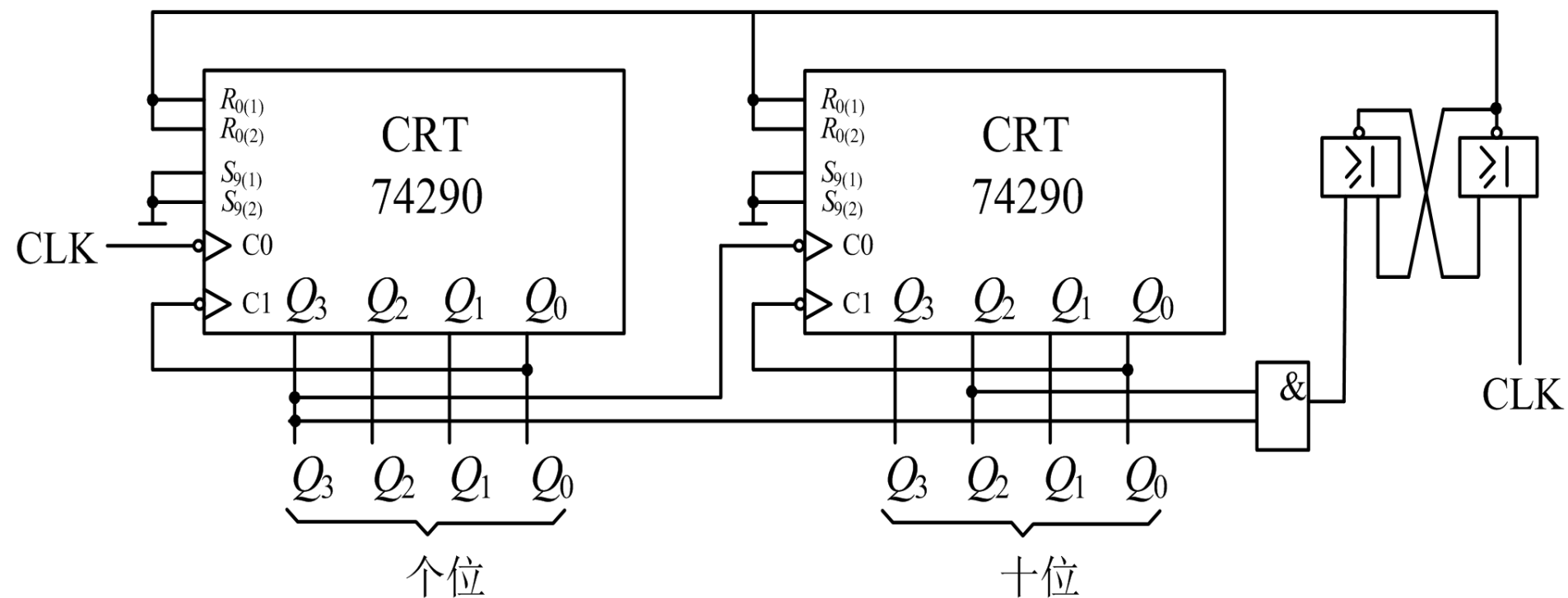


图 题解6.1

# 作业答案

## 题6.2解:



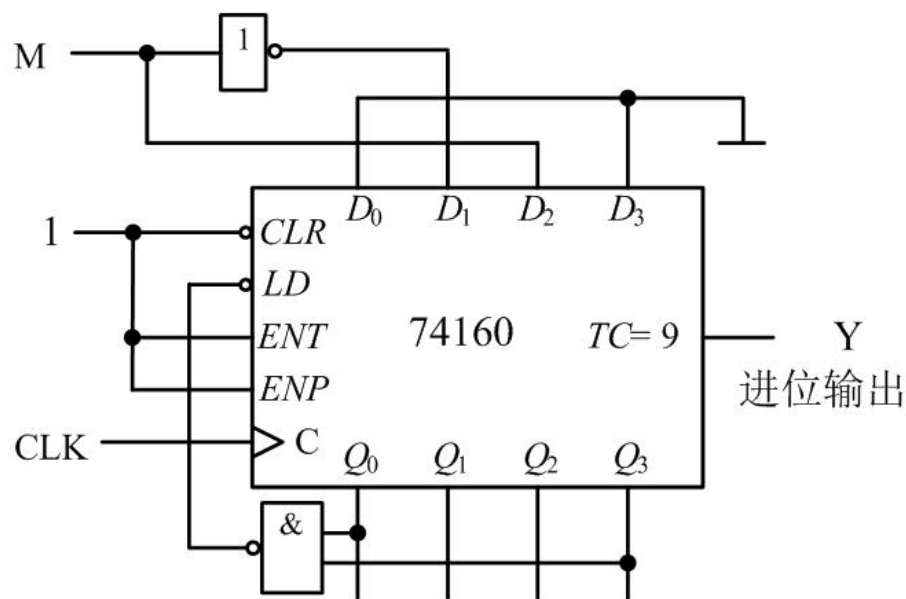
**说明:**

- 1、因为48过后，在十位计数器的时钟端出现了时钟信号的下降边沿，故有可能出现48异步清零后，计数器马上变成10的冒险现象；
- 2、解决方法：增大清零信号的时长（注意不是增大48存在的时长），考虑可以利用锁存器，并配合时钟CLK信号，将清零信号的时长增大为半个时钟周期。

# 作业答案

## 题6.6解:

由同步十进制计数器 74160 所构成的一个时序逻辑电路如图所示  
电路中当  $M=1$  和  $M=0$  时，计数器的模数各是多少？



题解：当  $M=1$  时，计数器从 0100 计数到 1001，构成模 6 计数器；

当  $M=0$  时，计数器从 0010 计数到 1001，故构成模 8 计数器。

# 作业答案

## 题6.7解：

解：实现8421BCD码计数器，可采取同步清零法；  
5421BCD码计数器可采取置数法实现

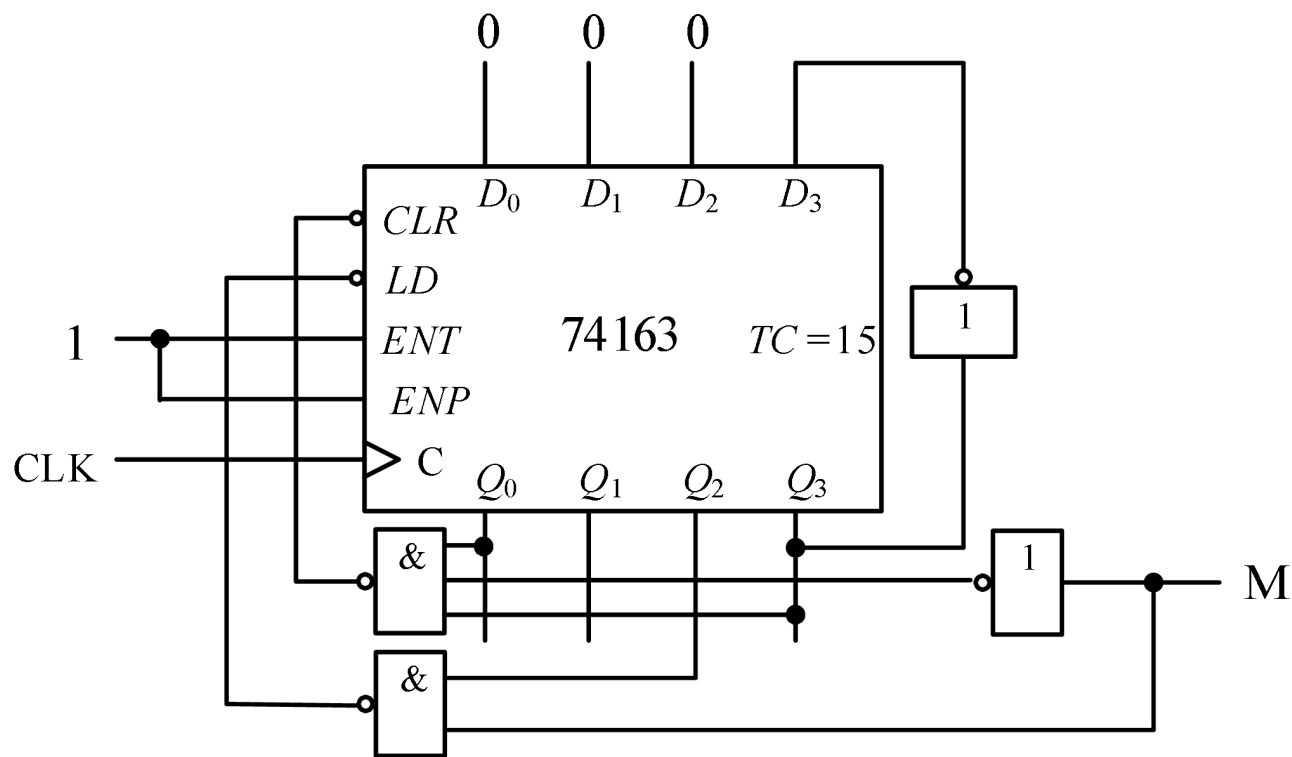


图 题解6.7

# 作业答案

②  $ENT = ENP = 1$ ,  $D_2 D_1 D_0 = 000$ ,  $\overline{CLR} = 1$

$$\overline{LD} = \overline{Q_3 Q_0} \cdot \overline{M} + \overline{Q_2} \cdot M; \quad D_3 = M \cdot \overline{Q_3}$$

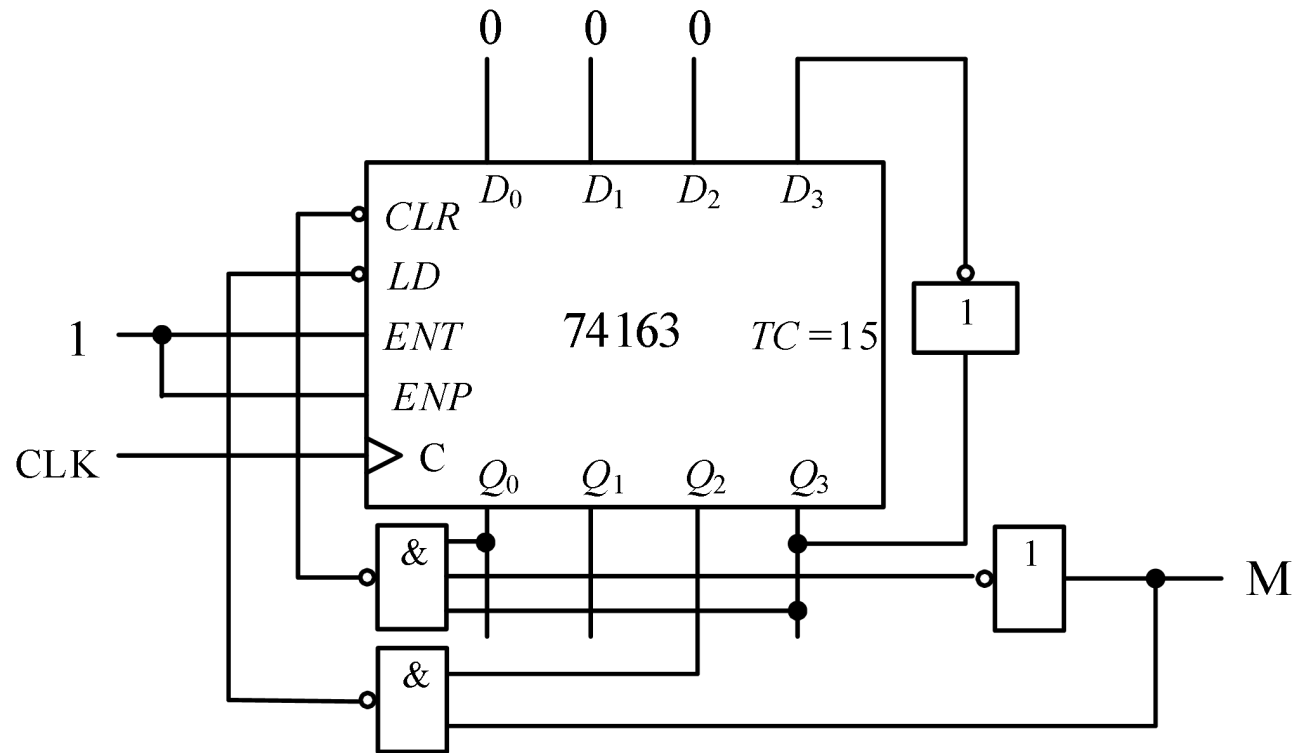
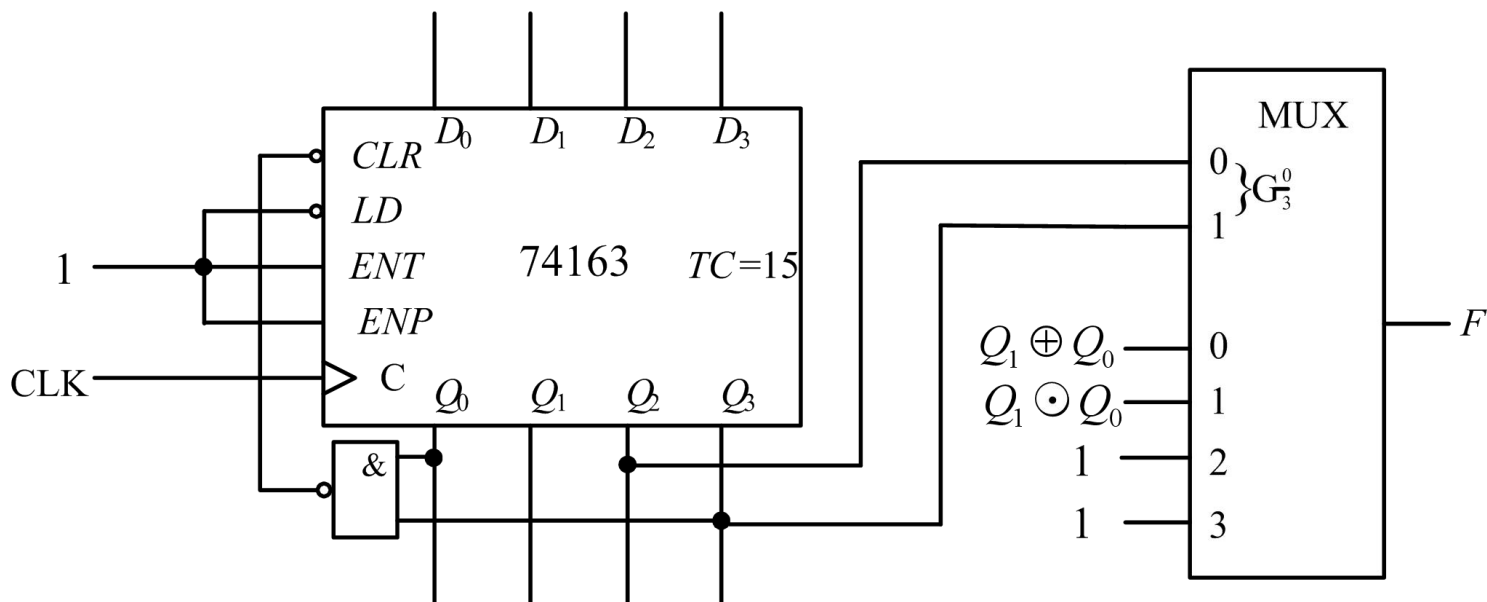


图 题解6.7

# 作业答案

## 题6.12解:



$Q_3 Q_2 \backslash Q_1 Q_0$	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	×	×	×	×
10	1	1	×	×

解法2:

若将 $Q_1 Q_0$ 作为MUX的地址码

则

$$D_0 = Q_2 + Q_3$$

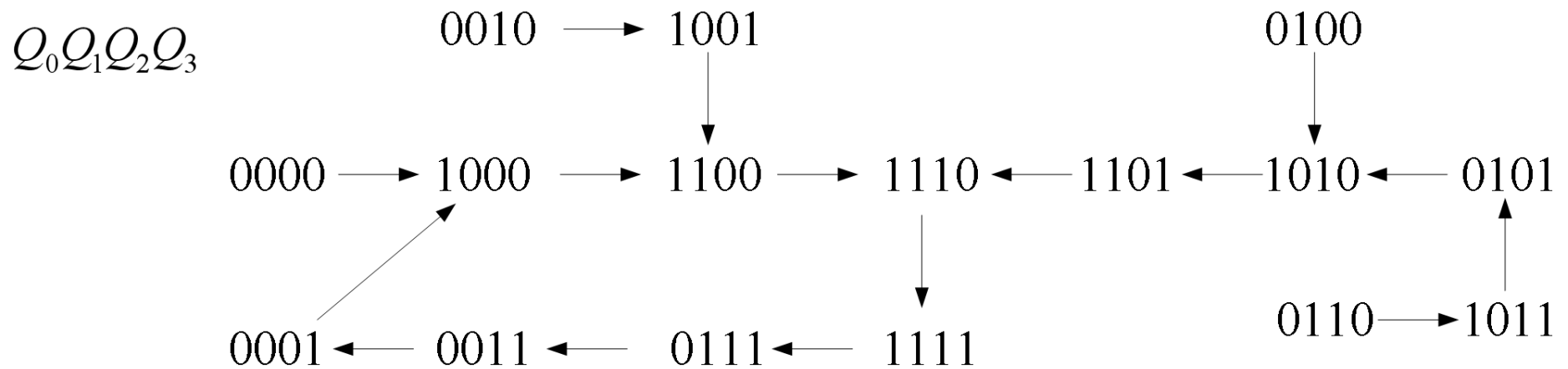
$$D_1 = D_2 = \overline{Q_2}$$

$$D_3 = Q_2$$

# 作业答案

## 题6.20 解：

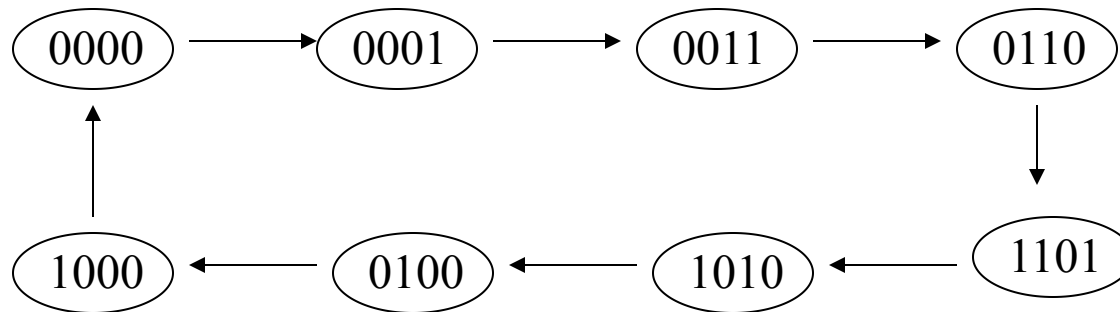
这是一个能自启动的模7计数器。



# 作业答案

题6.18 解:

$Q_0Q_1Q_2Q_3$



按左移设计



(2)

$Q_0^n Q_1^n Q_2^n Q_3^n$	$Q_0^{n+1} Q_1^{n+1} Q_2^{n+1} Q_3^{n+1}$	$D_{SL}$
0 0 0 0	0 0 0 1	1
0 0 0 1	0 0 1 1	1
0 0 1 1	0 1 1 0	0
0 1 1 0	1 1 0 1	1
1 1 0 1	1 0 1 0	0
1 0 1 0	0 1 0 0	0
0 1 0 0	1 0 0 0	0
1 0 0 0	0 0 0 0	0
X	X	

$Q_0^n Q_1^n \backslash Q_2^n Q_3^n$	00	01	11	10
00	1	1	0	x
01	0	x	x	1
11	x	0	x	x
10	0	x	x	0

$$D_{SL} = Q_1^n Q_2^n + \overline{Q_0^n} \overline{Q_1^n} \overline{Q_2^n}$$

无自启动特性需要修改反馈函数

$$D_{SL} = Q_1^n Q_2^n \overline{Q_3^n} + \overline{Q_0^n} \overline{Q_1^n} \overline{Q_2^n}$$

经检查，电路可以自启动

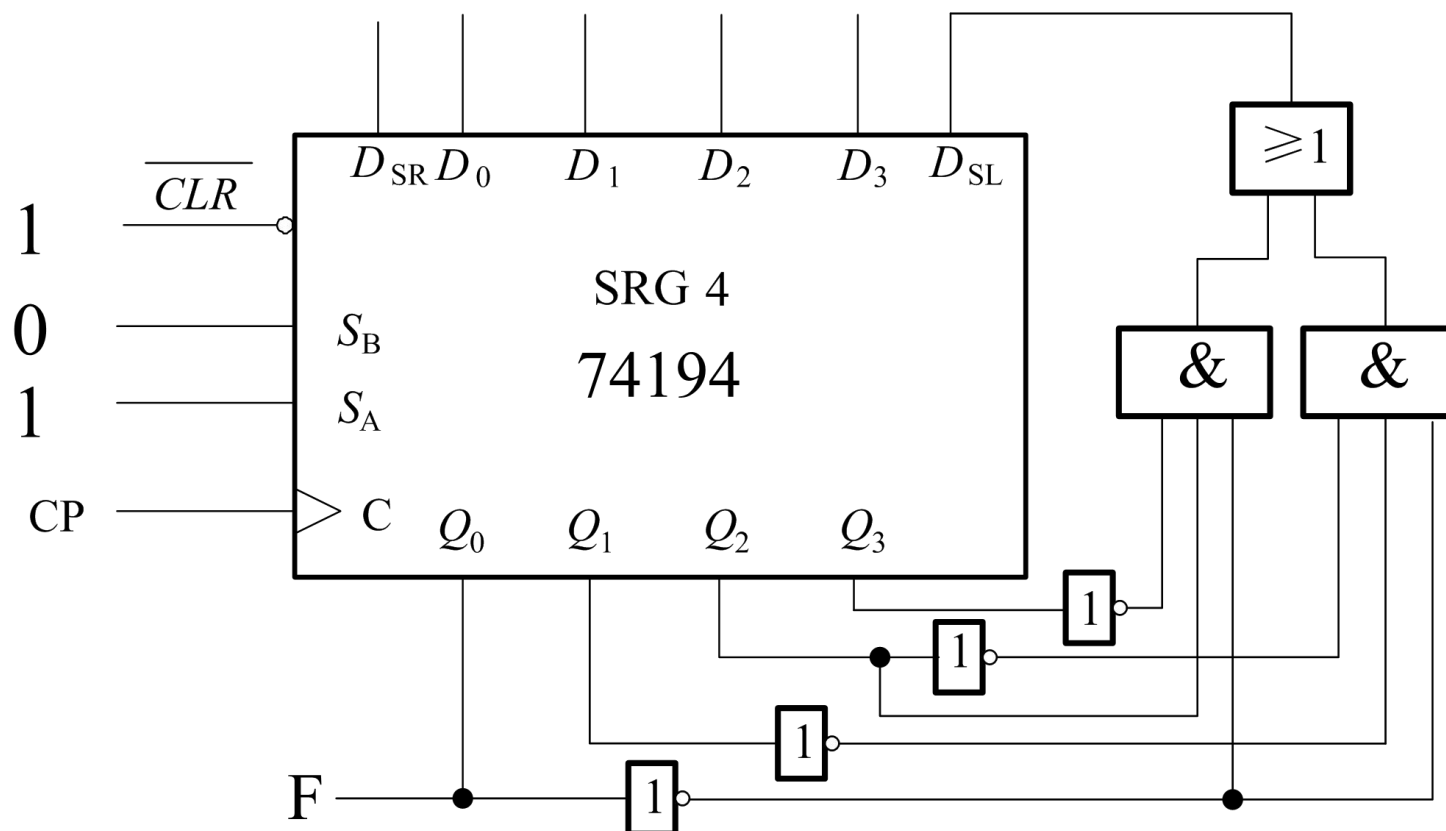
答案不唯一

(3) 检查自启动

$Q_0^n Q_1^n \backslash Q_2^n Q_3^n$	00	01	11	10
00	1	1	0	x
01	0	x	x	1
11	x	0	x	x
10	0	x	x	0

(4) 画出电路图

$$D_{SL} = Q_1^n Q_2^n \overline{Q_3^n} + \overline{Q_0^n} \overline{Q_1^n} \overline{Q_2^n}$$



答案不唯一