MPC-TVP SZZ

Vypracované otázky k SZZ

Mikroelektronika, FEKT VUT

https://github.com/Cesar0067/SZZ/tree/main/SZZ_MPC-TVP

Text: – 5. dubna 2022 Korektura: –

Obsah

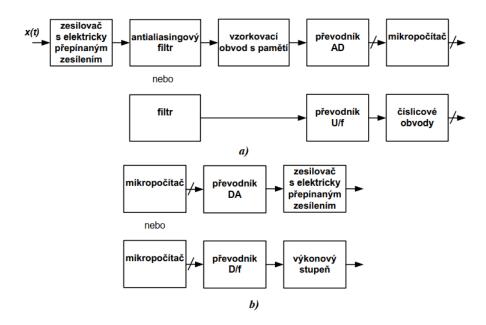
1	Prevodniky AD a DA	1
2	Obvody pro předzpracování signálu	4
3	Filtrační obvody	5
4	Vzorkovací obvody	11
5	Referenční zdroje napětí a proudu	21
6	Paralelní převodníky DA	22
7	Sériové převodníky DA	23
8	Převodníky AD s vysokými vzorkovacími kmitočty	24
9	Převodníky AD typu SAR a integrační	25
10	Převodníky sigma-delta	26
11	Testování převodníků	27

1 Převodníky AD a DA

- základní princip, blokové schéma, základní statické a dynamické parametry, úloha v řetězci zpracování dat.

1.1 Základní princip

Při zpracování analogového signálu je jednou z důležitých funkcí převod tohoto signálu z analogové podoby do číslicové a naopak jsou ADC a DAC velmi důležitými prvky jakéhokoli systému zpracovávajícího signál.

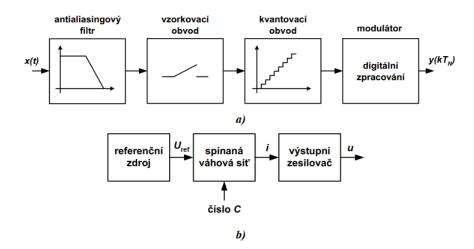


Obrázek 1: Zařazení převodníku AD a DA v rámci měřicího přístroje

Někdy je potřeba provádět měření na více vstupech nebo je nutné budit více výstupů. V těchto případech je pak nutno předřadit na vstup multiplexer a na výstup demultiplexer. Výstup je také obvykle doplněn o posilovač, který může být buď proudový, napěťový nebo obecně výkonový.

Převodníky AD a DA jsou velmi důležitými stavebními prvky mnoha elektronických zařízení. Obě skupiny převodníků mohou typicky obsahovat komparátory, číslicové obvody, spínače, integrátory, vzorkovací obvody, přesný zdroj referenčního napětí a/nebo pasivní součástky. Parametry převodníků lze rozdělit na statické (určují se z převodní charakteristiky) a dynamické (určují se z kmitočtového spektra signálu)

1.2 Blokové schéma



Obrázek 2: Blokové schéma a) ADC a b)DAC

1.3 Základní statické a dynamické parametry

Statické parametry převodníků jsou určovány pomocí převodní charakteristiky.

Dynamické vlastnosti se vyhodnocují z kmitočtového spektra převodníku.

Statické parametry:

- rozsah,
- integrální a diferenciální nelinearita (INL a DNL),
- rozlišené převodníku (resolution),
- přesnost (accuracy),
- chyba monotónnosti,
- chyba nastavení nuly (offset error),
- a hysterze.

Dynamické parametry:

- odstup signál-šum (signal to noise ratio SNR),
- efektivní počet bitů (effective number of bits ENOB),
- harmonické zkreslení (total harmonic distortion THD),
- odstup signál-šum a zkreslení (signal to noise and distortion SINAD),
- dynamický rozsah bez parazitních složek (spurious free dynamic range SFDR),
- krátké přechodové špičky (glitches),
- šum vrcholový, efektivní (noise rms, peak)
- a doba přepnutí a ustálení a další.

1.4 Úloha v řetězci zpracování dat

Úloha v řetězci spočívá skoro vždy mezi senzorem zachycující data (teploměr, otáčkoměr, měření napětí...) a jednotkou, která tato data zpracovává (PC, MCU, FPGA...) v případě ADC. v případě DAC stojí v řetězci opět mezi jednotkou, která tentokrát posílá digitální data a např. reproduktorem, který přehrává analogový zvuk.

2 Obvody pro předzpracování signálu

-důvody použití, využití multiplexeru a demultiplexeru, invertované a neinvertované sítě, diferenční sítě - příklady zapojení funkce.

2.1 Důvody použití

Multiplexery a demultiplexery se používají z důvodu nutnosti snímat více vstupů (ADC) nebo budit více výstupů (DAC). Zesílení se poté používá pro zesílení vstupní veličiny, což snižuje náchylnost na šum a usnadňuje jeho převod z analogového do digitálního signálu.

2.2 Využití multiplexeru a demultiplexeru

2.2.1 Multiplexery

3 Filtrační obvody

-funkce, příklady realizací, důvody použití v převodnících, aproximační charakteristiky, přesné filtry.

3.1 Funkce

Jedná se obvykle o filtry typu dolní propust. Je určen k:

- potlačování záznějí (Aliasing) omezení šířky pásma vstupního signálu,
- potlačení kvantovacího šumu na výstupu DAC
- a potlačení střídavých složek v nepřímých převodnících DA.

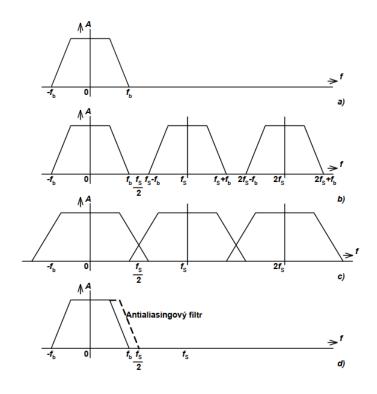
Problém aliasingu (záznějí) je vidět na obrázku 3, kde vstupní analogový signál má kmitočtovou odezvu (3a)) a kmitočet f_b je maximální kmitočet vstupního signálu. Pokud je vstupní analogový signál vzorkován s vzorkovacím kmitočtem f_s je kmitočnotá odezva tohoto signálu jako na 3b).

Spektrum vstupníhosignálu se zrcadlí na kmitočtu f_s a každé jeho vyšší harmonické složce. Pokud ale f_b přesáhne polovinu f_b, dojde k částečnému překrytí postranních složek, viz 3c). V důsledku toho pak může dojít k významné ztrátě informace o původním signálu, který pak již nelze rekonstruovat do původní podoby.

Proto musí být dodržen vzorkovací teorém:

$$f_s > 2 * f_b \tag{1}$$

Uvedený vztah platí pouze pro harmonický signál resp. nejvyšší harmonickou složku jiného signálu. Antialiasingový filtr je použit proto, aby zabránil překrytí postranních složek, 3d)



Obrázek 3: Problém aliasingu

3.2 Příklady realizací

Klasické aktivní filtry se k výše uvedeným účelům užívají stále méně z důvodu složitého seřizování, obtížně se přelaďují a nejsou příliš vhodné k integraci na čip. Proto se používají filtry využívající techniku spínaných kapacitorů (SC). Hlavním důvodem využití této techniky byla jednoznačně možnost nahrazení pasivního prvku – rezistoru, který na čipu zabírá velkou plochu, kapacitorem a spínačem MOS, které simulují funkci rezistoru

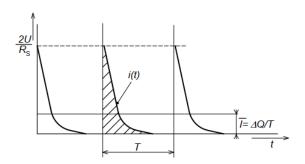


Obrázek 4: Princip SC

$$i = \frac{u}{R} \approx i_{ekv} = \frac{q}{T} = \frac{C * u}{T} = \frac{u}{R_{ekv}} = R_{ekv} = \frac{T}{C}$$
 (2)

kde R je odpor, C je kapacita a T časová konstanta, q je náboj na kapacitoru, $i_{\rm ekc}$ je celkový proud tekoucí kapacitorem a u je celkové napětí na kapacitoru.

Rezistor, kterým protéká kontinuálně konstantní proud I lze nahradit spínačem s rezistorem. Z tohoto yplývá, že proud tekoucí kapacitorem má impulzní charakter (Obrázek 5), tedy naprosto jiný, než je tomu u rezistoru. Pokud ale budeme uvažovat střední hodnotu těchto impulzů, která bude odpovídat rov. 2), je možné uvedené obvodové prvky nahradit.



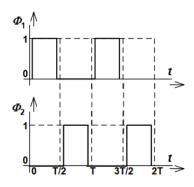
Obrázek 5: Impulzní průběh SC

Z této náhrady vyplynulo několik výhod:

- na rozdíl od rezistoru, jehož výrobní chyba v IO je 5 až 20 %, je přesnost zpracování vstupního analogového signálu dána pouze přesností poměru kapacit, která může být řádově až 0.01 %,
- kapacitory je možné v technologii CMOS snadněji implementovat na čip,
- spínače CMOS mají v sepnutém stavu nízký odpor (řádu desítek ohmů),
- dobrá přesnost časových konstant,
- dobrá napěťová linearita
- a dobré teplotní charakteristiky.

Mezi nevýhody techniky SC patří

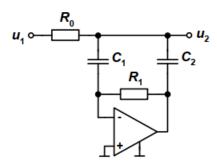
- pronikání řídicího hodinového signálu přes spínače do signálové cesty dochází ke znehodnocení zpracovávaného užitečného signálu,
- injekce náboje ze spínače dochází ke znehodnocení zpracovávaného užitečného signálu,
- jednotlivé fáze řídicího hodinového signálu musí být realizovány jako nepřekrývající se, což klade vysoké nároky na přesnost generovaného řídicího hodinového signálu (viz. Obrázek 8),
- chyby přizpůsobení použitých kapacitorů negativně ovlivňují přesnost převodu
- a parazitní kapacity.



Obrázek 6: Řidicí a nepřekrývající se hodinové signály

3.2.1 Stejnosměrné přesné filtry

Jsou vhodné jako antialiasingové filtry i jako filtry pro nepřímé převodníky. Kaskádní struktura filtru, však není pro realizaci příliš vhodná, protože se uplatňuje napěťová nesymetrie použitých OZ ve výstupním signálu. Jistým řešením je použití pasivních prvků, což způsobuje problémy při realizaci induktorů. Východiskem je tedy použití nekaskádní struktury aktivního filtru.



Obrázek 7: Nekaskádní zapojení aktivního filtru 2. řádu

3.3 Důvody použití v převodnících

Plní hned několik funkcí, mezi které patří zejména potlačení aliasingu (záznějí), potlačení kvantovacího šumu na výstupu DAC a potlačení střídavých složek v nepřímých převodnících DA.

3.4 Aproximační charakteristiky

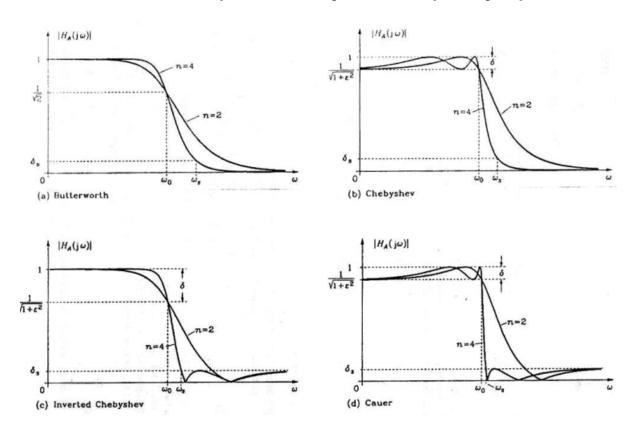
Filtry obecně nejsou specifikovány pouze mezními kmitočty, které definují propustné a zádržné oblasti. Důležitá je také zvolená aproximační metoda realizace filtru. V případě filtrů typu dolní propust existují čtyři základní aproximace, a to aproximace podle Butterwortha, Chebysheva (vč. inverzní verze) a Cauera (Darlingtona).

Butterworthova aproximace má maximálně plochou kmitočtovou charakteristiku kolem počátku a monotónně klesající průběh od mezního kmitočtu v nepropustném pásmu.

Aproximace podle Chebysheva je v propustném pásmu mírně zvlněná s monotónně klesající průběhem od mezního kmitočtu v nepropustném pásmu.

Inverzní Chebyshevova aproximace má maximálně plochou kmitočtovou charakteristiku v propustném pásmu a pásmu potlačení je mírně zvlněná.

Aproximace Cauerova nebo také Darlingtonova je mírně zvlněná v obou pásmech své kmitočtové charakteristiky. Proto se také pro ni ustálil výraz eleptický filtr.



Obrázek 8: Jednotlivé aproximace

3.5 Přesné filtry

Realizace filtru – ss přesné filtry

- výhodou těchto struktur je stejnosměrné oddělení všech výstupů OZ pomocí kapacitorů od hlavní signálové cesty,
- šum OZ se uplatňuje tím více, čím jsou blíže hlavní signálové cesty => horní OZ nízkošumové,
- filtr nesmí být zatěžován =>doplnit na výstupy vysoce kvalitní oddělovací zesilovač.

Viz. Obrázek 7.

4 Vzorkovací obvody

- S/H a T/H obvody - rozdíly, funkce, základní parametry, příklady realizací

4.1 S/H a T/H obvody

Vzorkovač s pamětí – S/H (sample and hold), který sejme v daném okamžiku vzorek signálu a podrží si jeho hodnotu, při příchodu dalšího řídicího pulzu uloží novou, aktuální hodnotu.

Sledovač s pamětí – T/H (track and hold), sleduje (kopíruje) průběh signálu a ukládá si aktuální hodnotu až s příchodem řídicího impulzu.

4.2 Funkce

Vzorkovače plní důležitou funkci v rámci převodníku. Spojitý signál (spojitý v čase i hodnotě) na vstupu vzorkují a na výstupu poskytují spojitý signál, ale diskrétní v hodnotě. Tento signál je zpracováván pomocí kvantovacího obvodu, který příslušné diskrétní hodnotě (hladině) přidělí odpovídající binární hodnotu s maximální chybou ½ LSB.

4.3 Základní parametry

Zesílení (gain) je střední strmost statické převodní charakteristiky. Udává se možná chyba zesílení a rozsah seřizovacích možností.

Vstupní napěťový rozsah (input voltage range) je povolené napětí, při kterém platí jmenovité parametry.

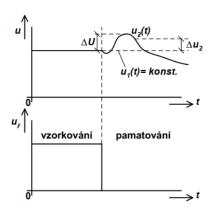
Výstupní napěťový rozsah (output voltage range) je rozsah výstupního napětí, kdy ještě nedochází k omezení výstupního napětí.

Vstupní napěťová nesymetrie (input voltage offset) je vstupní napětí, při kterém je výstupní právě rovno nule

Nelinearita (linearity) udává maximální odchylku výstupního napětí od jmenovité hodnoty. Měří se po přesném nastavení zesílení a vynulování offsetu, udává se většinou v %.

Činitel potlačení vstupního napětí (feedthrough rejection ratio) udává převrácenou hodnotu přenosu vstupního napětí na výstup v paměťovém provozu. Někdy se udává v závislosti na kapacitě paměťového kapacitoru. Jednotkou obvykle bývá dB.

Rychlost klesání výstupního napětí (droop rate) je změna výstupního napětí za jednotku času po zapamatování napětí. Je způsobeno svodovými proudy pamětového kapacitoru a klidovými proudy připojených obvodů. Obvykle se udává v závislosti na kapacitě pamětového kapacitoru.



Obrázek 9: Skutečný průběh pamatování ve vzorkovači

4.3.1 Základní parametry související s přechodovými ději

Doba upnutí (acquisition time) je doba potřebná k přechodu z pamětového do sledovacího provozu. Definuje se pro udaný skok výstupního napětí (nejhorší je skok přes celé rozmezí povoleného výstupního napětí) s následným ustálením v předepsaném tolerančním pásu při ss nebo pomalu se měnícím vstupním napětí

Rychlost přeběhu (slew rate) je maximální rychlost změny výstupního napětí. U provedení s vnějším C_p se udává v závislosti na tomto kapacitoru nebo se udává maximální nabíjecí proud I_{max} (buď konečný proud, který je schopen dodat předřazený OZ nebo proud, který může téct maximálně spínačem – volí se ten, který je menší). Uvažují-li se neomezené proudové schopnosti zdroje vstupního signálu, pak se při vzorkování C_p nabíjí přes sériovou kombinaci nenulového vnitřního odporu zdroje vstupního signálu R_i a odporu sepnutého spínače $R_{\rm sep}$ s časovou konstantou:

$$\tau = (R_i + R_{sep} * C_p) \tag{3}$$

Doba vzorkování nutná pro dosažení dané přesnosti

– pro přesnost 10%:

$$\tau \ge 3 * (R_i + R_{sep} * C_p) \tag{4}$$

- pro přesnost 1%:

$$\tau \ge 5 * (R_i + R_{sep} * C_p) \tag{5}$$

- pro přesnost 0,1%:

$$\tau \ge 7 * (R_i + R_{sep} * C_p) \tag{6}$$

- pro přesnost 0,01%:

$$\tau \ge 9 * (R_i + R_{sep} * C_p) \tag{7}$$

Doba ustálení (settling time) je doba potřebná k přechodu ze vzorkovacího do ustáleného pamětového režimu. Měří se doba ustálení signálu v daném tolerančním pásmu.

Přepínací skokové napětí (sample-to-hold offset) je chyba sejmutí vzorku v důsledku průniku řidicího signálu přes parazitní kapacity spínače. V provedení s vnějším C_p se uvede velikost náboje přeneseného na C_p .

Apertura (časová neurčitost – aperture) je způsobena reálnými vlastnostmi těch částí vzorkovače, které realizují přechod obvodu z režimu vzorkování do pamatování.

Efektivní okamžik sejmutí vzorku (effective sampling time) t_{ef} je okamžik, v němž by měl monotónně se měnící vstupní signál velikost, na které se ustálí napětí na C_p.

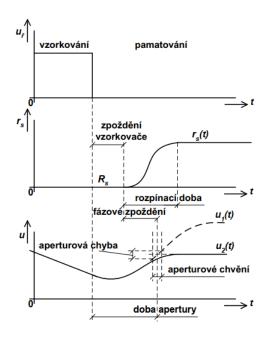
Doba apertury (aperture time) je doba mezi bezprostředním pokynem k rozpojení spínače a ukončením rozpojování, kdy lze spínač považovat za zcela rozpojený.

Nejistota apertury (aperture uncertainty) je náhodné kolísání doby apertury. Někdy se označuje jako aperturové chvění (jitter).

Fázové zpoždění (phase delay) je doba mezi bezprostředním podnětem k rozpojení spínače a _{ef}.

Aperturová chyba (aperture error) je nepřesnost sejmutí vzorku v důsledku aperturového chvění a s kmitočtem roste

Zpoždění vzorkovače (S/H delay, T/H delay) je doba mezi příkazem k sejmutí vzorku a bezprostředním podnětem k rozpojení spínače.



Obrázek 10: Apertura

4.4 Příklady realizací

Realizace vzorkovače je v drtivé většině případů řešena zapojením v technice SC. V současné době se však dostává do popředí zájmu i technika spínaných proudů (SI) a to zejména díky pracovnímu režimu, který je proudový, čehož je využíváno ke snižování napájecích napětí.

4.4.1 Neinvertující zapojení vzorkovačů s pamětí v technice SC

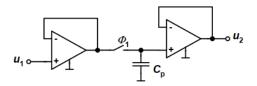
Při sepnutém spínači S je pamětový kapacitor C_p připojen ke zdroji snímaného napětí. Po dobu sepnutí TS se kapacitor C_p nabíjí na napětí odpovídající skutečné hodnotě vstupního signálu. Současně se odpovídajícím způsobem mění výstupní napětí oddělovacího zesilovače, kterým je většinou OZ v neinvertujícím zapojení. Po rozpojení spínače S se na kapacitoru C_p a tedy i na výstupu zesilovače udržuje napětí sejmutého vzorku. Doba T_S odběru vzorku je velmi krátká a je proto použit elektronický spínač. Protože však u těchto spínačů nejsou splněny podmínky pro ideální spínače, tj. $R_{ON} = 0$, $R_{OFF} -> \infty$, nabíjí se pamětový kapacitor exponenciálně s časovou konstantou:

$$\tau = R_s * C_p \tag{8}$$

,kde

$$R_s = R_{ON} + R_i \tag{9}$$

R_{ON} je odpor sepnutého spínače a odpor R_i zdroje vstupního signálu.

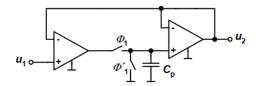


Obrázek 11: Základní neinvertující zapojení vzorkovače

Dynamické vlastnosti lze zlepšit volbou vhodných rychlých součástek (velmi rychlé OZ, rychlý převodník napětových úrovní pro vlastní spínač, realizace spínače diodovým můstkem se Schottkyho diodami, volbou malé kapacity pamětového kapacitoru, značným proudovým dimenzováním výstupu prvního OZ).

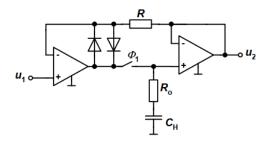
Velké zesílení prvního OZ způsobuje, že se Cp nabíjí z většího napětí a to po dobu, dokud napětí na diferenčních vstupech prvního OZ nebudou stejná. Nevýhodou je přechod zmíněného OZ do saturace při rozpojení spínače

Aby se dosáhlo zvětšení nabíjecí rychlosti při změnách vstupního napětí o celý rozsah, připojí se paralelně k pamětovému kapacitoru spínač, který ho těsně před vlastním vzorkováním vybije. Nevýhodou je trochu složitější řídicí logika:



Obrázek 12: Zapojení pro zvýšení nabíjecí rychlosti

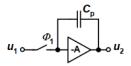
Další úpravou, aby se zabránilo saturaci prvního OZ, je přidání zpětnovazebního odporu a spínač ve zpětnovazební smyčce bývá také velmi často nahrazen antiparalelním zapojením dvojice diod.



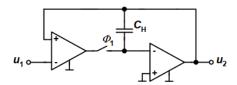
Obrázek 13: Zapojení s dvojicí diod a opatřením proti saturaci

4.4.2 Invertující zapojení vzorkovače v technice SC

V případě invertujícího zapojení vzorkovače bývá paměťový kapacitor zapojen ve zpětné vazbě OZ – tzv. Millerův integrátor. Potřebný nabíjecí proud dodá zesilovač (nikoliv tedy zdroj vstupního napětí), čímž jsou menší nároky na spínač, protože se pracuje do virtuální země OZ.

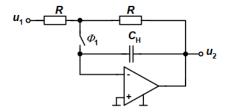


Obrázek 14: Základní zapojení Millerova integrátoru



Obrázek 15: Zlepšení vlastností základního invertujícího zapojení vzorkovače

Aby byla zajištěna záporná zpětná vazba v režimu vzorkování (spínač je sepnut), jsou vstupní svorky prvního OZ zaměněny.

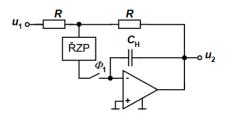


Obrázek 16: Řešení invertujícího zapojení vzorkovače s volbou časové konstanty

Při sepnutí spínače bude paměťový kapacitor nabíjen s časovou konstantou:

$$\tau = (R_s + R) * C_p \tag{10}$$

kde R_S je vnitřní odpor spínače. Proto je nutné volit R co nejmenší.

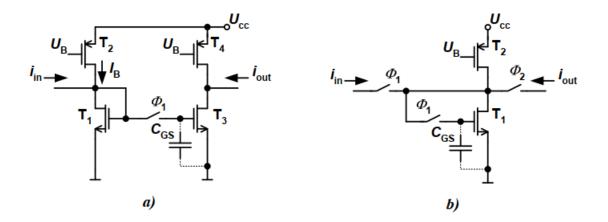


Obrázek 17: Zkrácení doby nabíjení pomocí ŘZP

Velikost k_i je omezena tím, že maximální hodnota nabíjecího proudu nemůže být větší než maximální výstupní proud OZ. Paměťový kapacitor musí být vybrán tak, aby měl malý svodový proud a malou dielektrickou absorpci.

4.4.3 Vzorkovače v technice SI

Paměťová buňka je základním prvkem v obvodech se spínanými proudy. Pro její funkci je využita parazitní kapacita CGS mezi hradlem a emitorem. Pro popsání základní funkce paměťové buňky je vhodné považovat tranzistor za ideální, tzn., že jsou zanedbány veškeré parazitní prvky kromě zmíněného kapacitoru C_{GS} .



Obrázek 18: Vzorkovací obvody v technice SI a) buňka první generace b) buňka druhé generace

Buňka první generace je zapojena jako klasický proudový opakovač s unipolárními tranzistory. Pokud je spínač sepnut, do kolektoru tranzistoru T_1 teče proud $i_{in}+I_B$, kde I_B je příčný proud generovaný proudovým zdrojem tvořeným tranzistorem T_2 . Tento proud je nutný pro zpracování vstupního proudu obou polarit. Proud protékající tranzistorem T_1 je zrcadlen a jeho obraz teče kolektorem tranzistoru T_3 . Pokud je proud generovaný proudovým zdrojem tvořeným tranzistorem T_4 stejný jako proud generovaný proudovým zdrojem tvořeným tranzistorem T_2 a pokud je také stejný poměr W/L u tranzistorů T_1 a T_3 , pak hodnota výstupního proudu i_{out} se rovná hodnotě vstupního proudu i_{in} . Na hradle tranzistoru T_3 je napětí u_{GS} , které zajišťuje daný výstupní proud buňky.

Po rozpojení spínače je toto napětí u_{GS} na hradle tranzistoru T_3 zachováno a tranzistorem teče stejný proud jako před rozpojením spínače. Proto je i výstupní proud i_{out} stejný. Hodnota i_{out} je zachována do doby, než bude spínač opět sepnut (ovšem za předpokladu ideálních vlastností tranzistoru). Hlavní vlastností pamětové buňky první generace proto je, že výstupní svorkou teče neustále výstupní proud (výstup je připojen k obvodu s nízkou impedancí), který je dán přímo okamžitou hodnotou vstupního proudu(spínač je sepnut) nebo hodnotou vstupního proudu před rozpojením spínače (spínač je rozepnut).

Hlavní výhodou buňky první generace je, že výstupní proud i_{out} je možné po celou dobu odebírat z výstupu.

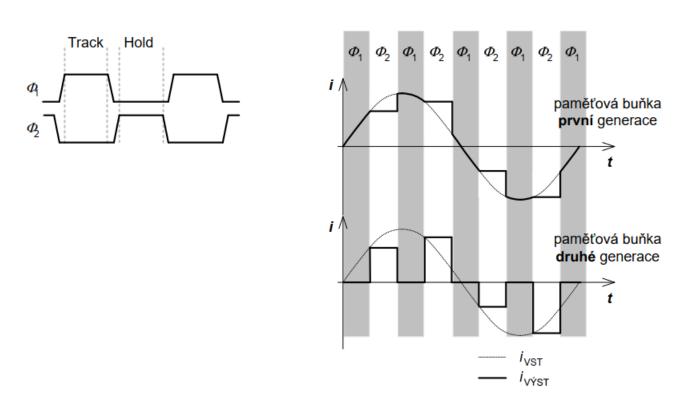
Buňku první generace lze navrhnout s libovolným zesílením:

$$A = \frac{i_{vyst}}{i_{vst}} = \frac{\left(\frac{W}{L}\right)_{M3}}{\left(\frac{W}{L}\right)_{M1}} \tag{11}$$

Problémem je však závislost tohoto zesílení na shodnosti (matching) tranzistorů T_1 a T_3 nebo na dosažení přesného poměru rozměrů tranzistorů. Dále je nutné, aby zdroje proudů tvořené tranzistory T_2 a T_4 byly shodné. Pokud nejsou, vnáší se do obvodu chyba posunutí (offset).

Buňka druhé generace je tvořena pouze jedním "paměťovým" tranzistorem T_1 a zdrojem proudu tvořeným tranzistorem T_2 . Funkce buňky je rozdělena do fází ϕ_1 a ϕ_{2s} . Hodinové signály pro spínače se nesmí překrývat. Během hodinové fáze ϕ_1 je buňka v režimu sledování (track), tzn., že do buňky teče vstupní proud i_{in} .

Tranzistor T_1 je zapojen v diodovém režimu (hradlo a kolektor jsou spojeny) a proud tranzistorem je $i_{in} + I_B$, kde I_B je příčný proud generovaný proudovým zdrojem tvořeným tranzistorem T_2 . Výstupní spínač pamětové buňky je rozepnut, a tudíž výstupní proud je nulový. Během hodinové fáze ϕ_2 je buňka v režimu pamatování (hold), tzn., že napětí u_{GS} mezi hradlem a emitorem tranzistoru T_1 je udržováno konstantní díky parazitní kapacitě C_{GS} . Hodnota napětí je stejná, jako byla v čase přechodu z fáze ϕ_1 do fáze ϕ_2 .



Obrázek 19: Časové průběhy a) hodinových signálů, b) vstupních a výstupních proudů pamětové buňky první (nahoře) i druhé (dole) generace

Nevýhodou buňky druhé generace je dostupnost výstupního proudu i_{out} pouze ve fázi ϕ_2 . Naopak buňka druhé generace může mít pouze jednotkové zesílení, tzn., že se vstupní proud zrcadlí na výstup. Paměťový tranzistor T_1 je použit jako vstupní i výstupní. Proto

zde odpadá problém párování tranzistorů. Další výhodou je použití pouze jednoho zdroje proudu tvořeného tranzistorem T_2 , který dodává příčný proud paměťové buňce v obou fázích (ϕ_1 i ϕ_2). Proto není přesnost přenosu zatížena chybou posunutí způsobenou nepřizpůsobením zdrojů proudů.

5 Referenční zdroje napětí a proudu

-jednoduché reference, reference řízené prahovým napětím tranzistoru, bandgap reference, výhody, nevýhody, teplotní závislost, stabilita

6 Paralelní převodníky DA

-základní zapojení a funkce, využití sítě R-2R a modifikace, váhové sítě, typičtí představitelé

7 Sériové převodníky DA

- základní zapojení a funkce, využití kapacitorů v síti, příklady využití

8 Převodníky AD s vysokými vzorkovacími kmitočty

- komparační, řetězové - základní zapojení a funkce, příklady využití.

9 Převodníky AD typu SAR a integrační

- základní zapojení a funkce, příklady využití.

10 Převodníky sigma-delta

- základní zapojení a funkce, příklady využití.

11 Testování převodníků

- statické a dynamické testy