

MPC-NAI

SZZ

Vypracované otázky k SZZ 2022

Mikroelektronika, FEKT VUT

Text: —
Korektura: —

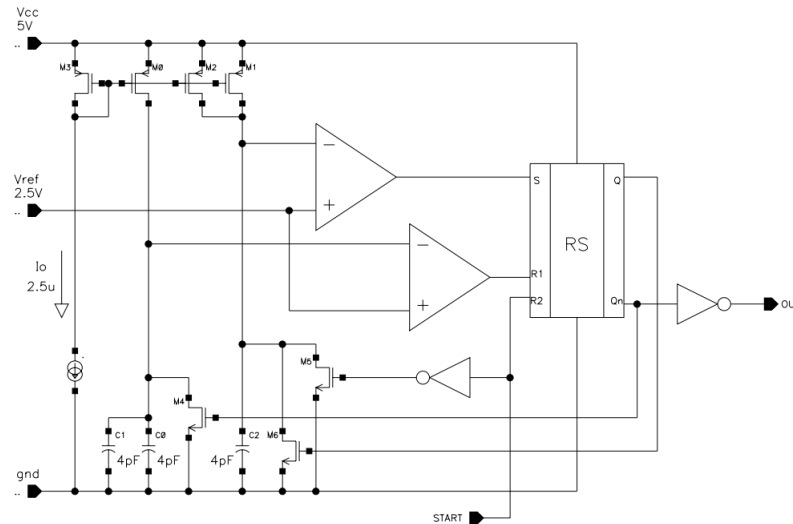
13. května 2022

Obsah

1	DVOJRAMPOVÝ OSCILÁTOR S VCO CHARAKTERISTIKOU	1
2	MANAGEMENT NAPÁJECÍHO NAPĚTÍ INTEGROVANÉHO OB- VODU	2
3	PRINCIP VYPÍNACÍ OCHRANY ZAŘÍZENÍ TYPU LATCH při chybovém signálu	4
4	ZÁKLADY A TEORIE PŘESNÉHO NÁVRHU S OHLEDEM NA SOUBĚH PARAMETRŮ PRVKŮ INTEGROVANÉHO OBVODU	6
5	ZÁKLADNÍ VZTAHY PRO VÝPOČET CHYB V ANALOGOVÝCH OBVODECH	9
6	PŘESNÁ TRANZISTOROVÁ DVOJICE	13
7	PŘESNÝ DIFERENCIÁLNÍ STUPEŇ (MOS/bipolar, odporová zá- těž, aktivní zátěž)	14
8	PŘESNÝ DVOUSTUPŇOVÝ OPERAČNÍ ZESILOVAČ	15
9	ŠUM	20
10	ŠUM ODPORU, ŠUM MOS TRANZISTORU	21
11	ŠUM PN PŘECHODU, ŠUM BJT	22
12	ZÁKLADNÍ KONCEPT NÍZKOŠUMOVÉHO NÁVRHU	23

1 DVOJRAMPOVÝ OSCILÁTOR S VCO CHARAKTERISTIKOU

Nastavení střídy oscilátoru, výpočet kmitočtu oscilátoru, nastavení minimální a maximální frekvence oscilátoru s ohledem na řídicí napětí



Obrázek 1: Dvourampový oscilátor

1.1 Výpočet kmitočtu a nastavení střídy

$$T_1 = \frac{U_{ref} * C}{I} \quad (1)$$

U této části periody se uplatňuje dvojice paralelních kondenzátorů, výsledná kapacita tedy bude $2 * 4 \text{ pF} = 8 \text{ pF}$. Proud přes PMOS proudové zrcadlo se pouze zrcadlí jedenkrát, tedy $I = 2,5 \text{ } \mu\text{A}$.

$$T_1 = \frac{2,5 * 8 * 10^{-12}}{2,5 * 10^{-6}} = 8 \mu\text{s}$$

Pro druhou část periody platí analogicky totéž, ovšem pro jiné hodnoty (viz. schéma).

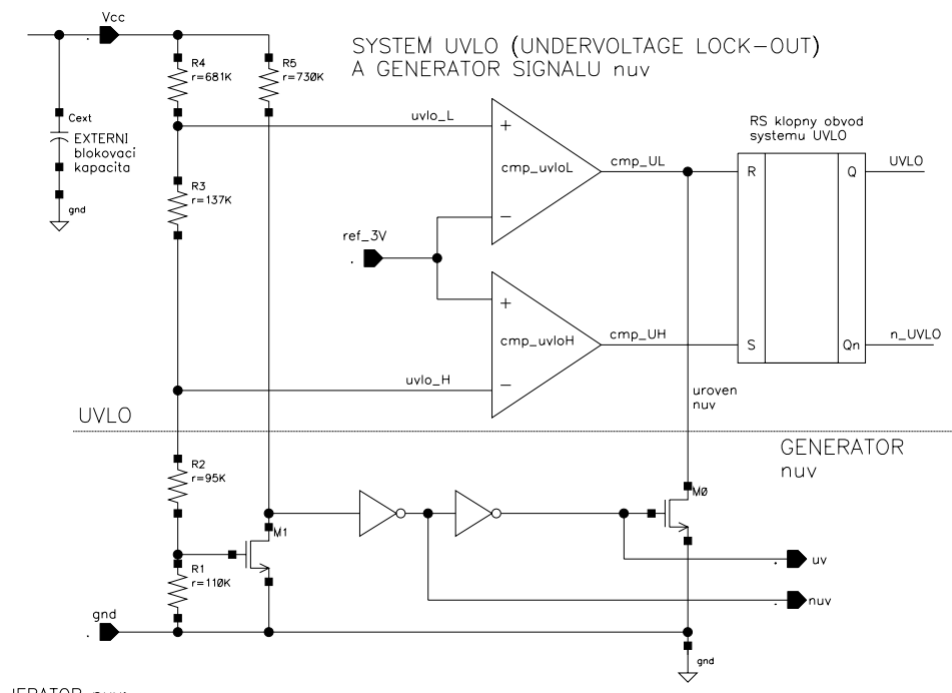
$$T_2 = \frac{U_{ref} * C}{I} = \frac{2,5 * 4 * 10^{-12}}{5 * 10^{-6}} = 2 \mu\text{s}$$

Kmitočet se poté vypočítá z převrácené hodnoty celé periody:

$$f = \frac{1}{T_1 + T_2} = \frac{1}{8 * 10^{-6} + 2 * 10^{-6}} = 100 \text{ kHz}$$

2 MANAGEMENT NAPÁJECÍHO NAPĚTÍ INTEGROVANÉHO OBVODU

UVLO (řízení obvodu pomocí vstupního napájecího napětí, komparace vstupního napětí), Power on Reset (UV signál), realizace a výpočet nastavení komparačních úrovní



Obrázek 2: Systém UVLO

2.1 UVLO

UVLO systém se aktivuje, pokud napájecí napětí U_{cc} dosáhne "zespodu" hodnoty U_{ccH} a zablokuje (disable) IO pokud napětí poklesne pod U_{ccL} . Po zapnutí se na U_{cc} pinu objeví lenárně rostoucí napětí. Na začátku je hodnota $uvlo_L$ i $uvlo_H$ nižší než 3 V, což způsobí, že výstup komparátoru cmp_{UVLOL} je v úrovni L a výstup komparátoru cmp_{UVLOH} je v úrovni H. Nízká úroveň cmp_{UVLOL} na výstupu vyresetuje RS klopny obvod, na jeho Q výstupu se objeví nízká úroveň, která blokuje IO. Napětí U_{cc} pak dosáhne takové úrovně, že je vyšší, než komparační napětí 3 V, což způsobí přechod komparátoru cmp_{UVLOL} do stavu H.

Napětí na vstupu $uvlo_H$ je zatím nižší než 3 V, na výstupu komparátoru cmp_{UVLOH} je stále úroveň H a funkce IO je blokována. Pokud hodnota U_{cc} dosáhne takové úrovně U_{ccH} , že napětí na vstupu $uvlo_H$ přesáhne úroveň 3 V, přejde vstup komparátoru cmp_{UVLOH} do úrovně L a změní se stav RS obvodu, na výstupu Q se objeví stav High, což odblokuje IO.

Pokud napětí U_{cc} klesne pod úroveň U_{ccH} , přejde Q klopného RS obvodu do H, ale RS obvod si stále pamatuje svůj předchozí stav a IO není blokován.

Pokud napětí U_{cc} klesne pod U_{ccL} , přejde výstup komparátoru cmpUVLOL do stavu L, což změní stav klopného RS obvodu a na výstupu Q se objeví stav L a IO je tak blokován.

Úrovně U_{ccH} a U_{ccL} se vypočítají následovně:

$$U_{ccH} = U_{ref} * \frac{R_1 + R_2 + R_3 + R_4}{R_1 + R_2} \quad (2)$$

$$U_{ccL} = U_{ref} * \frac{R_1 + R_2 + R_3 + R_4}{R_1 + R_2 + R_3} \quad (3)$$

2.2 Signál UV

Signál UV slouží k nastavení vnitřní logiky celého systému při zapnutí napájecího napětí. Předpokládá se, že napájecí napětí je blokováno kondenzátorem, takže náběh napětí U_{cc} je poměrně pomalé. Při zapnutí narůstá na pinu U_{cc} napětí. Pokud je jeho hodnota nízká, tak NMOS M1 je zavřený a na jeho drainu je úroveň H a signál NUV je na úrovni L.

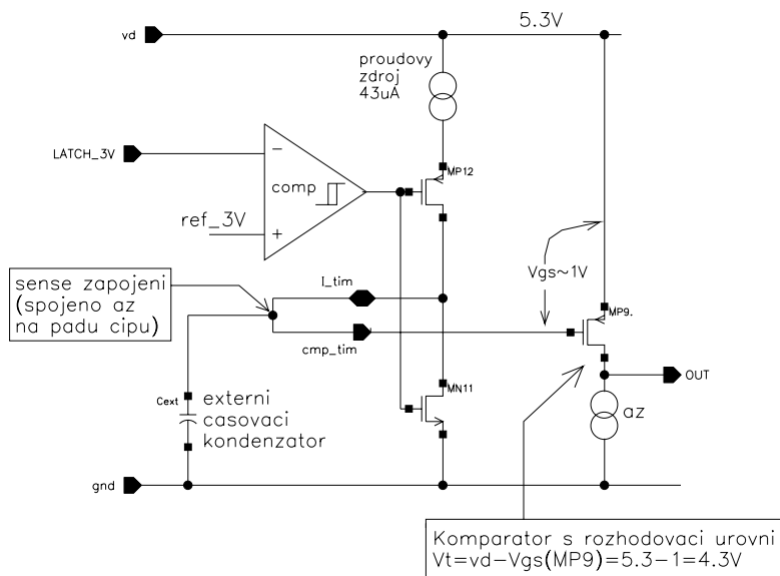
Nízkou úrovní signálu NUV se nastaví (resetuje) logika celého IO. Signál NUV přejde do úrovně H a okamžiku, kdy napětí na pinu U_{cc} dosáhne takové úrovně, že tranzistor M1 sepne z H do L (signál NUV z L do H) je určena prahová hodnota napětí $U_{gs} = U_{gsr}$ tranzistoru M1, při níž M1 sepne dělič R_1 až R_4 .

Prahová hodnota U_{gs} je asi $U_{gsr} = 0,85$ V. Z tohoto se určí hodnota U_{ccr} při níž signál NUV přechází z L do H.

$$U_{ccr} = U_{gsr} * \frac{R_1 + R_2 + R_3 + R_4}{R_1} \quad (4)$$

3 PRINCIP VYPÍNACÍ OCHRANY ZAŘÍZENÍ TYPU LATCH při chybovém signálu

Nastavení doby zpoždění, reset pomocí signálu UV



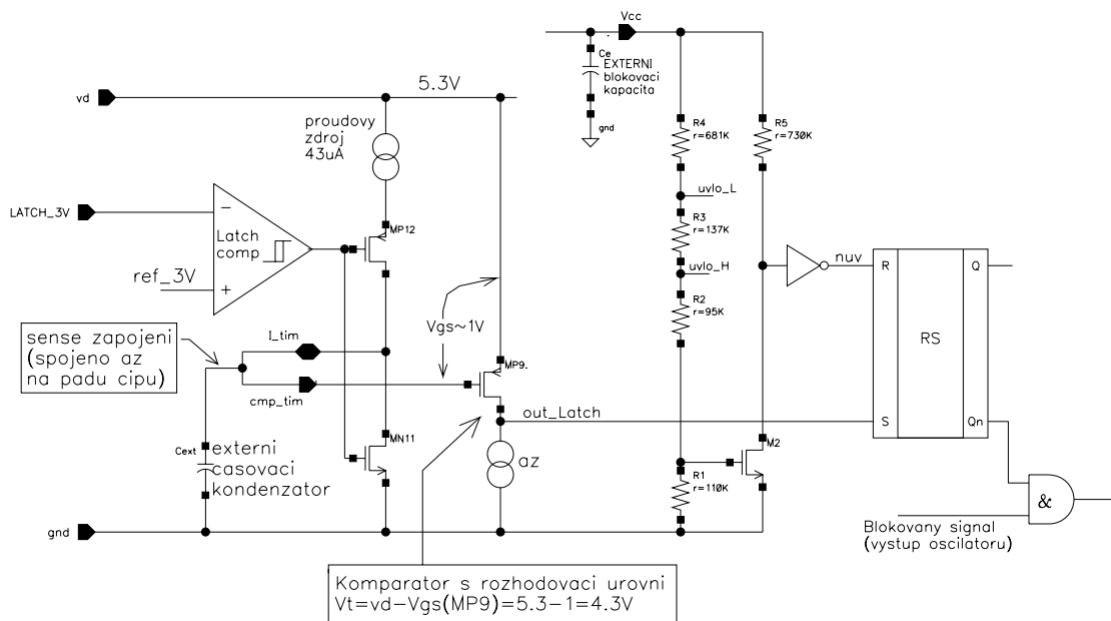
Obrázek 3: Principiální zapojení latch komparátoru s časovačem

Pokud napětí na vstupu LATCH3V přesáhne referenční úroveň 3 V, sepne comparátor comp(s hysterezí) proudový zdroj 43 μ A. Tento proud začne nabíjet externí časovací kondenzátor Cext. Napětím na Cext je řízen jednoduchý komparátor, který je vytvořen z PMOS tranzistoru MP9 a aktivní zátěže OZ. Rozhodovací úroveň tohoto komparátoru je:

$$U_t = U_d - U_{gs}(MP9) \quad (5)$$

Pokud napětí na Cext dosáhne hodnoty U_t , změní se stav na výstupu OUT z úrovně H do úrovně L, stav L na výstupu OUT zablokuje celý systém. K tomu je zapotřebí, aby chybový stav na výstupu LATCH3V (napětí vyšší, než 3 V) trval po dobu, za níž se Cext nabije na úroveň U_t (z Obrázku 3 je $U_t = 4,3$ V). Tento čas je možné nastavit velikostí externího kondenzátoru Cext.

Pokud chybový stav zmizí dříve, než se Cext nabije na hodnotu U_t , Cext je vybit pomocí NMOS MN11 a chybový stav na výstupu LATCH3V (napětí vyšší, než 3 V) se na výstupu OUT nijak neprojeví. Chybový stav je vlastně "filtrován" zpožděním - časem potřebným k nabití externího časovacího kondenzátoru na 4,3 V.



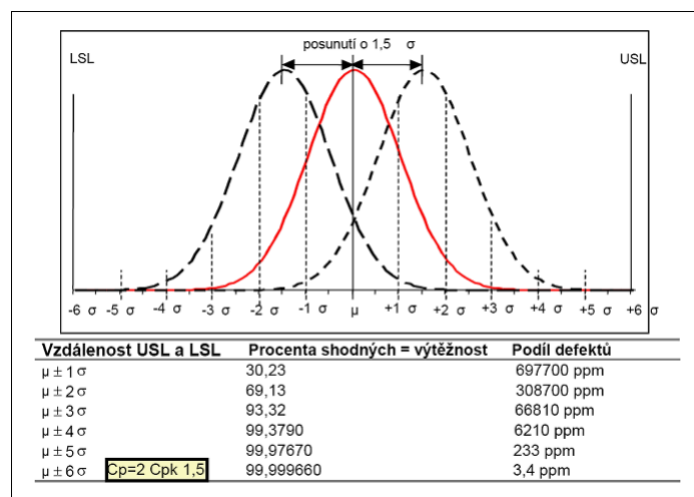
Obrázek 4: Principiální zapojení obvodu "Chyba typu latch s časovačem"

4 ZÁKLADY A TEORIE PŘESNÉHO NÁVRHU S OHLEDEM NA SOUBĚH PARAMETRŮ PRVKŮ INTEGROVANÉHO OBVODU

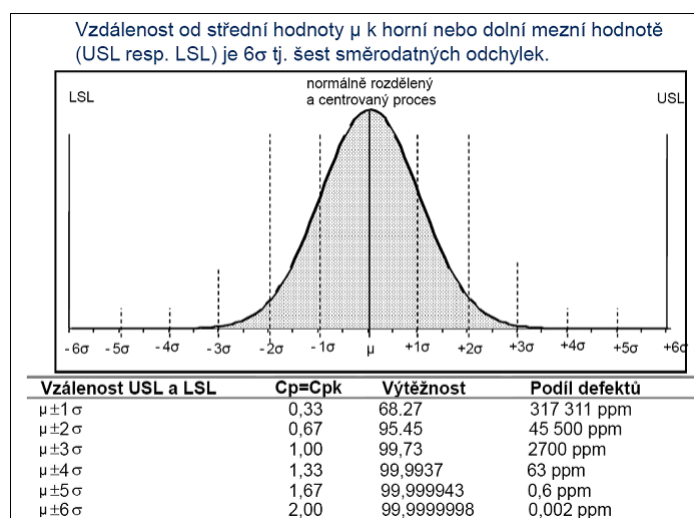
Normální rozložení, Gaussova křivka, směrodatná odchylka, metoda Monte Carlo, princip superpozice (příklad součtu výstupních proudů z proudových zrcadel zatížených chybou souběhu)

4.1 Normální rozložení

4.2 Gaussova křivka



Obrázek 5: Znázornění vlivu posunu procesu na ppm



Obrázek 6: Vycentrováný proces a vliv na ppm

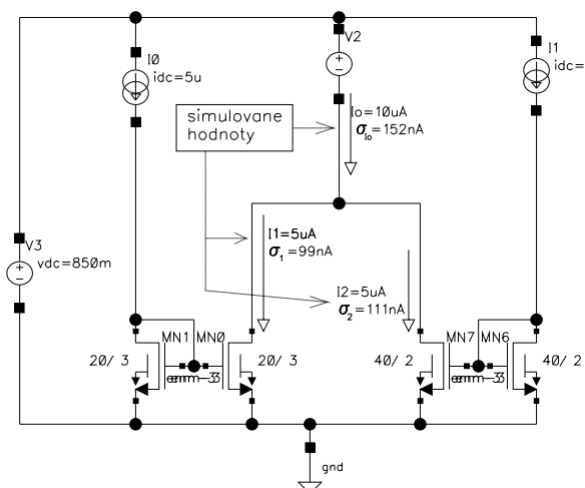
4.3 Směrodatná odchylka

4.4 Metoda Monte Carlo

4.5 Princip superpozice

Máme systém, který je charakterizován nějakou veličinou Q (např. offset, výstupní napětí,...). Chyba veličiny Q je dána několika dílčími nekorelovanými chybami uvnitř tohoto systému. Celková chyba veličiny Q se počítá tak, že se postupně vyjádří vliv každé dílčí chyby na veličinu Q , při tom se ostatní dílčí chyby zanedbají - položí rovno 0. Nakonec se vlivy všech dílčích chyb nekorelovaně sečtou a tím se získá celková chyba (rozptyl) veličiny Q .

4.6 Příklad součtu výstupních proudů z proudových zrcadel



Obrázek 7: Chyba součtu dvou veličin

Mějme dvě veličiny I_1 a I_2 , které jsou vzájemně nekorelované (nijak na sobě nezávisí). Proud I_1 nikterak nezávisí na proudu I_2 a naopak. Velikost těchto proudů je zatížena chybou (σ_1 a σ_2).

Chyba σ součtu proudů se potom vypočítá jako:

$$\sigma = \sqrt{\sigma_1^2 + \sigma_2^2} \quad (6)$$

Při sčítání nekorelovaných veličin je jedna důležitá vlastnost. Pokud je jedna veličina menší než 1/2 největší veličiny, ve výsledku se téměř neprojeví (dá se zanedbat), protože zvýší výslednou hodnotu jen asi o dectinu.

Mějme: $x_1=1$ a $x_2 = 0,5$. Potom:

$$\sigma = \sqrt{\sigma_1^2 + \sigma_2^2} = \sqrt{1^2 + 0,5^2} = 1,12 \doteq 1 \quad (7)$$

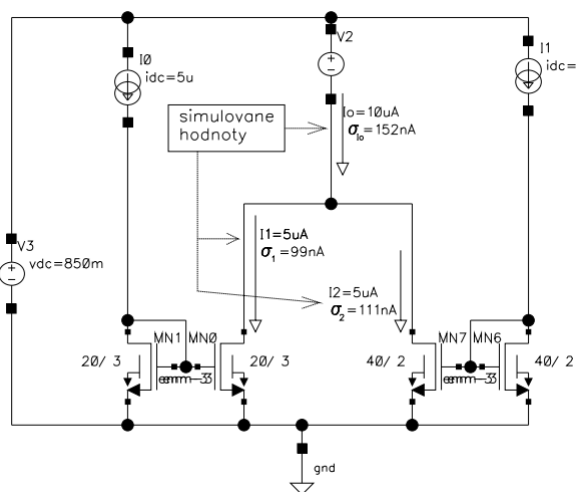
5 ZÁKLADNÍ VZTAHY PRO VÝPOČET CHYB V ANALOGOVÝCH OBVODECH

Princip superpozice, celková chyba součtu a součinu dvou chybových veličin, přepočet chyb v obvodu diferenčního zapojení (výpočet vstupní napětové nesymetrie komparátoru s BJT při známé chybě saturačního proudu vstupních tranzistorů)

5.1 Princip superpozice

Máme systém, který je charakterizován nějakou veličinou Q (např. offset, výstupní napětí,...). Chyba veličiny Q je dána několika dílčími nekorelovanými chybami uvnitř tohoto systému. Celková chyba veličiny Q se počítá tak, že se postupně vyjádří vliv každé dílčí chyby na veličinu Q , při tom se ostatní dílčí chyby zanedbají - položí rovno 0. Nakonec se vlivy všech dílčích chyb nekorelovaně sečtou a tím se získá celková chyba (rozptyl) veličiny Q .

5.2 Příklad součtu výstupních proudů z proudových zrcadel



Obrázek 8: Chyba součtu dvou veličin

Mějme dvě veličiny I_1 a I_2 , které jsou vzájemně nekorelované (nijak na sobě nezávisí). Proud I_1 nikterak nezávisí na proudu I_2 a naopak. Velikost těchto proudů je zatížena chybou (σ_1 a σ_2).

Chyba σ součtu proudů se potom vypočítá jako:

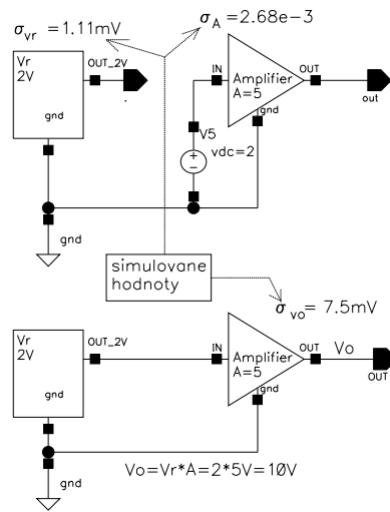
$$\sigma = \sqrt{\sigma_1^2 + \sigma_2^2} \quad (8)$$

Při sčítání nekorelovaných veličin je jedna důležitá vlastnost. Pokud je jedna veličina menší než 1/2 největší veličiny, ve výsledku se téměř neprojeví (dá se zanedbat), protože zvýší výslednou hodnotu jen asi o deetinu.

Mějme: $x_1 = 1$ a $x_2 = 0,5$. Potom:

$$\sigma = \sqrt{\sigma_1^2 + \sigma_2^2} = \sqrt{1^2 + 0,5^2} = 1,12 \doteq 1 \quad (9)$$

5.3 Příklad součinu výstupních proudů z proudových zrcadel



Obrázek 9: Chyba součinu dvou veličin

Chyba σ_{vo} výstupního napětí V_o se spočítá jako nekorelovaný součet vlivu těchto dvou dílčích chyb. Nejdříve předpokládejme, že chyba σ_{vr} referenčního napětí je nulová, tedy že výsledná chyba je dána pouze chybou σ_A zisku A . Výstupní napětí V_{o1} a jeho chyba σ_{vo1} je potom:

$$V_{o1} = V_r * (A + \sigma_A) = V_r * A + V_r * \sigma_A \quad (10)$$

Výsledná chyba σ_{vo} výstupního napětí V_o je pak dána nekorelovaným součtem výše vypočítaných dílčích chyb:

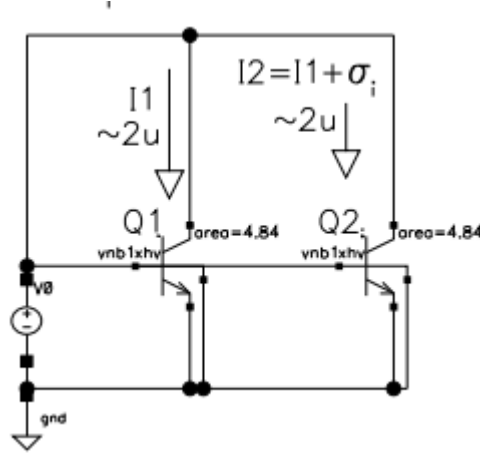
$$\sigma_{o1} = \sqrt{\sigma_{vo1}^2 + \sigma_{vo2}^2} = \sqrt{(V_r + \sigma_A)^2 + (A + \sigma_{vr})^2} \quad (11)$$

Vztah pro σ_{vo} lze zapsat i následovně:

$$\frac{\sigma_{vo}}{A * V_r} = \frac{\sigma_{vo}}{V_o} = \sqrt{\left(\frac{\sigma_{vr}}{V_r}\right)^2 + \left(\frac{\sigma_{vr}}{A}\right)^2} \quad (12)$$

Tedy, že relativní normovaná chyba součinu dvou veličin zatížených chybami je dána nekorelovaným součtem relativních chyb jednotlivých složek součinu.

5.4 Přepočet chyb v obvodu diferenčního zapojení



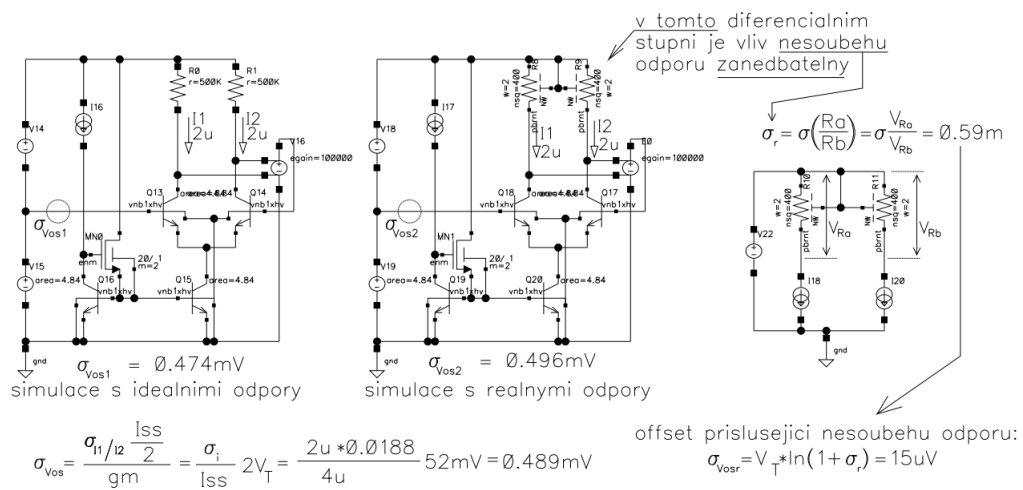
Obrázek 10: Chyba vstupního proudu

Měření probíhá na teoreticky identických tranzistorech Q1 a Q2. Měřením je zjištěn rozdíl proudů (odchylky), kdy z této odchylky můžeme spočítat chybu $\sigma_{I1/I2}$ poměru proudů I1 a I2:

$$I_2 = I_1 + \sigma_1 \Rightarrow \frac{I_2}{I_1} = \frac{I_1 + \sigma_i}{I_1} = 1 + \frac{\sigma_i}{I_1} \Rightarrow \frac{\sigma_i}{I_1} = \sigma_{I1/I2} \quad (13)$$

Z tohoto výpočtu potom můžeme na základě úvahy "o kolik musíme změnit Ube tranzistoru Q1, aby proud I1 byl stejný jako proud I2" určit nesouběh Ube dvou identických tranzistorů. Jinak řečeno, určíme rozdíl Ube těchto dvou tranzistorů pro případ, kdy hodnota proudu I2 je přesně rovna proudu I1:

$$\sigma_{dU_{be}} = U_T * \ln(1 + \sigma_{I1/I2}) \quad (14)$$



Obrázek 11: Reálná simulace nesymetrie

6 PŘESNÁ TRANZISTOROVÁ DVOJICE

Souběh, proudové zrcadlo, diferenční stupeň, vliv rozměrů MOS tranzistorů na přesnost, Pelgromova rovnice

7 PŘESNÝ DIFERENCIÁLNÍ STUPEŇ (MOS/bipolar, odporová zátěž, aktivní zátěž)

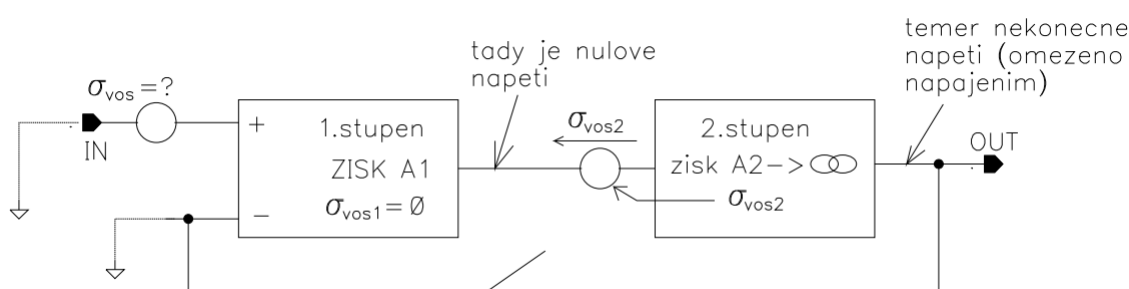
Analýza, pravidla přesného návrhu, ekvivalentní vstupní ofset, proudová nesymetrie transkonduktačního diferenčního stupně, výstupní napěťová nesymetrie zesilovače a jejich vztahy

8 PŘESNÝ DVOUSTUPŇOVÝ OPERAČNÍ ZESILOVAČ

Základní koncept přesného návrhu zesilovače, vstupní bipolární stupeň, princip eliminace chyby, postup návrhu

8.1 Základní koncept přesného návrhu zesilovače a eliminace chyby

Popisuje strategii postupu při návrhu přesného OZ. Tato strategie se dá použít v řadě návrhů u nichž je přesnost prioritou. Přesnost OZ je většinou dána jediným parametrem - velikostí jeho vstupní napěťové nesymetrie σ_{vos} . Vychází z toho, jakým způsobem se chová operační zesilovač se zpětnou vazbou.



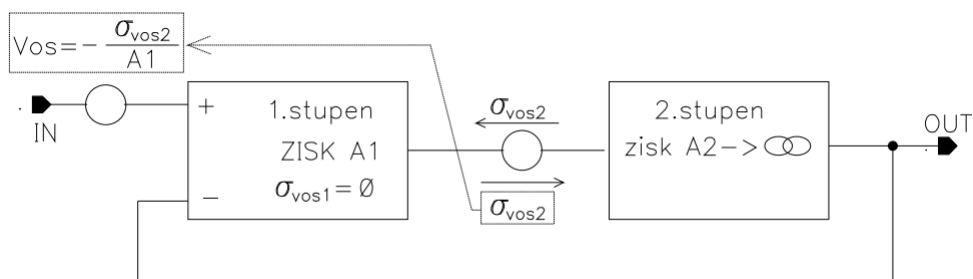
Obrázek 12: Blokové schéma dvojestupňového zesilovače

Předpokládejme, že první stupeň má konečnou hodnotu zisku $A1$ a je naprosto přesný (jeho offset je nulový). Druhý stupeň má "téměř nekonečný" zisk $A2$ a hodnotu offsetu σ_{vos2} . Představme si nyní rozpojenou zpětnou vazbu a uzemněné vstupy. Na výstupu prvního stupně je nulové napětí, jako důsledek σ_{vos1} . Na vstupu druhého stupně je potom napětí jeho nesymetrie σ_{vos2} . Vzhledem k téměř nekonečnému zisku $A2$ je potom na výstupu OUT téměř nekonečně kladné napětí (v praxi omezeno U_{cc}).

Pokud nyní uzavřeme zpětnou vazbu, dostane se výstupní (kladné) napětí na invertující vstup. To má za následek pokles výstupního napětí prvního stupně do záporných hodnot a tato záporná hodnota výstupního napětí prvního stupně se odečítá s napětím offsetu σ_{vos2} druhého stupně. Nakonec se celý systém ustálí ve stavu při němž první stupeň generuje napětí, jehož hodnota je stejná jako hodnota σ_{vos2} , ale má opačnou polaritu. To je možné pouze tak, že jeho vstupní napětí má hodnotu:

$$V_{os} = -\frac{\sigma_{vos2}}{A1} \quad (15)$$

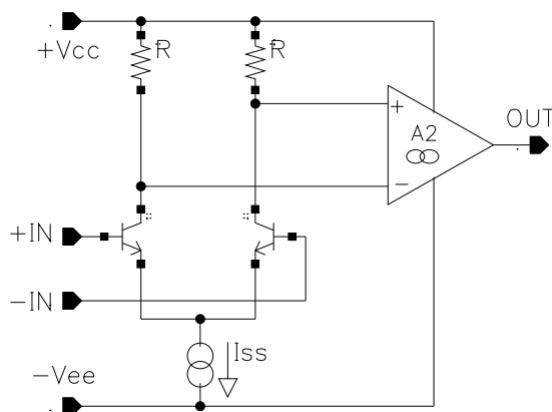
Stačí tedy navrhnout dostatečně přesný první zesilovací stupeň a tento zesilovací stupeň eliminuje vstupní chybu (offset) následujícího stupně tak, že jej převádí na svůj vstup podělená svým vlastním ziskem $A1$. Podle velikosti chyby σ_{vos2} následujícího stupně



Obrázek 13: Blokové schéma dvojstupňového zesilovače-připojená zpětná vazba

se potom nastaví dostatečná (co nejmenší kvůli stabilitě) hodnota zisku A1. Běžným "nejpřesnějším" zesilovacím blokem je bipolární diferenciální zesilovač s odporovou zátěží a to přímo určuje architekturu běžných OZ.

8.2 Vstupní bipolární stupeň



Obrázek 14: Vstupní bipolární stupeň

Transkonduktance gm_1 :

$$gm_1 = \frac{I_{ss}}{2 * U_T} \quad (16)$$

Zisk A1:

$$A1 = gm_1 * R = \frac{I_{ss} * R}{2 * U_T} \quad (17)$$

8.3 Postup návrhu

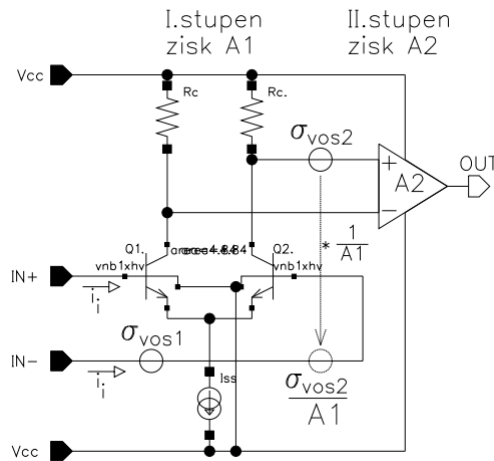
První stupeň se navrhne jako přesný diferenciální zesilovač s co nejmenším vstupním offsetem σ_{vos1} a s dostatečně velkým ziskem A1. Tento zisk A1 potom eliminuje vliv offsetu σ_{vos2} druhého stupně. Opět se používá podmínka:

$$\frac{\sigma_{vos2}}{A1} = \frac{\sigma_{vos1}}{2} \quad (18)$$

Vypočítáme hodnotu offsetu σ_{vos} :

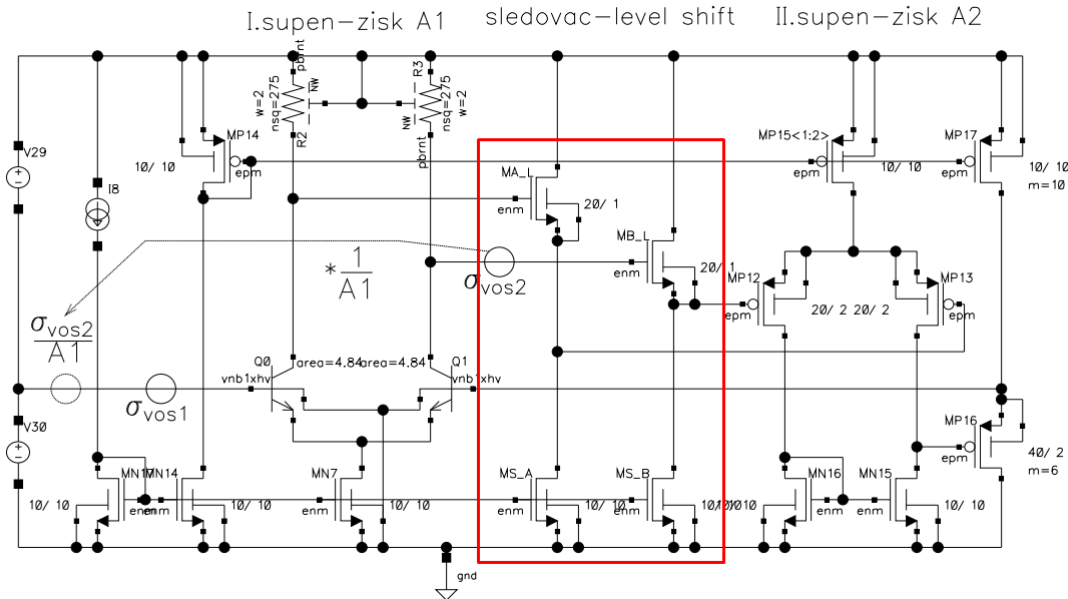
$$\sigma_{vos} = \sqrt{\sigma_{vos1}^2 + \left(\frac{\sigma_{vos2}}{A1}\right)^2} \leq 1,12 * \sigma_{vos1} \Rightarrow \sigma_{vos} \approx \sigma_{vos1} \quad (19)$$

Potom vliv offsetu druhého stupně je zanedbatelný. Jako přesný diferenciální stupeň se často používá odporově zatížený NPN stupeň, v běžných procesech má takovýto stupeň nejvyšší dosažitelnou přesnost. Jeho zisk A1 se pro běžné aplikace volí jen takový (nízký), aby stačil dostatečně na potlačení chyby σ_{vos2} (vstupního offsetu) druhého stupně. Vyšší než nezbytný zisk A1 může přinést problémy se stabilitou. Nevýhodou NPN dif. stupně může být poměrně velký vstupní odpor.



Obrázek 15: Návrh zesilovače

První stupeň má maximální možnou přesnost, která je dána offsetem σ_{vos1} . Současně má první stupeň dostatečně vysoký zisk A1, který eliminuje vstupní chybu σ_{vos2} druhého stupně. Celková přesnost je potom dána pouze offsetem σ_{vos1} prvního stupně.



Obrázek 16: Umístění sledovače a jeho proudových zdrojů

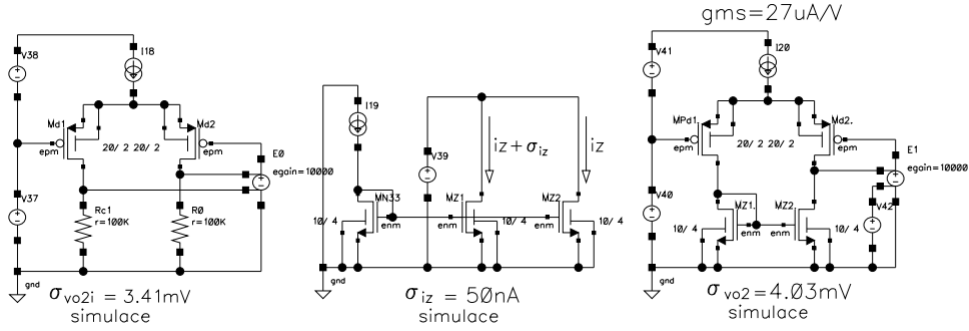
Celková vstupní chyba σ_{vosl} sledovače je potom spočítána jako:

$$\sigma_{vosl} = \sqrt{\sigma_{voss}^2 + \left(\frac{\sigma_{voi}}{gms}\right)^2} \quad (20)$$

, kde transkonduktance MOS tranzistoru se vypočítá jako:

$$gm = \sqrt{2 * I_d * kp * \frac{W}{L}} \quad (21)$$

Dalším krokem je výpočet offsetu vlastního druhého stupně (σ_{vos2}). Tato chyba je dána kombinací chyby σ_{vo2i} diferenciálního stupně a chyby σ_{iz} souběhu tranzistoru MZ1 a MZ2.



Obrázek 17: Výpočet offsetu vlastního druhého stupně

Tato chyba se vypočítá:

$$\sigma_{vo2} = \sqrt{\sigma_{vo2i}^2 + \left(\frac{\sigma_{iz}}{gms}\right)^2} \quad (22)$$

Nyní můžeme vypočítat celkový vstupní offset σ_{vos2} celého druhého stupně (vlastní druhý stupeň a sledovač) jako nekorelovaný součet chyby σ_{vos2} vlastního druhého stupně a chyby σ_{vosl} sledovače:

$$\sigma_{vos2} = \sqrt{\sigma_{vo2}^2 + \sigma_{vosl}^2} \quad (23)$$

Posledním krokem je návrh zisku A1 prvního stupně. Tento stupeň má chybu σ_{vos1} . Druhý stupeň má chybu (offset) σ_{vos2} . Tato chyba je eliminována ziskem A1 - pro zanedbání offsetu σ_{vos2} druhého stupně musí platit

$$\frac{\sigma_{vos2}}{A1} \leq \frac{\sigma_{vos1}}{2} \Rightarrow A1 \geq 2 * \frac{\sigma_{vos2}}{\sigma_{vos1}} \quad (24)$$

Napětový zisk A1 odporově zatíženého bipolárního diferenciálního stupně je dán poměrem úbytku na zatěžovacích odporech a teplotního napětí U_T :

$$A1 = \frac{I_c * R_c}{U_T} \Rightarrow R_c = \frac{A1 * U_T}{I_c} \quad (25)$$

Celková hodnota vstupní chyby σ_{vos} (offsetu) se potom spočítá jako:

$$\sigma_{vos} = \sqrt{\sigma_{vos1}^2 + \left(\frac{\sigma_{vos2}}{A1}\right)^2} \quad (26)$$

9 ŠUM

Definice šumové hustoty a integrální hodnoty šumu a jejich vzájemný vztah, korelovaný a nekorelovaný příspěvek šumu, šumová charakteristika aktivních prvků (bílý a $1/f$ šum)

10 ŠUM ODPORU, ŠUM MOS TRANZISTORU

Základní charakteristiky a rovnice pro výpočet, vliv parametrů odporů a MOS, ekvivalentní vstupní šum MOS tranzistoru, ekvivalentní vstupní šum MOS zesilovače

11 ŠUM PN PŘECHODU, ŠUM BJT

Zdroje šumu bipolárního tranzistoru, výpočet výstupního šumu jednoduchého proudového zrcadla

12 ZÁKLADNÍ KONCEPT NÍZKOŠUMOVÉHO NÁVRHU

Principy návrhu nízkošumového CMOS proudového zrcadla, principy návrhu CMOS nízkošumového diferenčního zesilovače